NuMicro® 家族

1T 8051微控制器

CM1003系列

CM1003CJ3AE

CM1003DJ3AE

CM1003DL8AE

规格书

The information described in this document is the exclusive intellectual property of Nuvoton Technology Corporation and shall not be reproduced without permission from Nuvoton.

Nuvoton is providing this document only for reference purposes of NuMicro® microcontroller based system design. Nuvoton assumes no responsibility for errors or omissions.

All data and specifications are subject to change without notice.

For additional information or questions, please contact: Nuvoton Technology Corporation.

www.nuvoton.com

目录

1 概述 8

1.1 主要特性和应用 8

2 特性 9

3 料号信息 13

3.1 CM1003系列封装型号 13

3.2 CM1003系列命名规则 13

3.3 CM1003系列选型指南 14

4 引脚配置 15

4.1 引脚配置 15

4.1.1 CM1003系列引脚图 15

4.1.2 CM1003系列多功能引脚分配图 16

4.2 CM1003系列引脚描述 21

4.2.1 CM1003系列引脚映射 21

4.2.2 CM1003系列引脚功能描述 23

5 功能框图 27

5.1 CM1003系列功能框图 27

6 功能描述 28

6.1 存储架构 28

6.1.1 概述 28

6.2 系统管理 29

6.2.1 时钟系统 29

6.2.2 电源管理 37

6.2.3 电源监测和复位 39

6.2.4 中断系统 52

6.3 Flash存储控制 53

6.3.1 在应用编程 (IAP) 53

6.3.2 在线电路编程 (ICP) 53

6.3.3 片上调试 (OCD) 53

6.3.4 96-位唯一标识符 53

6.4 通用 I/O (GPIO) 54

6.4.1 功能描述 54

6.5 定时器 55

6.5.1 定时器/计数器0和1 55

6.5.2 定时器2和输入捕获 56

6.5.3 定时器3 57
6.6 看门狗定时器(WDT) 58
6.6.1 概述 58
6.7 自唤醒定时器 (WKT) 59
6.7.1 概述 59
6.8 串口 (PWM) 60
6.8.1 概述 60
6.9 串口 (UART0 & UART1) 62
6.9.1 概述 62
6.10 ISO 7816-3 接口(SC0~2 & UART2 ~ 4) 63
6.10.1概述 63
6.11 内部集成电路 (I^2C) 65
6.11.1概述 65
6.12 串行外设接口 (SPI) 66
6.12.1概述 66
6.13 12位模数转换器 (ADC) 69
6.13.1概述 69
7 应用电路 70
7.1 供电方案 70
7.2 外设应用电路 71
8 电气特性 72
8.1 常规工作条件 72
8.2 DC 电气特性 73
8.2.1 电源电流特性 73
8.2.2 片上外设电流消耗 76
8.2.3 低功耗模式下唤醒时间 77
8.2.4 I/O DC 特性 78
8.3 AC 电气特性 81
8.3.1 内部高速RC振荡器(HIRC) 81
8.3.2 外部4~24 MHz 高速晶体/陶瓷谐振器(HXT)特性 83
8.3.3 外部 4~32 MHz 高速时钟信号输入特性 84
8.3.4 10 kHz内部低速 RC 振荡器 (LIRC) 85
8.3.5 I/O AC特性 86
8.4 模拟参数特性 87
8.4.1 复位和电源控制模块特性 87
8.4.2 12位SAR模数转换器 (ADC) 89

8.5 通信特性 91
8.5.1 SPI动态特性 91
8.5.2 I²C动态特性 92
8.6 Flash DC电气特性 93
8.7 绝对最大额定值 94
8.7.1 电压特性 94
8.7.2 电流特性 94
8.7.3 温度特性 95
8.7.4 EMC特性 96
8.7.5 焊接曲线 97
9 封装尺寸 98
9.1 LQFP48引脚 (7.0 x 7.0 x 1.4 mm) 98
9.2 QFN33引脚 (4.0 x 4.0 x 0.8 mm) 99
10 缩写词 100
10.1 缩写词列表 100
11 版本历史 101

图集

图4.1-1 LQFP48 引脚分配 15
图4.1-2 QFN33 引脚分配 15
图4.1-3 LQFP48封装的引脚分配 16
图4.1-4 QFN33 封装的引脚分配 19
图5.1-1 功能框图 27
图6.2-1 时钟系统框图 29
图6.2-2 欠压检测框图 41
图6.2-3 nRESET复位波形 45
图6.2-4 启动选择结构图 50
图6.5-1 定时器2框图 56
图6.5-2 定时器3框图 57
图6.7-1 自唤醒定时器框图 59
图6.10-1 SC 控制器框图 63
图6.12-1 SPI 框图 66
图6.12-2 SPI 多主机, 多从机连接图 67
图6.12-3 SPI 单主机，单从机连接图 67
图7.1-1 NuMicro® CM1003 供电电路 70
图7.2-1 NuMicro® CM1003 外设电路 71
图8.4-1 电源上升/下降的条件 88
图8.4-2 ADC传输曲线特性 90
图8.5-1 SPI 主机模式时序图 91
图8.5-2 I²C时序图 92
图8.7-1 来自J-STD-020C的焊接曲线 97
图9.1-1 LQFP48 封装尺寸 98
图9.2-1 QFN33 封装尺寸 99

表格集

表1.1-1 NuMicro CM1003 系列主要功能支持表 8
表4.1-1 LQFP48 封装的引脚多功能支持表 18
表4.1-2 QFN33 封装的引脚多功能支持表 20
表6.2-1 BOF复位值 42
表6.2-2 最小欠压检测脉冲宽度 45
表6.2-3 中断向量 52
表6.6-1 看门狗定时器在不同分频下的超时间隔 58
表6.8-1 PWM引脚定义和使能控制寄存器 61
表6.10-1 UART智能卡引脚定义和使能控制寄存器 64
表8.1-1 常规工作条件 72
表8.2-1 正常运行模式下的电流消耗 73
表8.2-2 空闲模式下的电流消耗 74
表8.2-3 掉电模式下电流消耗 75
表8.2-4 外设电流消耗 76
表8.2-5 掉电模式唤醒时间 77
表8.2-6 I/O 输入特性 78
表8.2-7 I/O输出特性 79
表8.2-8 nRESET输入特性 80
表8.3-1 16MHz 内部高速RC 振荡器(HIRC) 特性 81
表8.3-2 24MHz 内部高速RC 振荡器(HIRC) 特性 82
表8.3-3 外4~24 MHz高速晶体(HXT) 振荡器 83
表8.3-4 外部4~24 MHz 高速时钟信号输入 84
表8.3-5 10kHz内部低速RC振荡器(LIRC) 特性 85
表8.3-6 I/O AC 特性 86
表8.4-1 复位和电源控制特性 87
表8.4-2 最小欠压检测脉冲宽度 88
表8.4-3 ADC特性 90
表8.5-1 SPI主机模式特性 91
表8.5-2 I^2C特性 92
表8.6-1 Flash特性 93
表8.7-1 电压特性 94
表8.7-2 电流特性 94
表8.7-3 温度特性 95

表8.7-4 EMC特性 96
表8.7-5 焊接曲线 97
表10.1-1 缩写词列表 100

1 概述

NuMicro CM1003系列是一款增强型1T-8051内核微控制器。指令集与标准80C51完全兼容并具备更高效能。它支持16/24MHz工作频率，提供最高64KB 闪存，256字节的RAM和4KB的XRAM，可配置4KB LDROM引导代码区，工作电压范围为2.4V - 5.5V，并符合-40℃至105℃的工业级温度范围。

CM1003系列还提供大量外设，包括：两组16位定时器，一组带有3路输入捕获模式的16位定时器2，一组看门狗定时器，一组自唤醒定时器，一组带自动重载功能，可用于通用目的或波特率发生器的16位定时器3，两组具有帧错误检测和自动地址识别功能的UART，三组ISO 7816-3通讯接口，一组SPI，一组I²C，6路基础型PWM输出，6路增强型PWM输出，8通道共享所有I/O引脚中断，15路12位可达500kSPS的ADC。共支持24个中断源，并支持4级中断优先级配置。

支持封装类型包括：QFN33引脚和LQFP48引脚。

开发资源方面，Nuvoton提供了NuMaker评估板和Nuvoton Nu-Link仿真器，还支持第三方IDE，如Keil C51、IAR EW8051和 NuEclipse SDCC编译平台。

1.1 主要特性和应用

产品线	UART	ISO 7816-3	I²C	SPI	Timer	PWM	ADC
CM1003CJ3AE CM1003DJ3AE CM1003DL8AE	2	3	1	1	4	12	15

表 1.1-1 NuMicro CM1003 系列主要功能支持表

CM1003适用于广泛的应用，例如:

- 家电
- LED照明控制
- 马达控制
- 工业自动化

2 特性

核心和系统	
8051	• 全静态设计8位高性能1T 8051内核CMOS微控制器 • 指令集完全兼容MCS-51 • 4级中断优先级配置 • 双数据指针(DPTRs)
上电复位 (POR)	• 上电复位门限1.15V
欠压检测 (BOD)	• 4级电压选择支持欠压中断和复位功能(4.4V / 3.7V / 2.7V / 2.2V)
低电压复位 (LVR)	• 复位电压门限2.0V
安全特性	• 96位唯一芯片标识符 (UID) • 128位唯一用户标识符 (UCID) • 128字节加密保护代码空间SPROM
存储器	
闪存Flash	• 高达64 KB应用代码空间(APROM) • 4/3/2/1KB加载代码空间(LDROM)，通过 APROM 配置，可通过在系统编程 (ISP) 设置大小 • 在应用编程(IAP)支持128字节的连续页更新，因此整个APROM可作为数据存储区 • 额外的 128 字节安全保护存储器SPROM • 通过 CONFIG进行代码锁定以确保数据安全
静态存储器SRAM	• 内嵌256字节RAM • 内嵌额外4 KB辅助RAM (XRAM)，通过MOVX 指令访问
时钟	
外部时钟源	• 4~24 MHz 高速外部晶体振荡器(HXT)，用于精确定时操作
内部时钟源	• 默认16 MHz 高速内部振荡器(HIRC)，精度为±1% (25°C,3.3V)， -20°C ~ +105°C时精度为±2%，-40°C ~ -20°C时精度为±4% • 可通过软件切换至可选24MHz高速内部振荡器(HIRC)，精度为±1% (25°C,3.3V) • 10 kHz低速内部振荡器(LIRC)，可通过高速内部振荡器用软件

	校正精度达 ±10%
定时器	
16位定时器	• 两组16位定时器/计数器0和1，与标准8051兼容 • 一组16位定时器2带有3路输入捕获功能，9个输入引脚可供选择 • 一组16位自动重载功能定时器3，可用于产生串行口UART0和UART1的波特率
看门狗	• 6位向上计数器，用于计算看门狗超时间隔。 • 由WDT_CLK = 10 kHz，将低速内部振荡器LIRC作为时钟源，超时时间间隔可选 6.40 ms ~ 1.638s • 可从掉电模式或空闲模式唤醒 • 看门狗超时可选择中断或复位
唤醒定时器	• 16位向上计数自唤醒功能定时器 • 内部LIRC作为时钟源 • 用于低功耗模式或者空闲模式下的自主唤醒 ，自动恢复计数 • 超时可触发中断
脉宽调制PWM	• 最多可达12路输出引脚选择 • 支持最高 24 MHz 时钟源频率 • 最多支持 4 个 PWM 模块，PWM0 模块提供 6 个输出通道。PWM1 ~ PWM3 模块提供 2 个输出通道。 • 支持每路独立输出模式输出 • 支持3对互补配对模式的PWM输出 • 支持16位分辨率PWM计数器 • 每个 PWM 引脚均支持屏蔽功能和三态使能功能 • PWM0 模块支持 8 位分辨率的死区插入 • PWM0 模块支持刹车功能 • PWM0 模块支持触发ADC事件
模拟接口	
模数转换 (ADC)	• 模拟输入电压范围: 0 ~ AV_{DD} • 保证12位分辨率和10位精度 • 最多 15 个单端模拟输入通道 • 1 个用于带隙电压(VBG) 输入的内部通道 • 高达 500 ksps 的采样率 • 软件向 ADCS 位写 1触发转换 • 外部引脚(STADC) 触发转换 • PWM 触发转换

	• 支持连续转换功能，将 A/D 转换结果自动存储在 XRAM 中
通讯接口	
通用异步收发器UART	• 支持最多 2 个 UART：UART0、UART1 • 最多支持三组配置为 UART的 ISO 7816-3 设备 • UART 波特率时钟来自 HIRC 或 HXT • 全双工异步通信 • 可编程第 9 位 • UART0 的 TXD 和 RXD 引脚可通过软件切换
I²C	• 1 组I²C 设备 • 主机/从机模式 • 主从设备之间双向数据传输 • 7位寻址模式 • 标准模式 (100 kbps) 和快速模式 (400 kbps) • 支持 8 位超时计数器，当 I²C 总线挂起且超时计数器溢出时，将产生I²C 中断请求 • 支持保持时间可改
串行外设接口SPI	• 一组 SPI 设备 • 支持主机或从机模式操作 • 支持 MSB 优先或 LSB 优先传输顺序 • 从机模式最高可达 12 MHz
ISO-7816	• 最多支持三组 ISO 7816-3 设备 • 支持符合ISO 7816-3 的 T=0, T=1 • 支持全双工 UART 模式
通用输入输出GPIO	• 4种 I/O 模式: – 准双向模式 – 推挽输出模式 – 开漏输出模式 – 高阻抗输入模式 • 可选施密特触发输入/TTL 模式 • 每个 I/O 引脚均可配置为边沿或电平触发的中断源 • 支持标准中断引脚 $\overline{INT0}$ and $\overline{INT1}$ • 支持高电流推和高灌驱动的I/O • 输入模式下 I/O 引脚内部上拉电阻启用 • 最大 I/O 速度为 24 MHz • 启用引脚中断也将使能唤醒功能

静电放电ESD &电快速放电EFT		
静电放电ESD	•	HBM 达±7 kV
电气快速瞬变EFT	•	> ±4.4 kV
闩锁效应Latch-up	•	200 mA 通过

3 料号信息

3.1 CM1003系列封装型号

包装不含卤素，符合RoHS和TSCA标准。

	TSSOP20	QFN20	QFN33	LQFP48
料号	CM1003BF2AE CM1003CF2AE	CM1003BF3AE CM1003CF3AE	CM1003CJ3AE CM1003DJ3AE	CM1003DL8AE

3.2 CM1003系列命名规则

C	M	1	003	C	J	3	A	E
芯唐南京	产品线	内核	系列	内存	引脚数	封装	版本	工作温度
C	M:MCU	1:8051	003	B: 16 KB C: 32 KB D: 64 KB	F: 20 J: 32/33 L: 48	2: TSSOP 3: QFN 8: LQFP		E: -40°C ~ +105°C

3.3 CM1003系列选型指南

料号[3]	Flash Memory (KB)	SRAM (B)	LDROM (KB) [1]	I/O	Timer	PWM	通讯接口				ADC(12-Bit)	封装
							ISO 7816-3 [2]	UART	SPI	I2C		
CM1003BF2AE	16	256+1K	4	18	4	6	-	2	1	1	8-ch	TSSOP20
CM1003BF3AE	16	256+1K	4	18	4	6	-	2	1	1	8-ch	QFN20
CM1003CF2AE	32	256+1K	4	18	4	6	-	2	1	1	8-ch	TSSOP20
CM1003CF3AE	32	256+1K	4	18	4	6	-	2	1	1	8-ch	QFN20
CM1003CJ3AE	32	256+4K	4	30	4	12	3	2	1	1	15-ch	QFN33
CM1003DJ3AE	64	256+4K	4	30	4	12	3	2	1	1	15-ch	QFN33
CM1003DL8AE	64	256+4K	4	46	4	12	3	2	1	1	15-ch	LQFP48

注:

1. 用户加载程序 (LDROM) 由ARPOM独立出 1/2/3/4 KB Flash区域，大小由 ISP ROM编程确定。
2. ISO 7816-3 可配置为UART功能，GPIO 定义为 UART2 ~ UART4。
3. 本文档仅适用于 CM1003xJ/CM1003xL 4 KB RAM 系列产品。本表格中灰色背景型号的规格应参考 CM1003xF 1 KB RAM 系列产品规格书。

4 引脚配置

4.1 引脚配置

用户使用 NuTool - PinConfigure 可以找到引脚配置信息。NuTool – PinConfigure 包含 NuMicro® 家族所有芯片系列的所有型号, 帮助用户方便正确的配置GPIO多功能。

4.1.1 CM1003系列引脚图

4.1.1.1 LQFP48封装

相关料号: CM1003DL8AE

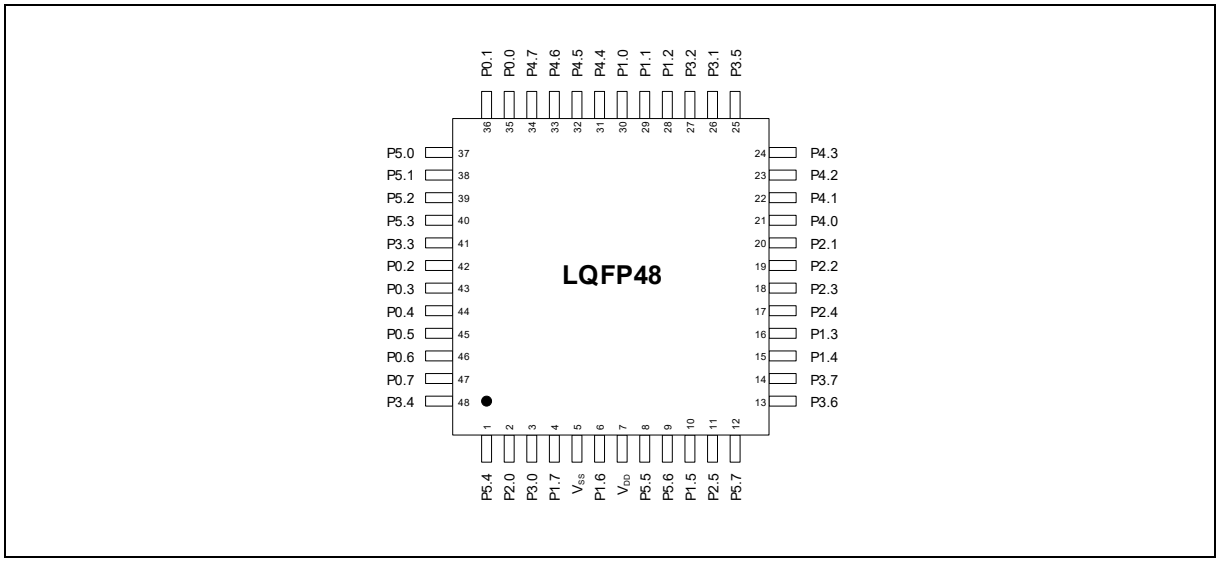


图 4.1-1 LQFP48 引脚分配

4.1.1.2 QFN33封装

相关料号: CM1003CJ3AE / CM1003DJ3AE

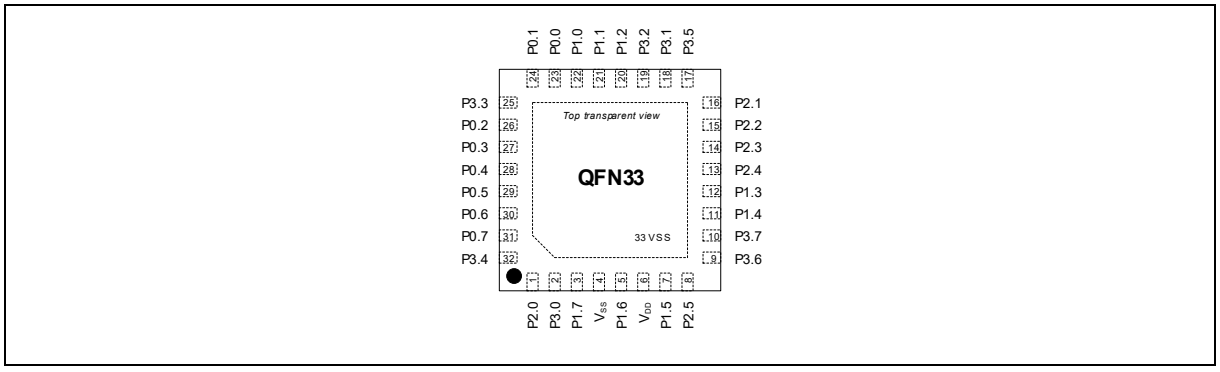


图 4.1-2 QFN33 引脚分配

4.1.2 CM1003系列多功能引脚分配图

4.1.2.1 LQFP48 封装

相关料号: CM1003DL8AE

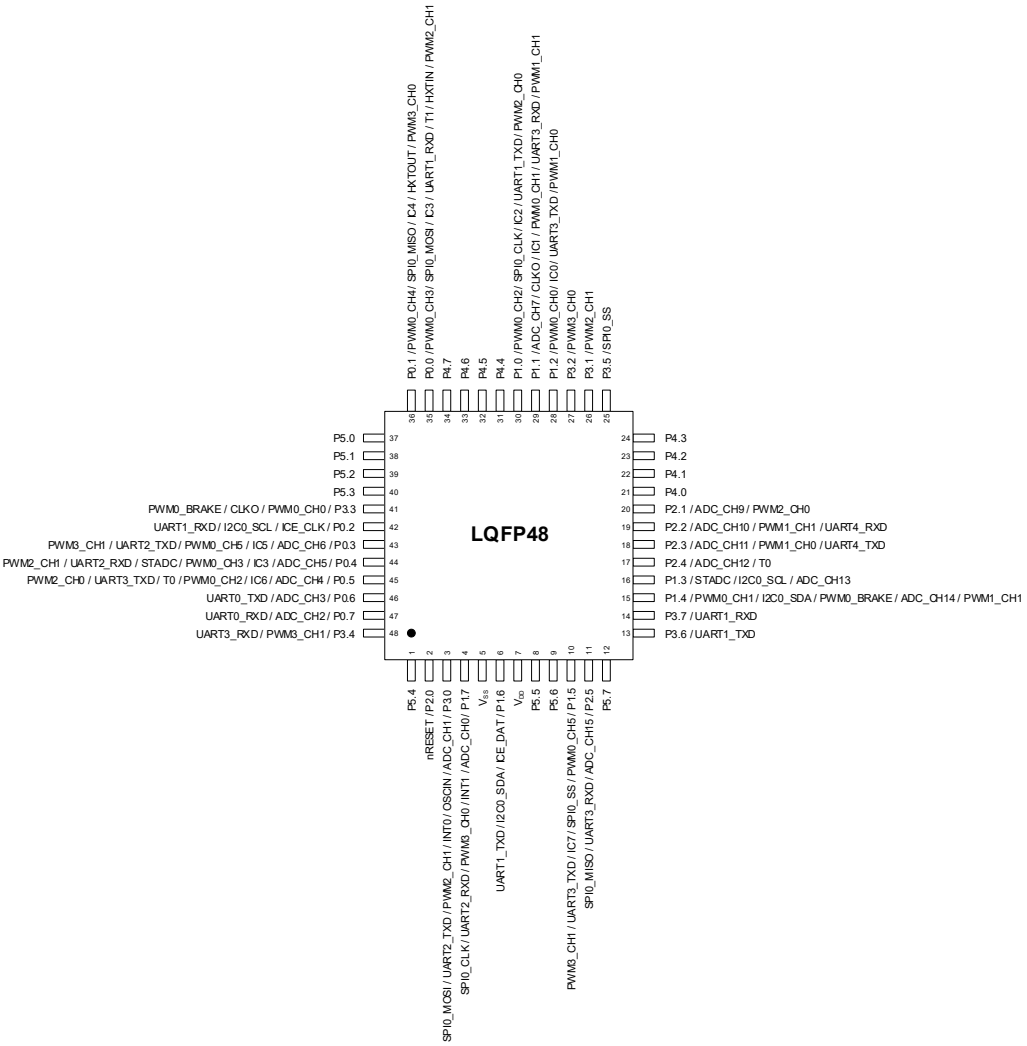


图 4.1-3 LQFP48 封装的引脚分配

引脚	类型	CM1003DL8AE 引脚功能
1	I/O	P5.4
2	I/O	P2.0 / nRESET
3	I/O	P3.0 / ADC_CH1 / OSCIN / INT0 / PWM2_CH1 / UART2_TXD / SPI0_MOSI
4	I/O	P1.7 / ADC_CH0 / INT1 / PWM3_CH0 / UART2_RXD / SPI0_CLK
5	P	V_{SS}

引脚	类型	CM1003DL8AE 引脚功能
6	I/O	P1.6 / ICE_DAT / I2C0_SDA / UART1_TXD
7	P	V_{DD}
8	I/O	P5.5
9	I/O	P5.6
10	I/O	P1.5 / PWM0_CH5 / SPI0_SS / IC7 / UART3_TXD / PWM3_CH1
11	I/O	P2.5 / ADC_CH15 / UART3_RXD / SPI0_MISO
12	I/O	P5.7
13	I/O	P3.6 / UART1_TXD
14	I/O	P3.7 / UART1_RXD
15	I/O	P1.4 / PWM0_CH1 / I2C0_SDA / PWM0_BRAKE / ADC_CH14 / PWM1_CH1
16	I/O	P1.3 / STADC / I2C0_SCL / ADC_CH13
17	I/O	P2.4 / ADC_CH12 / T0
18	I/O	P2.3 / ADC_CH11 / PWM1_CH0 / UART4_TXD
19	I/O	P2.2 / ADC_CH10 / PWM1_CH1 / UART4_RXD
20	I/O	P2.1 / ADC_CH9 / PWM2_CH0
21	I/O	P4.0
22	I/O	P4.1
23	I/O	P4.2
24	I/O	P4.3
25	I/O	P3.5 / SPI0_SS
26	I/O	P3.1 / PWM2_CH1
27	I/O	P3.2 / PWM3_CH0
28	I/O	P1.2 / PWM0_CH0 / IC0 / UART3_TXD / PWM1_CH0
29	I/O	P1.1 / ADC_CH7 / CLKO / IC1 / PWM0_CH1 / UART3_RXD / PWM1_CH1
30	I/O	P1.0 / PWM0_CH2 / SPI0_CLK / IC2 / UART1_TXD / PWM2_CH0
31	I/O	P4.4
32	I/O	P4.5
33	I/O	P4.6
34	I/O	P4.7
35	I/O	P0.0 / PWM0_CH3 / SPI0_MOSI / IC3 / UART1_RXD / T1 / HXTIN / PWM2_CH1
36	I/O	P0.1 / PWM0_CH4 / SPI0_MISO / IC4 / HXTOUT / PWM3_CH0
37	I/O	P5.0
38	I/O	P5.1
39	I/O	P5.2

引脚	类型	CM1003DL8AE 引脚功能
40	I/O	P5.3
41	I/O	P3.3 / PWM0_CH0 / CLKO / PWM0_BRAKE
42	I/O	P0.2 / ICE_CLK / I2C0_SCL / UART1_RXD
43	I/O	P0.3 / ADC_CH6 / IC5 / PWM0_CH5 / UART2_TXD / PWM3_CH1
44	I/O	P0.4 / ADC_CH5 / IC3 / PWM0_CH3 / STADC / UART2_RXD / PWM2_CH1
45	I/O	P0.5 / ADC_CH4 / IC6 / PWM0_CH2 / T0 / UART3_TXD / PWM2_CH0
46	I/O	P0.6 / ADC_CH3 / UART0_TXD
47	I/O	P0.7 / ADC_CH2 / UART0_RXD
48	I/O	P3.4 / PWM3_CH1 / UART3_RXD

表 4.1-1 LQFP48 封装的引脚多功能支持表

4.1.2.2 QFN33 封装

相关料号: CM1003CJ3AE / CM1003DJ3AE

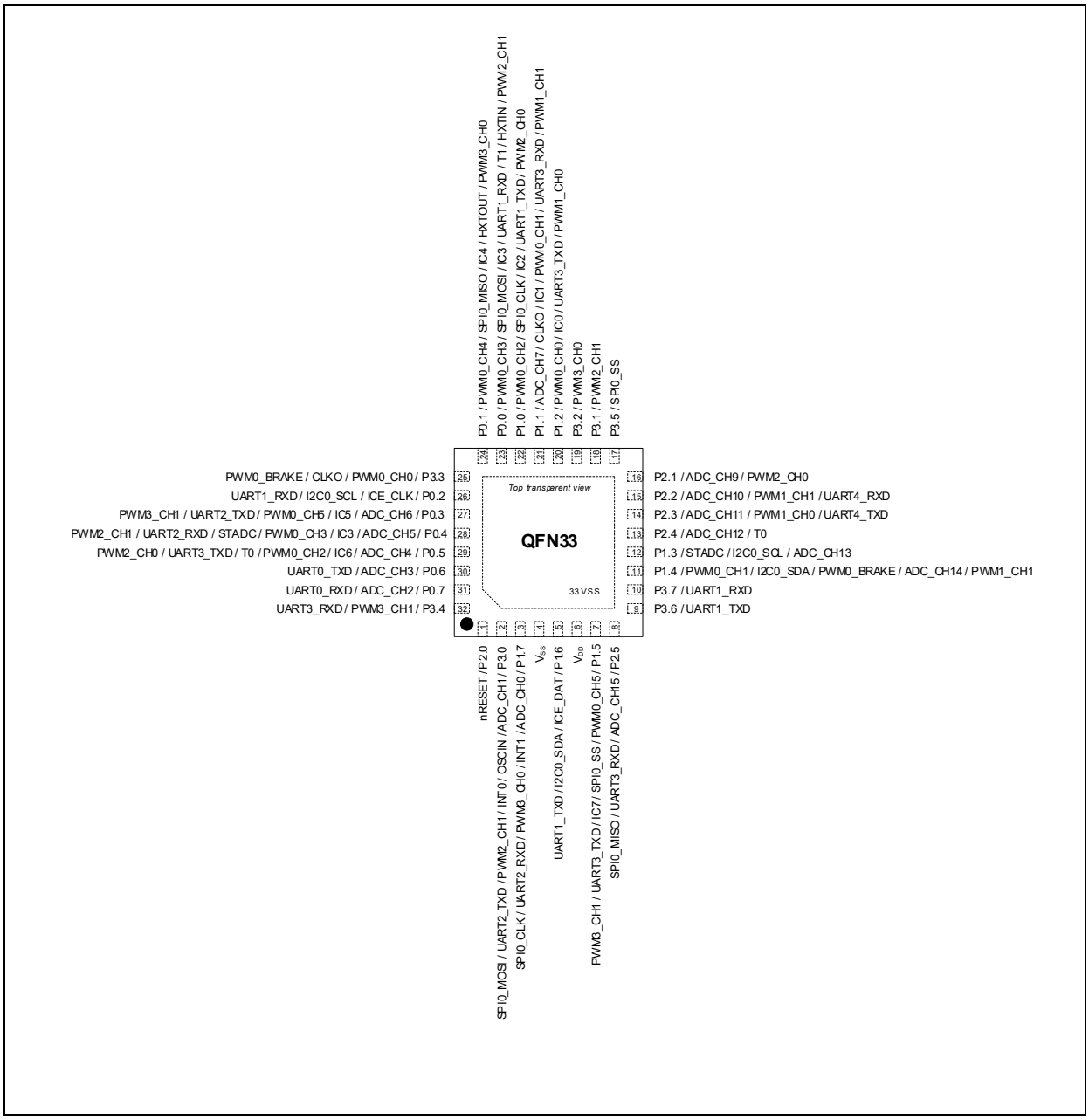


图 4.1-4 QFN33 封装的引脚分配

引脚	类型	CM1003CJ3AE / CM1003DJ3AE 引脚功能
1	I/O	P2.0 / nRESET
2	I/O	P3.0 / ADC_CH1 / OSCIN / INT0 / PWM2_CH1 / UART2_TXD / SPI0_MOSI
3	I/O	P1.7 / ADC_CH0 / INT1 / PWM3_CH0 / UART2_RXD / SPI0_CLK
4	P	V_{SS}

引脚	类型	CM1003CJ3AE / CM1003DJ3AE 引脚功能
5	I/O	P1.6 / ICE_DAT / I2C0_SDA / UART1_TXD
6	P	V_{DD}
7	I/O	P1.5 / PWM0_CH5 / SPI0_SS / IC7 / UART3_TXD / PWM3_CH1
8	I/O	P2.5 / ADC_CH15 / UART3_RXD / SPI0_MISO
9	I/O	P3.6 / UART1_TXD
10	I/O	P3.7 / UART1_RXD
11	I/O	P1.4 / PWM0_CH1 / I2C0_SDA / PWM0_BRAKE / ADC_CH14 / PWM1_CH1
12	I/O	P1.3 / STADC / I2C0_SCL / ADC_CH13
13	I/O	P2.4 / ADC_CH12 / T0
14	I/O	P2.3 / ADC_CH11 / PWM1_CH0 / UART4_TXD
15	I/O	P2.2 / ADC_CH10 / PWM1_CH1 / UART4_RXD
16	I/O	P2.1 / ADC_CH9 / PWM2_CH0
17	I/O	P3.5 / SPI0_SS
18	I/O	P3.1 / PWM2_CH1
19	I/O	P3.2 / PWM3_CH0
20	I/O	P1.2 / PWM0_CH0 / IC0 / UART3_TXD / PWM1_CH0
21	I/O	P1.1 / ADC_CH7 / CLKO / IC1 / PWM0_CH1 / UART3_RXD / PWM1_CH1
22	I/O	P1.0 / PWM0_CH2 / SPI0_CLK / IC2 / UART1_TXD / PWM2_CH0
23	I/O	P0.0 / PWM0_CH3 / SPI0_MOSI / IC3 / UART1_RXD / T1 / HXTIN / PWM2_CH1
24	I/O	P0.1 / PWM0_CH4 / SPI0_MISO / IC4 / HXTOUT / PWM3_CH0
25	I/O	P3.3 / PWM0_CH0 / CLKO / PWM0_BRAKE
26	I/O	P0.2 / ICE_CLK / I2C0_SCL / UART1_RXD
27	I/O	P0.3 / ADC_CH6 / IC5 / PWM0_CH5 / UART2_TXD / PWM3_CH1
28	I/O	P0.4 / ADC_CH5 / IC3 / PWM0_CH3 / STADC / UART2_RXD / PWM2_CH1
29	I/O	P0.5 / ADC_CH4 / IC6 / PWM0_CH2 / T0 / UART3_TXD / PWM2_CH0
30	I/O	P0.6 / ADC_CH3 / UART0_TXD
31	I/O	P0.7 / ADC_CH2 / UART0_RXD
32	I/O	P3.4 / PWM3_CH1 / UART3_RXD
33	EPAD	V_{SS}

表 4.1-2 QFN33 封装的引脚多功能支持表

4.2 CM1003系列引脚描述

4.2.1 CM1003系列引脚映射

	CM1003	
引脚名称	33引脚	48引脚
P5.4		1
P2.0	1	2
P3.0	2	3
P1.7	3	4
V_{SS}	4	5
P1.6	5	6
V_{DD}	6	7
P5.5		8
P5.6		9
P1.5	7	10
P2.5	8	11
P5.7		12
P3.6	9	13
P3.7	10	14
P1.4	11	15
P1.3	12	16
P2.4	13	17
P2.3	14	18
P2.2	15	19
P2.1	16	20
P4.0		21
P4.1		22
P4.2		23
P4.3		24
P3.5	17	25
P3.1	18	26
P3.2	19	27
P1.2	20	28
P1.1	21	29
P1.0	22	30
P4.4		31

P4.5		32
P4.6		33
P4.7		34
P0.0	23	35
P0.1	24	36
P5.0		37
P5.1		38
P5.2		39
P5.3		40
P3.3	25	41
P0.2	26	42
P0.3	27	43
P0.4	28	44
P0.5	29	45
P0.6	30	46
P0.7	31	47
P3.4	32	48

4.2.2 CM1003系列引脚功能描述

标号		多功能描述[1]	
LQFP48	QFN 33		
7	6	**VDD**	电源供电正极
5	4	**VSS**	电源地电位
35	23	**P0.0**	端口0管脚0
		PWM0_CH3	PWM0输出通道3
		PWM2_CH1	PWM2输出通道1
		IC3	输入捕获通道3
		SPI0_MOSI	SPI主机输出/从机输入脚
		UART1_RXD	UART1 接收输入脚
		XT1_IN	外部4~24 MHz (高速)振荡器输入脚
		OSCIN	如果EXTEN[1:0] = 10b, OSCIN是外部时钟输入引脚
		T1	定时器/计数器0或其切换输出的外部计数输入
36	24	**P0.1**	端口0管脚1
		PWM0_CH4	PWM0输出通道4
		PWM3_CH0	PWM3输出通道0
		IC4	输入捕获通道4
		SPI0_MISO	SPI主机输入/从机输出脚
		XT1_OUT	外部4~24 MHz (高速) 振荡器输出脚
42	26	**P0.2**	端口0管脚2
		I2C0_SCL	I^2C时钟
		UART1_RXD	UART1接收输入脚
		ICE_CLK	ICE / ICP时钟输入
43	27	**P0.3**	端口0管脚3
		ADC_CH6	ADC输入通道6
		PWM0_CH5	PWM0输出通道5
		PWM3_CH1	PWM3输出通道I1
		IC5	输入捕获通道5
		UART2_TXD	UART2发送数据输出
		SC0_CLK	智能卡0时钟脚位
44	28	**P0.4**	端口0管脚4
		ADC_CH5	ADC输入通道5
		PWM0_CH3	PWM0输出通道3
		PWM2_CH1	PWM2输出通道1
		IC3	输入捕获通道3
		UART2_RXD	UART2接收输入脚
		SC0_DAT	智能卡0数据脚位
		STADC	外部启动ADC触发器
45	29	**P0.5**	端口0管脚5
		ADC_CH4	ADC输入通道4
		PWM0_CH2	PWM0输出通道2
		PWM2_CH0	PWM2输出通道0
		IC6	输入捕获通道6
		UART3_TXD	UART3发送数据输出
		SC1_CLK	智能卡时钟脚位
		T0	定时器/计数器0或其切换输出的外部计数输入
46	30	**P0.6**	端口0管脚6
		ADC_CH3	ADC输入通道3

标号		多功能描述[1]	
LQFP48	QFN 33		
		UART0_TXD	UART0发送数据输出
47	31	**P0.7**	端口0管脚7
		ADC_CH2	ADC输入通道2.
		UART0_RXD	UART0 接收输入脚
30	22	**P1.0**	端口1管脚0
		PWM0_CH2	PWM0输出通道2
		PWM2_CH0	PWM2输出通道0
		IC2	输入捕获通道2
		SPI0_CLK	SPI0时钟
		UART1_TXD	UART1发送数据输出
29	21	**P1.1**	端口1管脚1
		ADC_CH7	ADC输入通道7
		PWM0_CH1	PWM0输出通道1
		PWM1_CH1	PWM1输出通道1
		IC1	输入捕获通道1
		UART3_RXD	UART3接收输入
		SC1_DAT	智能卡1数据脚
		CLKO	系统时钟输出
28	20	**P1.2**	端口1管脚2
		PWM0_CH0	PWM0输出通道0
		PWM1_CH0	PWM1输出通道0
		IC0	输入捕获通道0
		UART3_TXD	UART3发送数据输出
		SC1_CLK	智能卡1时钟脚
16	12	**P1.3**	端口1管脚3
		ADC_CH13	ADC输入通道13
		I2C0_SCL	I^2C0时钟
		STADC	外部启动ADC触发器
15	11	**P1.4**	端口1管脚4
		ADC_CH14	ADC输入通道14
		PWM0_CH1	PWM0输出通道1
		PWM1_CH1	PWM1输出通道1
		I2C0_SDA	I^2C0数据
		PWM0_BRAKE	PWM0故障刹车输入脚
10	7	**P1.5**	端口1管脚5
		PWM0_CH5	PWM0输出通道5
		PWM3_CH1	PWM3输出通道1
		IC7	输入捕获通道7
		SPI0_SS	SPI0从机选择输入脚
		UART3_TXD	UART3发送数据输出
		SC1_CLK	智能卡2 时钟脚
6	5	**P1.6**	端口1管脚6
		I2C0_SDA	I^2C0 数据脚
		UART1_TXD	UART1发送数据输出
		ICE_DAT	ICE数据输入或输出脚
4	3	**P1.7**	端口1管脚7
		ADC_CH0	ADC输入通道0
		PWM3_CH0	PWM3输出通道0

标号		多功能描述[1]	
LQFP48	QFN 33		
		SPI0_CLK	SPI0时钟脚
		UART2_RXD	UART2接收输入
		SC0_DAT	智能卡0数据脚
		INT1	外部中断1输入脚
2	1	**P2.0**	当RPD (CONFIG0.2)被编程为0时，端口2管脚0输入可用
		nRESET	它是用于硬件设备复位的施密特触发器输入引脚。此引脚的低电平会重置设备。nRESET引脚有一个内部上拉电阻器，只需将外部电容器连接到VSS即可进行上电复位。
20	16	**P2.1**	端口2管脚1
		ADC_CH9	ADC输入通道9
		PWM2_CH0	PWM2输出通道0
19	15	**P2.2**	端口2管脚2
		ADC_CH10	ADC输入通道10
		PWM1_CH1	PWM1输出通道1
		UART4_RXD	UART4接收输入
		SC2_DAT6	智能卡2数据脚
18	14	**P2.3**	端口2管脚3
		ADC_CH11	ADC输入通道11
		PWM1_CH0	PWM1输出通道0
		UART4_TXD	UART4发送数据输出
		SC2_CLK6	智能卡2时钟脚
17	13	**P2.4**	端口2管脚4
		ADC_CH12	ADC输入通道12
		T0	定时器/计数器0或其切换输出的外部计数输入
11	8	**P2.5**	端口2管脚5
		ADC_CH15	ADC输入通道15
		SPI0_MISO	SPI主机输入/从机输出脚
		UART3_RXD	UART3接收输入
		SC1_DAT6	智能卡1数据脚
3	2	**P3.0**	端口3管脚0
		ADC_CH1	ADC输入通道1
		PWM2_CH1	PWM2输出通道1.
		SPI0_MOSI	SPI主机输出/从机输入脚
		UART2_TXD	UART2发送数据输出
		SC0_CLK6	智能卡0时钟脚
		INT0	外部中断0输入脚
		OSCIN	如果EXTEN[1:0] = 11b, OSCIN是外部时钟输入引脚
26	18	**P3.1**	端口3管脚1
		PWM2_CH1	PWM2输出通道1.
27	19	**P3.2**	端口3管脚2
		PWM3_CH0	PWM3输出通道0.
41	25	**P3.3**	端口3管脚3
		PWM0_CH0	PWM3输出通道0.
		CLK_OUT	系统时钟输出
		PWM0_BRAKE	PWM0故障刹车输入脚
48	32	**P3.4**	端口3管脚4
		PWM3_CH1	PWM3输出通道0
		UART3_RXD	UART3接收输入
		SC1_DAT	智能卡0数据脚

标号		多功能描述[1]	
LQFP48	QFN 33		
25	17	**P3.5**	端口3管脚5
		SPI0_SS	SPI0从机选择输入脚
13	9	**P3.6**	端口3管脚6
		UART1_TXD	UART1发送数据输出
14	10	**P3.7**	端口3管脚7
		UART1_RXD	UART1接收输入
21	-	**P4.0**	端口4管脚0
22	-	**P4.1**	端口4管脚1
23	-	**P4.2**	端口4管脚2
24	-	**P4.3**	端口4管脚3
31	-	**P4.4**	端口4管脚4
32	-	**P4.5**	端口4管脚5
33	-	**P4.6**	端口4管脚6
34	-	**P4.7**	端口4管脚7
37	-	**P5.0**	端口5管脚0
38	-	**P5.1**	端口5管脚1
39	-	**P5.2**	端口5管脚2
40	-	**P5.3**	端口5管脚3
1	-	**P5.4**	端口5管脚4
8	-	**P5.5**	端口5管脚5
9	-	**P5.6**	端口5管脚6
12	-	**P5.7**	端口5管脚7

注:

1. 所有I/O引脚都可以配置为中断引脚。此功能未在多功能说明中列出。
2. UART0_TXD和UART0_RXD引脚可通过UART0PX (AUXR1.2)进行软件交换。
3. [I2C] 备用功能重映射选项。 I^2C引脚由I2CPX (I2CON.0) 进行软件切换。
4. [STADC] 备用函数重映射选项。STADC引脚由STADCPX(ADCCON1.6)进行软件切换。
5. PIOx寄存器决定哪些引脚是PWM或GPIO。
6. UART2_TXD和UART2_RXD引脚由AUXR2寄存器定义。UART3_TXD, UART3_RXD, UART4_TXD 和UART4_RXD的引脚由AUXR3寄存器定义。

5 功能框图

5.1 CM1003系列功能框图

图5.1-1 功能框图 展示了CM1003的功能框图，并给出了设备的概述。用户可以在图中找到设备的所有外设功能。

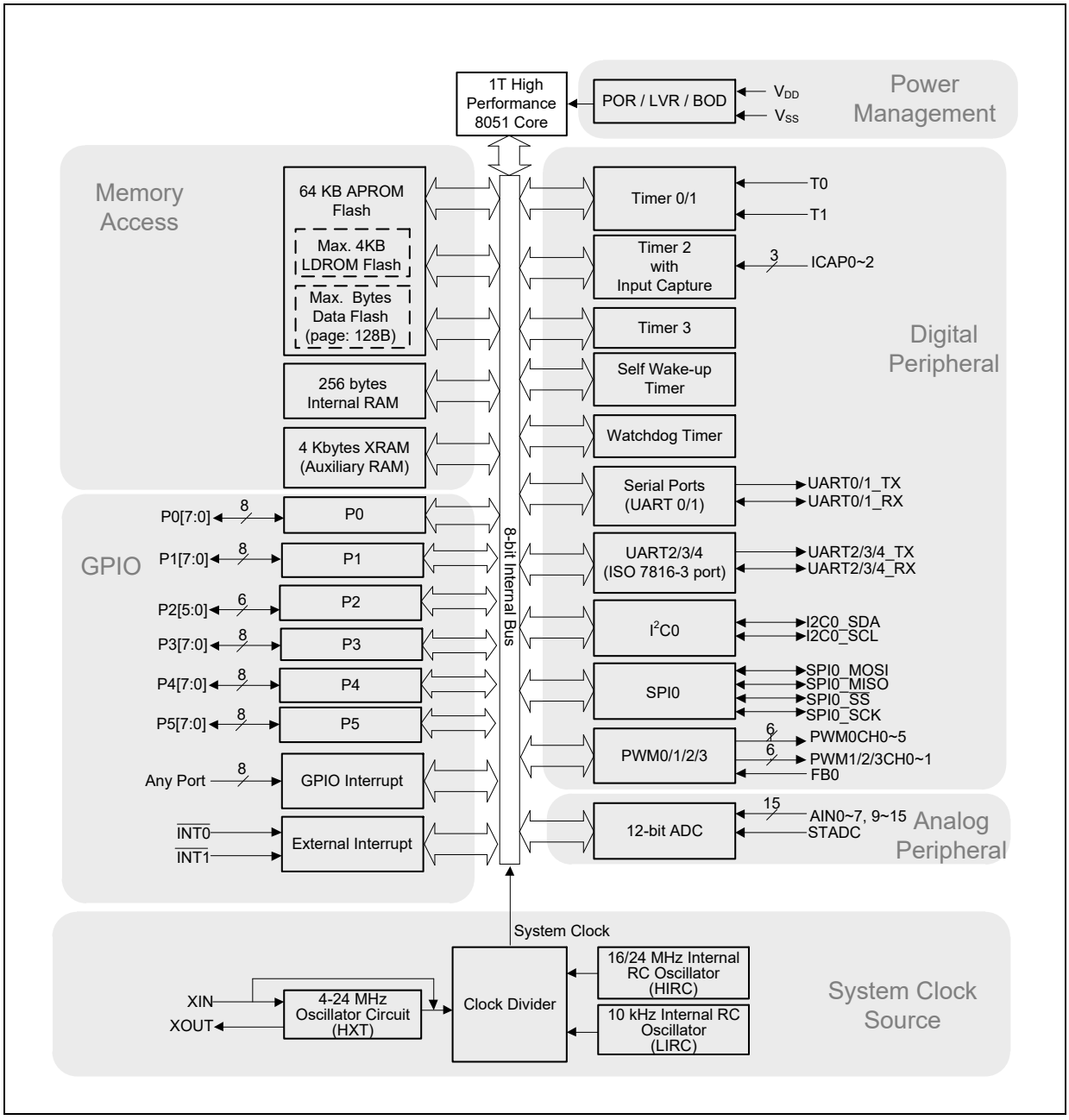


图 5.1-1 功能框图

6 功能描述

6.1 存储架构

6.1.1 概述

基于标准80C51的微控制器将存储分为两个不同的部分，程序存储和数据存储。程序存储用于存储指令代码，而数据存储用于存储程序执行过程中的数据或变量。

数据存储占用的地址空间独立于程序存储。在CM1003中，有256字节的内部RAM。对于许多需要更多RAM的应用，CM1003提供了片上另外4KB的RAM，称为XRAM，可通过MOVX指令访问。

整个嵌入式Flash作为程序存储，分为四块：应用ROM（APROM）通常用于存储用户代码，加载ROM（LDROM）通常用于存储引导代码，安全保护存储器（SPROM）通常用于存储安全应用的指令，CONFIG字节用于硬件初始化。事实上，APROM和LDROM的功能相同，但大小不同。每一块由一页一页组成，每页128字节。FLASH控制单元支持擦除、编程和读取模式。外部烧写器通过特定的I/O引脚烧写，在应用程序编程（IAP）或在系统编程（ISP）都可以执行这些模式。SPROM包含128个字节，位于地址FF80H ~ FFFFH，不支持“整片擦除命令”。SPROM（地址：FFFFH）的最后一个字节用于识别 SPROM 代码是非安全模式还是安全模式。

6.2 系统管理

6.2.1 时钟系统

6.2.1.1 概述

CM1003具有多种时钟源可供选择，可用于各种应用，使系统性能发挥到最佳，把功耗降到最低。CM1003提供三种系统时钟源选项，包括内部振荡器或通过软件从X_{IN}引脚获取的外部时钟。CM1003内嵌了两个内部振荡器：一个10kHz低速振荡器和一个16MHz或24MHz高速振荡器，误差在出厂时校准到±2%(全温度全电压范围内)。CM1003上还提供时钟分频器CKDIV，可在功耗和工作性能间灵活调整。

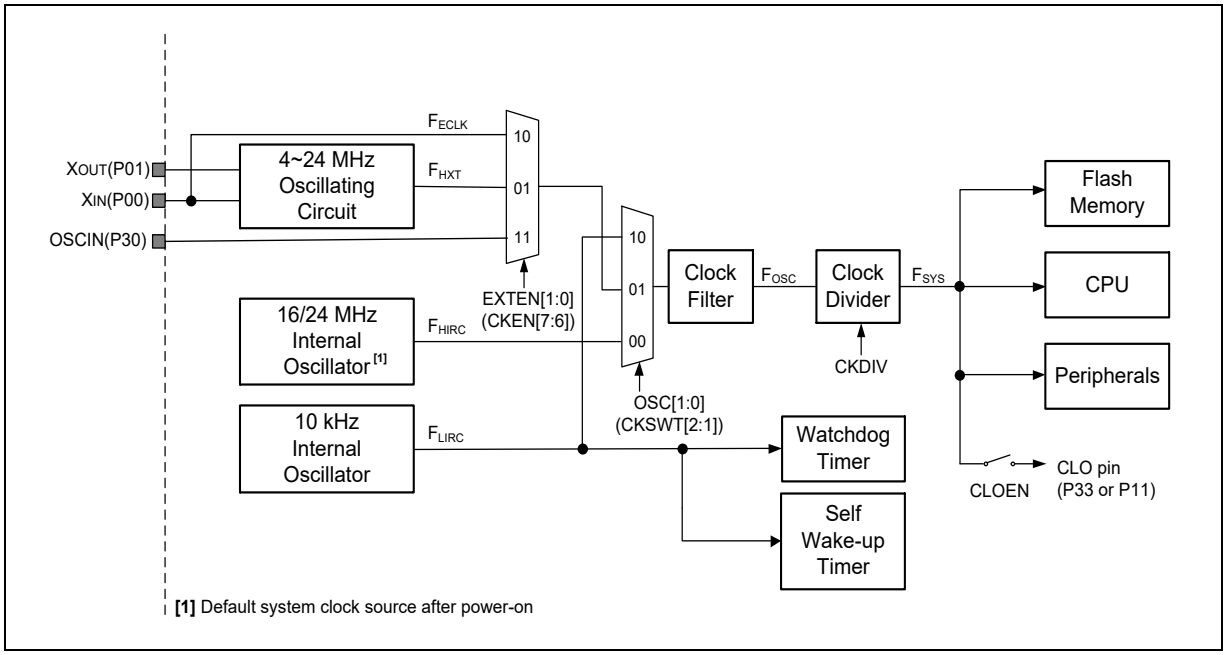


图 6.2-1 时钟系统框图

6.2.1.2 系统时钟源

CM1003共有3个可选的系统时钟源，包括高速内部振荡器、低速内部振荡器和外部时钟输入。每个时钟源都可以作为 CM1003的系统时钟源。开启不同的时钟源可能会影响到引脚P0.0/X_{IN}的多功能。

6.2.1.3 内部振荡器

CM1003有两个内部振荡器——一个高速内部振荡器(HIRC)，可根据HIRC24(RCTRIM1.4)配置成16MHz或24MHz，以及一个10kHz低速振荡器(LIRC)。两者都可以被选做系统时钟。通过设置HIRCEN(CKEN.5)来启动HIRC。设备上电后启用LIRC。用户可设置OSC[1:0](CKSWT [2:1])为 [1,1] 来选择 HIRC 作为系统时钟，设置OSC[1:0] 为[1,0]来选择LIRC作为系统时钟。请注意，CM1003上电后，HIRC和LIRC都将使能，并且默认选择HIRC作为系统时钟源。当系统使用内部振荡器作为时钟源时，X_{IN}会自动切为通过I/O P0.0，用来扩展通用I/O的数量。可以通过配置P0M1和P0M2寄存器来选择P0.0的I/O输出模式。

由于HIRC的值有9位数据，用户可以调整SFR来修改HIRC值，该值的每个1大约调整40kHz。减小此值将使HIRC更快，增加1意味着HIRC速度降低约40kHz。

下图显示了两个字节组合的9位内部RC调整值，以及HIRC 24MHz定义位。

RCTRIM0 –高速内部振荡器 Trim0

寄存器	地址	复位值
RCTRIM0	84H,页0, TA保护	0000_0000b

7	6	5	4	3	2	1	0
HIRCTRIM[8:1]							
读/写							

RCTRIM1 –高速内部振荡器Trim1

寄存器	地址	复位值
RCTRIM1	85H, 所有页, TA 保护	0000_0000b

7	6	5	4	3	2	1	0
-	-	-	HIRC24	-	-	-	HIRCTRIM.0
-	-	-	读/写	-	-	-	读/写

注：由于默认的RCTRIM0和RCTRIM1值是以16MHz为基准，如果以此值为基础修改HIRC24(RCTIM1.4)以启用24MHz HIRC模式，则实际HIRC偏差将超过1%。建议在UID之后重新加载24MHz HIRC值，并检查值的第4位以确认此值适合24MHz应用。

6.2.1.4 外部晶体/谐振器或时钟输入

外部时钟源有三种可用选项——4MHz至24MHz的高速晶体/谐振器(HXT)，和通过Xin引脚的外部时钟输入(ECLK)。用户将OSC[1:0]设置为[1,0]，设置EXTEN[1:0] (CKEN[7:6])以选择外部时钟源。要选择HXT作为输入源，需将EXTEN[1:0]设置为[0,1]。要选择ECLK作为系统时钟，则EXTEN[1:0]为[1,1]时，通过P3.0选择外部时钟输入，或者当EXTEN[1:0]为[1,0]时，通过P0.0选择外部时钟输入。

当HXT用作系统时钟时，X_{IN}和X_{OUT}分别是内部反相放大器的输入和输出。晶体或谐振器连接在X_{IN}和X_{OUT}引脚之间。

当启用并选择ECLK作为系统时钟源时，系统时钟通过X_{IN}引脚提供。常见的应用是用激活的振荡器或来自另一个主机设备的时钟驱动X_{IN}。请注意，当选择ECLK模式时，切勿向 X_{IN}馈送任何高于 2.4V 电压的时钟信号，以及向 X_{OUT} 引脚施加电压为 X_{IN} 一半的直流电压，否则可能会损坏设备。

XTLCON – XLT 时钟选择 (TA保护)

寄存器	地址	复位值
XTLCON	D7H, 页2	0010_1000 b

7	6	5	4	3	2	1	0
-	HXSG						
-	读/写						

位	名称	描述
7	-	保留
6:0	**HXSG**	**HXT 增益值选择** 增益控制用于扩大晶体的增益，以确保晶体正常工作。使能增益控制时，晶体的功耗将比关闭增益时更大。 建议： 000_0000 = L0. HXT 频率为4 MHz (最小值) 000_1100 = L1. 频率为4 MHz 至12 MHz 001_1000 = L2. 频率为12MHz 至16 MHz 010_1000 = L3. 频率为16MHz 至24 MHz 111_1111 = 保留(最大值) 其他 = 保留

6.2.1.5 *系统时钟切换*

CM1003系列支持通过软件设置CKSWT和CKEN寄存器来实时切换时钟源。这给应用带来了极大的灵活性。请注意，这些特殊功能寄存器SFR是定时访问写保护的（TA）。通过这种时钟源控制，时钟源可以在外部时钟源和内部振荡器之间切换，甚至可以在高低速内部振荡器之间切换。但是，在时钟源切换期间，设备需要一定的预热时间来让切换后的时钟源稳定工作。因此，用户应遵循以下步骤以确保完成时钟源切换。用户可以先通过向CKEN寄存器写入适当的值来打开目标时钟源，再通过向CKSWT寄存器轮询时钟源的状态位来等待时钟源稳定，然后通过更改OSC[1:0](CKSWT[2:1])切换到目标时钟源。完成这些步骤后，时钟源切换成功。如果考虑到功耗，用户可以关闭原时钟源。请注意，如果不遵循上述步骤，硬件将采取以下措施来处理此类非法操作。

1. 如果用户试图通过更改CKEN值来关闭当前时钟源，设备将忽略此操作。系统时钟和 CKEN 的值将保持不变。
2. 如果用户试图通过更改OSC[1:0]值将系统时钟源切换为未被启用的时钟源，OSC[1:0]值将被立即更新。但系统时钟仍保持原样，而CKSWTF标志位会被硬件置位。
3. 一旦用户将系统时钟源切换到一个已启用但仍不稳定的时钟源，那么硬件将等待目标时钟源稳定后再切换到该时钟源。在等待期间，设备将继续使用原时钟源工作，CKSWTF被置位1。在目标时钟源的稳定标志 (参见CKSWT[7:3]) 置位且时钟源切换成功后，硬件将自动把CKSWTF清零。

CKSWT – 时钟切换

寄存器	地址	复位值
CKSWT	96H, 页0, TA保护	0011_0000 b

7	6	5	4	3	2	1	0
HXTST	ECKP00ST	HIRCST	LIRCST	ECKP30ST	OSC[1:0]		-
只读	只读	只读	只读	只读	只写		-

位	名称	描述
7	HXTST	**高速外部晶体 4MHz 至24 MHz状态** 0 = 高速外部晶体不稳定或禁用 1 = 高速外部晶体使能且稳定
6	ECKP00ST	**外部时钟P00输入状态** 0 = 外部时钟P00输入不稳定或禁用 1 = 外部时钟P00使能且稳定
5	HIRCST	**高速内部振荡器16MHz状态** 0 = 高速内部振荡器不稳定或禁用 1 = 高速内部振荡器使能且稳定
4	LIRCST	**低速内部振荡器10kHz状态** 0 = 低速内部振荡器不稳定或禁用 1 = 低速内部振荡器使能且稳定
3	ECKP30ST	**外部时钟P30输入状态** 0 = 外部时钟P30输入不稳定或禁用 1 = 外部时钟P30使能且稳定
2:1	OSC[1:0]	**振荡器选择位** 此位段是用来选择系统时钟源 00 = 内部16MHz振荡器 01 = 由EXTEN[1:0](CKEN[7:6])设置的外部时钟源。 10 = 内部10KHz振荡器 11 = 保留 注意:此位段为只写位段，读回的值可能与当前系统时钟源不一致

CKEN – 时钟使能

寄存器	地址	复位值
CKEN	97H, 页0, TA保护	0011_0000 b

7	6	5	4	3	2	1	0
EXTEN[1:0]		HIRCEN	LIRCEN	-	-	-	CKSWTF
读/写		读/写	读/写	-	-	-	只读

位	名称	描述
7:6	**EXTEN[1:0]**	**外部时钟源使能** 11 = 通过OSCIN (P30) 输入的外部时钟源使能 10 = 通过HXTIN (P00) 输入的外部时钟源使能 01 = 外部4~24 MHz晶体使能 00 =外部时钟源禁用 。P30/P00/P01作为普通I/O或者其他功能使用
5	**HIRCEN**	**高速内部振荡器16MHz使能** 0 = 高速内部振荡器禁用 1 = 高速内部振荡器使能 请注意，一旦通过设置IAPEN（CHPCON.0）启用IAP，高速内部16 MHz振荡器将自动使能。硬件还将设置HIRCEN和HIRCST位。清除IAPEN后，HIRCEN和EHRCST恢复到原始值。
4	**LIRCEN**	**低速内部振荡器10kHz使能** 0 = 低速内部振荡器禁用 1 = 低速内部振荡器使能 请注意，当(1) WDT启用时，(2) WKT由内部10 kHz振荡器的时钟源运行时，LIRCEN的写入0将被忽略。LIRCEN始终为1，内部10 kHz振荡器始终启用。
3:1	-	保留
0	**CKSWTF**	**时钟切换错误标志位** 0 = 上一次系统时钟源切换成功. 1 = 用户试图将上一次的系统时钟源切换到禁用或是不稳定的时钟源。如果切换的时钟不稳定，此位将一直保持为1，直到时钟源稳定并切换成功为止。

6.2.1.6 *系统时钟分频*

通过配置分频寄存器CKDIV，振荡器频率(F_{OSC})可以整数倍分频(最高可达 1/510)，再提供给系统时钟(F_{SYS})。此功能可使MCU临时以较低的速率运行来降低功耗。通过分频时钟，MCU可以以较低的速率执行正常程序，也能响应事件，除了那些可能导致中断的事件(比如允许退出空闲模式的事件)。这通常比空闲模式还要省电。可以在原本要使用掉电模式的情况下绕过振荡器启动时间。程序可以随时更改CKDIV 的值，而不会中断代码执行。

CKDIV – 时钟除频器

寄存器	地址	复位值
CKDIV	95H, SFR 页0	0000_0000b

7	6	5	4	3	2	1	0
CKDIV[7:0]							
读/写							

位	名称	描述
7:0	**CKDIV[7:0]**	**时钟除频器** 系统时钟频率 F_{SYS}根据CKDIV的值遵循以下计算公式。 $F_{SYS} = F_{OSC}$, 当CKDIV = 00H $F_{SYS} = \frac{F_{OSC}}{2 \times CKDIV}$, 当CKDIV = 01H 至 FFH

CM1003 SERIES DATASHEET

6.2.1.7 *系统时钟输出*

CM1003提供一个CLO引脚用于输出系统时钟，其频率与F_{SYS}相同。CLOEN(CKCON.1)为输出使能位。当设备因系统时钟关闭而进入掉电模式时，CLO输出停止。请注意，当噪声或功耗成为重要问题时，用户最好不要启用CLO输出。

CKCON – 时钟控制

寄存器	地址	复位值
CKCON	8EH, SFR 页0	0000_0000b

7	6	5	4	3	2	1	0
-	**PWMCKS**	-	**T1M**	**T0M**	-	**CLOEN**	-
-	读/写	-	读/写	读/写	-	读/写	-

位	名称	描述
1	**CLOEN**	**系统时钟输出使能** 0 = 系统时钟输出禁止 1 =系统时钟输出(从CLO脚位)使能 **注:** CLO引脚由AUXR5.7决定

6.2.2 电源管理

6.2.2.1 概述

CM1003系列有多种功能，可帮助用户控制设备的功耗。低功耗功能有两种可选模式：空闲模式和掉电模式，以节省功耗。为了保持稳定的电流消耗，应注意每个引脚的状态和模式。将引脚状态设为与外部上拉、下拉一致来可以实现最小功耗。比如，使用上拉电阻则输出1，使用下拉电阻则输出0。如果I/O引脚浮空，建议用户将其设置为准双向模式。如果P2.0配置为仅输入引脚，它应该使用外部上拉或下拉，或者通过设置P30UP(P3UP.0)启用其内部上拉电阻。

PCON – 电源控制

寄存器	地址	复位值
PCON	87H, SFR 所有页	上电复位: 0001_0000b 其他: 000U _0000b

7	6	5	4	3	2	1	0
SMOD	SMOD0	保留	POF	GF1	GF0	PD	IDL
读/写	读/写	-	读/写	读/写	读/写	读/写	读/写

位	名称	描述
1	PD	**掉电模式** 设置此位将使CPU进入掉电模式。在此模式下，CPU和外设时钟均停止，程序计数器(PC)挂起。此时为最低功耗。CPU从掉电模式唤醒后，此位由硬件自动清零，程序继续执行唤醒系统的中断源的中断服务程序(ISR)。从ISR返回后，设备继续执行使系统进入掉电模式的下一条指令。 注意：如果IDL位和PD位同时置位，CPU将进入掉电模式。退出掉电模式后，它不会进入空闲模式。
0	IDL	**空闲模式** 置位此位将使CPU进入空闲模式。在此模式下，CPU时钟停止，程序计数器(PC)暂停，但所有外设保持激活状态。CPU从空闲模式唤醒后，此位由硬件自动清除，程序继续执行唤醒系统的中断源的ISR。从ISR返回后，设备继续执行使系统进入空闲模式的下一条指令。

6.2.2.2 空闲模式

空闲模式通过保持程序计数器的值来使CPU挂起。空闲模式下不会读取和运行任何程序代码。它强制冻结CPU状态。程序计数器(PC)、堆栈指针(SP)、程序状态字(PSW)、累加器(ACC)和其他寄存器在空闲模式下保持其内容不变。端口引脚保持空闲模式激活时的逻辑状态。通常空闲模式可以节省相当多的功耗，一般功耗约为全工作状态下的一半。

由于空闲模式下提供给外设比如定时器或串口的逻辑电路依然工作，因此CPU可以通过任意使能的中断源从空闲模式中释放出来。用户可以通过向 IDL位(PCON.0)写入1来使设备进入空闲模式。设置IDL 位的指令是设备进入空闲模式之前将执行的最后一条指令。

空闲模式可以通过两种方式终止。首先，如前所述，任意使能的中断都会导致系统退出空闲模式。它将自动清除IDL位，终止空闲模式，并执行中断服务例程(ISR)。使用RETI指令跳出ISR后，程序将返回使CPU进入空闲模式之后的下一条指令继续执行。终止空闲模式的第二种方法是使用除软件复位以外的任何复位。请记住，如果使用看门狗复位退出空闲模式，则需要将WIDPD(WDCON.4)设置为1，以使WDT在空闲模式下继续运行。

6.2.2.3 掉电模式

掉电模式是CM1003系列可以进入的最低功耗状态。通过停止系统时钟源，功耗保持在“微安”级别。CPU和外设功能，比如定时器或UART，均被冻结。Flash存储进入停止模式，所有动作完全停止，功耗降至最低。通过向PD(PCON.1)写1可让设备进入掉电模式。这条指令将是设备进入掉电模式之前的最后一条指令。在掉电模式下，RAM 保持其内容。端口引脚分别输出掉电前其自身状态所保持的值。

有几种方法可以让CM1003从掉电模式中退出。第一种是使用除软件复位之外的所有复位。掉电复位也会将CPU从掉电模式中唤醒。确保在系统进入掉电模式之前开启掉电检测。即使为了降低功耗，还是建议在掉电模式下启用低功耗BOD欠压检测功能。当然，外部引脚复位或上电复位也将退出掉电状态。外部引脚复位或上电复位后，CPU被初始化并从头开始执行程序代码。

将CM1003从掉电模式唤醒的第二种方法是通过启用外部中断。外部引脚上的触发器将异步重新启动系统时钟。振荡器稳定后，设备将执行相应外部中断的中断服务程序(ISR)。ISR完成后，程序执行返回到使设备进入掉电模式的下一条指令，继续执行。允许将CPU从掉电模式唤醒的中断包括外部中断$\overline{INT0}$和$\overline{INT1}$、引脚中断、WDT中断、WKT中断和掉电中断。

6.2.3 电源监测和复位

6.2.3.1 概述

为了防止上电和断电期间的错误执行， CM1003提供了三种电源监控功能，包括上电复位，低电复位和欠压检测。

CM1003系列提供多种复位方式，通过软件标志还可以确定复位源。通常，大部分特殊功能寄存器的复位后的值与复位条件无关，但有一些标志位的状态取决于复位源。用户可以使用软件读取这些标志位以确定复位原因。有五种方式会让设备复位，分别是上电复位、欠压复位、外部复位、看门狗定时器复位和软件复位。

6.2.3.2 上电复位和低电压复位

CM1003系列集成了内部上电复位(POR)和低电压复位(LVR)。在V_{DD}上升的上电过程中，当V_{DD}低于参考电压门限值，POR或LVR将使MCU处于复位模式。这种设计使CPU在V_{DD} 不满足执行读取存储器时，无法访问程序存储空间。如果从程序存储中读取并执行不确定的操作代码，可能会使CPU甚至是整个系统进入错误状态。一段时间后，V_{DD}上升到系统可以工作的参考门限电压以上，选定的振荡器将启动，然后程序代码将从0000H开始执行。同时，上电标志POF(PCON.4)将置为1表示冷复位，上电过程完成。请注意，上电后内部RAM的内容将不确定。建议用户初始化RAM。

建议通过软件将POF清零，以检测下次复位是冷复位还是热复位。如果是电源断电再打开引起的冷复位，POF将再次设置为1。如果是其他复位源引起的热复位，POF将保持为0。用户可以采取不同的方法检测其他复位标志位来处理热复位事件。

PCON – 电源控制

寄存器	地址	复位值
PCON	87H, SFR所有页	上电复位: 0001_0000b 其他: 000U _0000b

7	6	5	4	3	2	1	0
SMOD	SMOD0	LPR	POF	GF1	GF0	PD	IDL
读/写	读/写	RW	读/写	读/写	读/写	读/写	读/写

位	名称	描述
4	POF	**上电复位标志** 上电复位后，此位被置1，用以标示当前冷复位，上电复位完成。其它任何复位后，此位值保持不变，建议通过软件清0。

PORDIS – POR禁用

寄存器	地址	复位值
PORDIS	FDH, SFR页0, TA保护	0000_0000 b

7	6	5	4	3	2	1	0
PORDIS[7:0]							
只写							

位	名称	描述
7:0	PORDIS[7:0]	**POR禁用** 先向PORDIS写入5AH，然后立即写入A5H，将禁用POR

LVRDIS – LVR禁用

寄存器	地址	复位值
EIPH1	FFH, SFR 页1, TA 保护	0000_0000 b

7	6	5	4	3	2	1	0
LVRDIS[7:0]							
只写							

位	名称	描述
7:0	LVRDIS[7:0]	**LVR 禁用** 先向LVRDIS写入5AH，然后立即写入A5H，将禁用LVR

6.2.3.3 欠压检测和复位

另一项电源监控功能是欠压检测电路(BOD)，用于执行期间监测V_{DD}的电平。针对宽电压应用，CONFIG提供了8个可选的欠压触发级别。通过设置CBOV[2:0](CONFIG2[6:4])来选择4个标称电压2.2V、2.7V、3.7V和4.4V。上电后也可以在通过设置BOV[2:0] (BODCON0[6:4])来改变BOD电平。当V_{DD}降至选定的欠压触发电平(V_{BOD})时，BOD逻辑将复位MCU或请求欠压中断。用户可以根据不同的应用来选择复位或生成欠压中断。V_{BOD}也可以在通电后由软件设置。请注意，BOD 输出在软件使能后需要2~3个LIRC时钟后才能输出。

当BORST(BODCON0.2)为0时，如果V_{DD}降至V_{BOD}以下，BOD将请求中断。在这种情况下，BOF(BODCON0.3)将设置为1。用户清除此标志，如果V_{DD}仍低于V_{BOD}，BOF将不会再次设置。BOF仅用于通知用户电压下降发生。在V_{DD}高于V_{BOD}后，BOF也将置位，以指示电源恢复。BOD电路提供了一个有用的状态指示器BOS(BODCON0.0)，有助于告知发生欠压事件或电源恢复事件。如果BORST位被置位，这将启用欠压复位功能。欠压复位后，BORF(BODCON0.1) 将由硬件置位1。除上电复位外，任何其他复位都不会改变BORF。此位可以由软件清除。请注意，BODCON0中的所有位都受到定时访问(TA)的写保护。

CM1003系列提供低功耗BOD模式，可在降低电流消耗的同时保留响应有限的BOD功能。通过设置LPBOD[1:0] (BODCON1[2:1])，可以周期性地启用BOD电路，以每1.6 ms、6.4 ms或25.6 ms检测一次电源电压。这节省了大量功耗，还能提供低速电源电压检测。请注意，在低功耗BOD模式下，迟滞功能将消失。

对于对噪声敏感的系统，CM1003系列内置BOD滤波器，可滤除电源噪声，以避免BOD事件的意外触发。BOD滤波器默认启用，如果用户需要快速BOD响应，可以通过将BODFLT (BODCON1.0)设置为0来禁用BOD过滤器。LPBOD[1:0] (BODCON1)中列出了最小欠压检测脉冲宽度。

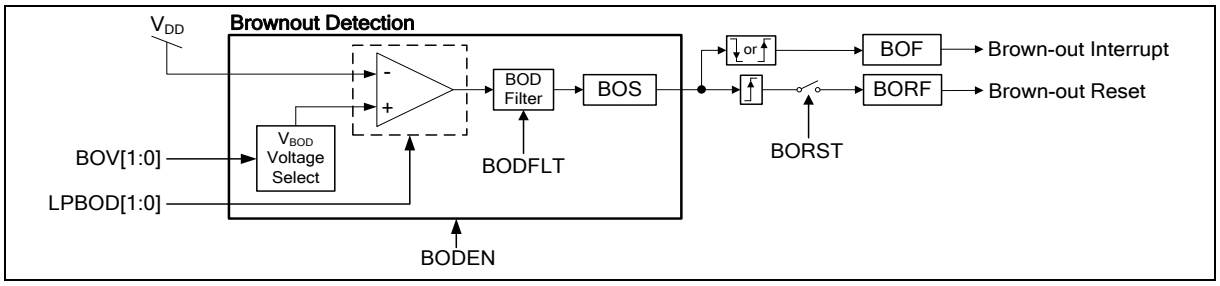


图 6.2-2 欠压检测框图

CONFIG2

7	6	5	4	3	2	1	0
CBODEN	-	CBOV[1:0]		BOIAP	CBORST	-	-
读/写	-	读/写		读/写	读/写	-	-

出厂默认值: 1111 1111b

位	名称	描述
7	CBODEN	**配置欠压检测使能** 1 = 欠压检测功能打开 0 = 欠压检测功能关闭
5:4	CBOV[1:0]	**配置欠压检测电压选择** 11 = V_{BOD} 生效电压 2.2V 10 = V_{BOD} 生效电压 2.7V 01 = V_{BOD} 生效电压 3.7V 00 = V_{BOD} 生效电压 4.4V
2	CBORST	**配置欠压复位使能** 此位决定在电源电压跌到V_{BOD}以下时是否产生欠压复位 1 = 欠压复位启用。 0 = 欠压复位禁用。

CBODEN (CONFIG2.7)	CBORST (CONFIG2.2)	V_{DD} 电平	BOF
1	1	总是 > V_{BOD}	0
1	0	< V_{BOD}	1
1	0	> V_{BOD}	0
0	X	X	0

表6.2-1 BOF复位值

BODCON0 – 欠压检测控制0

寄存器	地址	复位值
BODCON0	A3H, SFR 页0, TA 保护	上电复位,CCCC XC0X b 欠压复位, UUUU XU1X b 其他,UUUU XUUX b

7	6	5	4	3	2	1	0
BODEN[1]	**BOV[2:0]** [1]			**BOF**[2]	**BORST**[1]	**BORF**	**BOS**
读/写	读/写			读/写	读/写	读/写	只读

位	名称	描述
7	**BODEN**	**欠压检测使能** 0 = 欠压检测电路关闭 1 = 欠压检测电路打开 注意在开启该功能后需要2到3个LIRC时钟BOD输出才能正常工作 。
6:4	**BOV[1:0]**	**欠压检测电压选择** 11 = V_{BOD} 生效电压 2.2V 10 = V_{BOD} 生效电压2.7V 01 = V_{BOD} 生效电压3.7V 00 = V_{BOD}生效电压4.4V
3	**BOF**	**欠压中断标志** 当V_{DD}下降到V_{BOD}以下或V_{DD}上升到V_{BOD}以上时，此该标志由硬件置位逻辑1。如果EBOD(EIE.2)和EA(IE.7)都置位，将生成欠压中断请求。此位应由软件清零。
2	**BORST**	**欠压检测复位使能** 此位决定在电源电压跌到V_{BOD}以下时是否产生欠压复位 0 = 当V_{DD}掉电到V_{BOD}以下，欠压复位禁用 1 = 当V_{DD}掉电到V_{BOD}以下，欠压复位使能
1	**BORF**	**欠压复位标志** 当MCU发生欠压复位时，此位被硬件值置位。建议通过软件清除此位。
0	**BOS**	**欠压状态标志** 在BOD电路开启时，此位反映V_{DD}与V_{BOD}的比较情况。BOD电路关闭时，此位保持为0. 0 = V_{DD} 电压高于 V_{BOD} 或BOD 电路关闭 1 = V_{DD} 电压低于V_{BOD} 注：此位为只读位

NOTE:

1. 所有复位后，BODEN、BOV[1:0] 和 BORST 直接从 CONFIG2的位7、[6:4] 和位2加载进行初始化。
2. BOF复位值取决于CONFIG2和V_{DD}电压电平的不同设置。请参阅 表6.2-1 BOF

BODCON1 – 欠压检测控制1

寄存器	地址	复位值
BODCON1	ABH, SFR 页0, TA 保护	上电复位0000 0001 b 其他 0000 0UUU b

7	6	5	4	3	2	1	0
-	-	-	-	-	LPBOD[1:0]		BODFLT
-	-	-	-	-	读/写		读/写

位	名称	描述
7:3	-	保留
2:1	LPBOD[1:0]	**低功率BOD使能** 00 = BOD正常模式，BOD电路始终启用。. 01 = BOD低功耗模式1， 每隔1.6ms周期性开启BOD电路 10 = BOD低功耗模式2 ， 每隔6.4ms周期性开启BOD电路 11 = BOD低功耗模式3 ， 每隔25.6ms周期开启BOD电路
0	BODFLT	**BOD滤波器控制** BOD具有一个滤波器， 当MCU在HIRC或ECLK作为系统时钟源且BOD没有在低功率模式下(LPBOD[1:0] = [0, 0])工作时，该滤波器采样32个F_{SYS}时钟以过滤电源噪声。在其他条件下，滤波器采样2个LIRC时钟。 注意:当CPU停在掉电模式时，BOD滤波计数一直是2个LIRC时钟。 BOD滤波器有效地避免电源噪声误触发BOD事件发生。设置此位控制BOD滤波功能开启或关闭。 0 = BOD滤波器禁用. 1 = BOD滤波器使能.(上电复位默认值)

BODFLT (BODCON1.1)	BOD 操作模式	系统时钟源	最小欠压检测脉冲宽度
0	正常模式 (LPBOD[1:0] = [0,0])	任意时钟源	Typ. 1μs
	低功耗模式1 (LPBOD[1:0] = [0,1])	任意时钟源	16 (1/FLIRC)
	低功耗模式2 (LPBOD[1:0] = [1,0])	任意时钟源	64 (1/FLIRC)
	低功耗模式3 (LPBOD[1:0] = [1,1])	任意时钟源	256 (1/ FLIRC)
1	正常模式 (LPBOD[1:0] = [0,0])	HIRC/ECLK	正常操作: 32 (1/FSYS) 空闲模式: 32 (1/FSYS) 掉电模式: 2 (1/FLIRC)
		LIRC	2 (1/FLIRC)

BODFLT (BODCON1.1)	BOD 操作模式	系统时钟源	最小欠压检测脉冲宽度
	低功耗模式1 (LPBOD[1:0] = [0,1])	任意时钟源	18 (1/FLIRC)
	低功耗模式2 (LPBOD[1:0] = [1,0])	任意时钟源	66 (1/FLIRC)
	低功耗模式3 (LPBOD[1:0] = [1,1])	任意时钟源	258 (1/ FLIRC)

表 6.2-2 最小欠压检测脉冲宽度

6.2.3.4 外部复位和硬故障复位

外部复位引脚nRESET是一个带有施密特触发器的输入引脚。外部复位的实现方法是将nRESET引脚保持低电平至少24个系统时钟周期，以确保检测到有效的硬件复位信号。然后复位电路同步施加内部复位信号。因此，复位是一个同步操作，需要时钟运行才能触发外部复位。

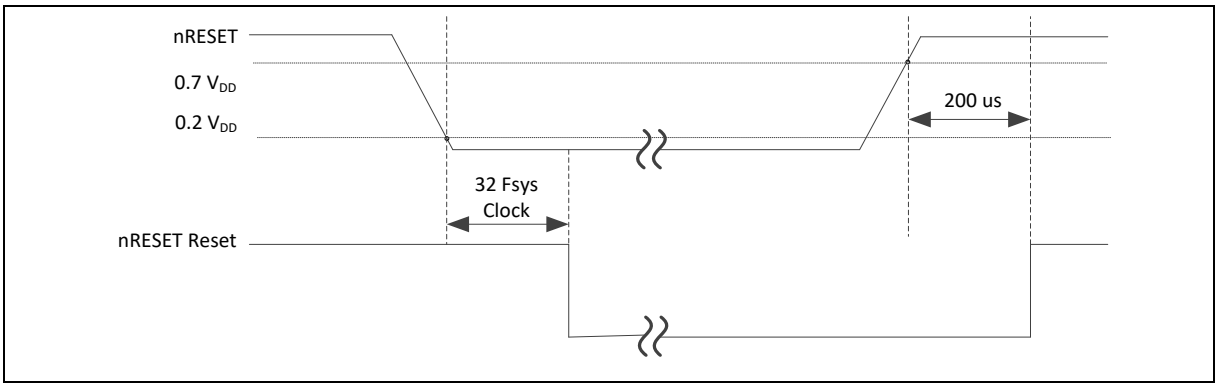


图 6.2-3 nRESET 复位波形

一旦设备处于复位状态，只要nRESET引脚为低电平，复位状态就会一直保持。nRESET引脚高电平后，MCU将退出复位状态，并从地址0000H开始执行代码。如果CPU处于掉电模式时发生外部复位，则触发硬件复位的方式略有不同。由于掉电模式会停止系统时钟，复位信号将异步地恢复系统时钟。系统时钟稳定后，MCU将进入复位状态。

RSTPINF(AUXR0.6)标志位用来指示发生了外部复位。外部复位后，此位将由硬件置1。除上电复位或外部复位本身外，任何复位后RSTPINF都不会改变。此位可通过软件清零。

如果CPU读取的指令地址超过 Flash 大小，将发生硬故障复位， HardF(AUXR0.5)标志位将由硬件置位。除上电复位或外部复位本身外，任何其他复位后HardF都不会改变。此位可通过软件清零。如果MCU运行在OCD调试模式下且OCDEN = 0，则硬故障复位将被禁用。只有HardF标志有效。

AUXR1 – 辅助寄存器1

寄存器	地址	复位值
AUXR1	A2H , SFR 页0	上电复位: 0000 0000b, 软件复位: 1U00 0000b, nRESET引脚复位: U100 0000b, 其他: UUU0 0000b

7	6	5	4	3	2	1	0
SWRF	**RSTPINF**	**HardF**	**-**	**GF2**	**UART0PX**	**0**	**DPS**
读/写	读/写	读/写	-	读/写	读/写	只读	读/写

位	名称	描述
6	**RSTPINF**	**外部复位标志** 当 MCU 通过外部复位引发复位时，此位将被硬件置位。建议通过软件清零。
5	**HardF**	**硬件故障复位标志** 当 EHFI (EIE1.4) = 0 时，一旦 CPU 读取超过 Flash 大小的指令地址，MCU 将复位，并通过硬件置位此位。建议通过软件清除该标志。 **注意：**如果 MCU 运行在 OCD 调试模式下且 OCDEN = 0，则硬故障复位将被禁用。仅 HardF 标志有效。

6.2.3.5 *看门狗复位*

看门狗定时器WDT是一个自由运行的定时器，带可编程的超时间隔和专用的内部时钟源。用户可以随时清零WDT，使其重新开始计数。当发生所选超时，且一段时间内没有软件响应时，WDT将直接复位系统，CPU将从0000H开始执行。

一旦发生由WDT引起的复位，WDT复位标志WDTRF(WDCON.3)将被置位。除了上电复位和WDT本身复位，任何其他复位后此位保持不变。用户可以通过软件清除WDTRF。

WDCON – 看门狗定时器控制

寄存器	地址	复位值
WDCON	AAH, SFR 页0, TA 保护	上电复位：0000_0111 b 看门狗：0000_1UUU b 其他：0000_UUUU b

7	6	5	4	3	2	1	0
WDTR	WDCLR	WDTF	WIDPD	WDTRF	WDPS[2:0]		
读/写	读/写	读/写	读/写	读/写	读/写		

位	名称	描述
3	WDTRF	**WDT复位标志** 当MCU因WDT超时事件而复位时，此位由硬件置位。建议复位后由软件清零。

6.2.3.6 *软件复位*

CM1003系列提供软件复位功能，允许软件复位整个系统，类似于外部复位，在复位状态下初始化MCU。软件复位在ISP进程结束时非常有用。例如，如果引导代码更新用户代码的 ISP 完成，则可以触发软件复位，重新启动CPU以立即执行新的用户代码。向SWRST(CHPCON.7)写入1将触发软件复位。请注意，此位受写入TA保护。设置SWRST位的指令是设备复位前执行的最后一条指令。

如果发生软件复位，SWRF(AUXR0.7)将由硬件自动置位。用户可以将其作为复位源指示来进行检测。除上电复位或软件复位本身外，任何其他复位后SWRF保持不变。SWRF可以通过软件清零。

CHPCON – 芯片

寄存器	地址	复位值
CHPCON	9FH, SFR所有页, TA 保护	软件复位：0000_00U0 b 其他：0000_00C0 b

7	6	5	4	3	2	1	0
SWRST	**IAPFF**	**-**	**-**	**-**	**-**	**BS**	**IAPEN**
只写	读/写	-	-	-	-	读/写	读/写

位	名称	描述
7	**SWRST**	**软件复位** 对此位置逻辑1将导致软件复位，复位完成后此位由硬件自动清零

AUXR1 – 辅助寄存器 1

寄存器	地址	复位值
AUXR1	A2H , SFR Page 0	上电复位： 0000 0000b, 软件复位： 1U00 0000b, nRESET引脚复位： U100 0000b, 其他：UUU0 0000b

7	6	5	4	3	2	1	0
SWRF	**RSTPINF**	**HardF**	**-**	**GF2**	**UART0PX**	**0**	**DPS**
读/写	读/写	读/写	-	读/写	读/写	只读	读/写

位	名称	描述
7	**SWRF**	**软件复位标志位** 当MCU发生软件复位后，此位由硬件置位。建议由软件清零

软件演示代码如下。

```
    ANL  AUXR1,#01111111b   ;软件复位标志位清除
    CLR  EA
    MOV  TA,#0Aah
    MOV  TA,#55h
    ORL  CHPCON,#10000000b  ;软件复位
```

6.2.3.7 启动选择

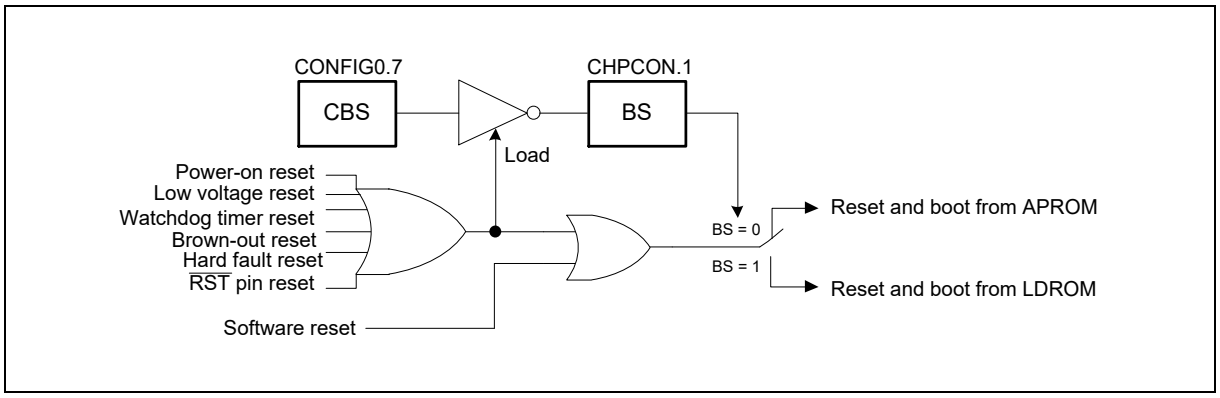


图 6.2-4 启动选择结构图

CM1003系列为用户提供了灵活的启动选择，适用于各种应用。CHPCON.1中的BS位决定 MCU 在任何复位后从APROM还是LDROM启动。如果发生复位且BS为0，MCU将从APROM的0000H地址重新启动。否则，MCU将从LDROM的0000H地址重新启动。请注意，除软件复位外，所有复位后BS均加载CONFIG0.7中CBS位的相反值。

CONFIG0

7	6	5	4	3	2	1	0
CBS	**-**	**OCDPWM**	**OCDEN**	**-**	**-**	**LOCK**	**-**
读/写	-	读/写	读/写	-	-	读/写	-

出厂默认值: 1111 1111b

位	名称	描述
7	**CBS**	**CONFIG启动选择** 此位定义了除软件复位外的所有复位后，MCU从哪个模块重新启动。 1 = 除软件复位外的所有复位后，MCU从APROM启动 0 = 除软件复位外的所有复位后，MCU从LDROM启动

CHPCON – 芯片控制

寄存器	地址	复位值
CHPCON	9FH, SFR所有, TA保护	软件复位：0000_00U0 b 其他：0000_00C0 b

7	6	5	4	3	2	1	0
SWRST	**IAPFF**	**-**	**-**	**-**	**-**	**BS**[1]	**IAPEN**
只写	读/写	-	-	-	-	读/写	读/写

位	名称	描述
1	**BS**	**启动选择** 此位定义所有复位后，MCU从哪个块重新启动 0 = 所有复位后，MCU从APROM重新启动 1 = 所有复位后，MCU从LDROM重新启动
注意: 除软件复位外，所有复位后 BS 加载 CONFIG0.7的CBS位 的相反值来初始化。软件复位后保持不变。		

MCU从复位状态释放后，硬件将始终检查BS位(非CBS位)来确定设备从哪个区块重新启动。

6.2.3.8 复位状态

除上电复位外，其他复位状态均不影响片内RAM。复位期间RAM中的数据将被保留。上电复位后，RAM内容将不确定。

复位后，大多数特殊功能寄存器 (SFR)会恢复其初始值，除了某些会被不同复位事件影响的位。程序计数器会被强制设置为0000H，并在复位期间一直保持该值。需要注意的是，堆栈指针也会被复位为07H，因此即使RAM内容没有改变，堆栈内容也可能会在复位事件期间丢失。

复位后，所有外设和中断均被禁用。I/O端口引脚恢复FFH，并恢复为仅输入模式。

6.2.4 中断系统

6.2.4.1 概述

中断的目的是使软件处理非计划或异步事件。CM1003系列具有四个中断优先级，24个中断源。每个中断源都有单独的优先级设置位、中断向量和使能位。此外，中断可以全局使能或禁用。发生中断时，CPU应执行中断服务程序(ISR)。ISR 位于预定地址，如表6.2-3 中断向量。如果中断使能，则发生中断时，CPU将根据中断源跳转到相应的中断向量地址，执行此处程序代码，保持中断服务状态直到ISR完成。一旦ISR开始执行，它只能被更高优先级的中断打断。ISR 通过中断返回指令RETI来终止。此指令将强制CPU返回到中断发生时的下一条指令。

中断源	向量地址	向量号	中断源	向量地址	向量号
复位	0000H	-	输入捕获中断	0063H	12
外部中断0	0003H	0	PWM0中断	006BH	13
定时器0溢出	000BH	1	故障刹车中断	0073H	14
外部中断1	0013H	2	串口1 中断	007BH	15
定时器1溢出	001BH	3	定时器3溢出	0083H	16
串口0中断	0023H	4	自唤醒定时器中断	008BH	17
定时器2事件	002BH	5	PWM1中断	0093H	18
I^2C状态/超时中断	0033H	6	PWM2中断	009BH	19
引脚中断	003BH	7	PWM3中断	00A3H	20
欠压检测中断	0043H	8	SC0中断	00ABH	21
SPI中断	004BH	9	SC1中断	00B3H	22
WDT中断	0053H	10	SC2中断	00BBH	23
ADC中断	005BH	11			

表 6.2-3 中断向量

6.3 Flash存储控制

6.3.1 在应用编程 (IAP)

与RAM的实时操作不同，更新FLASH数据通常需要很长时间。此外，擦除、编程或读取FLASH数据的时序过程也相当复杂。CM1003系列提供了便捷的FALSH操作机制，方便用户通过在应用编程(IAP)对FLASH内容重新编程。IAP是一种通过软件进行在线电擦除和编程的方法。

通过设置IAPEN (CHPCON.0，受TA保护)使能IAP，并设置IAPUEN中的相应位，使能允许更新的FLASH区块(CONFIG、LDROM、APROM)，用户可以轻松地向IAPAH和IAPAL填入16位目标地址，向IAPFD写入数据，向IAPCN写入命令。然后通过设置触发位IAPGO(IAPTRG.0)，IAP即可开始。请注意，IAPTRG也受TA保护。此时，CPU保持程序计数器，内置IAP自动控制内部电压和信号时序。擦除和编程时间由内部控制，不受工作电压和频率的影响。通常页擦除时间为5ms，字节编程时间为23.5μs。IAP操作完成后，程序计数器继续运行后续指令。IAPGO位将自动清零。IAP失败标志位IAPFF(CHPCON.6)可用于检查上一次IAP 操作是否成功。通过此过程，用户只需用纯软件即可轻松擦除、编程和验证FLASH。

6.3.2 在线电路编程 (ICP)

Flash可以通过在线电路编程(ICP)进行编程。如果产品处于研发阶段或最终产品需要更新固件，硬件编程模式会使重复编程变得困难且不方便。采用ICP方式将简单而可行，无需将微控制器从板上拆下来。ICP模式还允许客户使用未编程器件制造电路板，编程可以在组装过程结束后进行，从而可以使用最新固件或定制化固件对设备进行编程。

ICP功能涉及3个信号引脚，nRESET 、ICE_DAT和ICE_CLK。nRESET用于进入或退出 ICP模式。ICE_DAT是数据输入输出引脚，ICE_CLK是时钟输入引脚，用于同步正在编程的MCU数据输入或输出。用户需要在电路板上保留这三个引脚以及V_{DD}、V_{SS}引脚，以便进行 ICP 操作。

Nuvoton为CM1003提供ICP工具，用户可以通过Nuvoton ICP烧录器轻松进行ICP烧录。Nuvoton自主研发的ICP烧录器针对MCU的电气特性进行了优化，并满足生产过程中的稳定性与效率。更多详细信息，请浏览Nuvoton8 位微控制器网站：Nuvoton 80C51微控制器技术支持。

6.3.3 片上调试 (OCD)

CM1003系列内置片上调试器(OCD)，为开发人员提供了低成本的代码调试方法，每种封装均提供。OCD提供完整的程序流程控制调试功能，包括八个硬件地址断点、单步运行、全速运行和非侵入式存储访问命令。OCD系统并不占用存储映射中的任何位置，也不共享片上外设。

当 OCDEN(CONFIG0.4)设置为0且LOCK(CONFIG0.1)保持未设置为1时，OCD被激活。如果芯片被锁定，OCD 将无法运行。OCD系统使用两线串行接口 ICE_DAT和ICE_CLK，在目标设备和调试控制器主机之间建立通信。ICE_DAT是用于调试数据传输的输入/输出引脚，ICE_CLK是用于与ICE_DAT数据同步的输入引脚。nRESET引脚也是OCD模式进入和退出所必需的。CM1003系列通过ICP写入模式支持带有Flash存储控制路径的OCD，该模式与OCD 共用这三个引脚。

6.3.4 96-位唯一标识符

出厂前，每颗CM1003芯片都经过工厂预烧一个96位宽度的序列号，该序列号保证唯一。此序列号被称为唯一标识符UID(Unique Code)。用户只能通过IAP指令读取该唯一标识符。

6.4 通用 I/O (GPIO)

6.4.1 功能描述

6.4.1.1 GPIO模式

CM1003最多有46个通用I/O引脚，其中45个可位寻址的通用I/O引脚，分为5个端口P0至P4，以及1个仅输入引脚 P20。每个端口都有其端口控制寄存器(Px 寄存器)。端口控制寄存器的写入和读取具有不同的含义。写入端口控制寄存器将设置端口输出锁存逻辑值，而读取将获取端口引脚逻辑状态。引脚有四种模式分别是准双向(标准 8051 端口结构)、推挽输出、仅输入和开漏模式。每个端口使用两个特殊功能寄存器PxM1和PxM2 来选择端口Px的I/O模式。请注意，任何复位后，默认配置为仅输入(高阻)模式。

6.5 定时器

6.5.1 定时器/计数器0和1

6.5.1.1 概述

CM1003上的定时器/计数器0和1是两个16位定时器/计数器。它们各自由两个8位的寄存器组成16计数寄存器。对于定时器/计数器 0，TH0为高8位寄存器、TL0为低8位寄存器。同样定时器/计数器1也有两个8位寄存器，TH1和TL1。TCON和TMOD可以配置定时器/计数器0和1的模式。

定时器或计数器功能由TMOD中的C/$\overline{T}$位来选择。每个定时器/计数器都有自己的选择位。TMOD.2选择定时器/计数器0的功能，TMOD.6 选择定时器/计数器1的功能。

当配置为“定时器”时，定时器将对系统时钟周期计数。定时器0通过设置T0M(CKCON.3)位，定时器1通过设置T1M(CKCON.4)位，来选择定时器时钟是标准的8051功能时钟(系统时钟F_{SYS}的1/12分频)还是增强型时钟(直接是系统时钟)。在“计数器”模式下，计数寄存器在外部输入引脚T0的下降沿加一。如果采样值在一个时钟周期为高，在下一个时钟周期为低，那么T0或T1引脚就会识别出有效的1到0跳变。

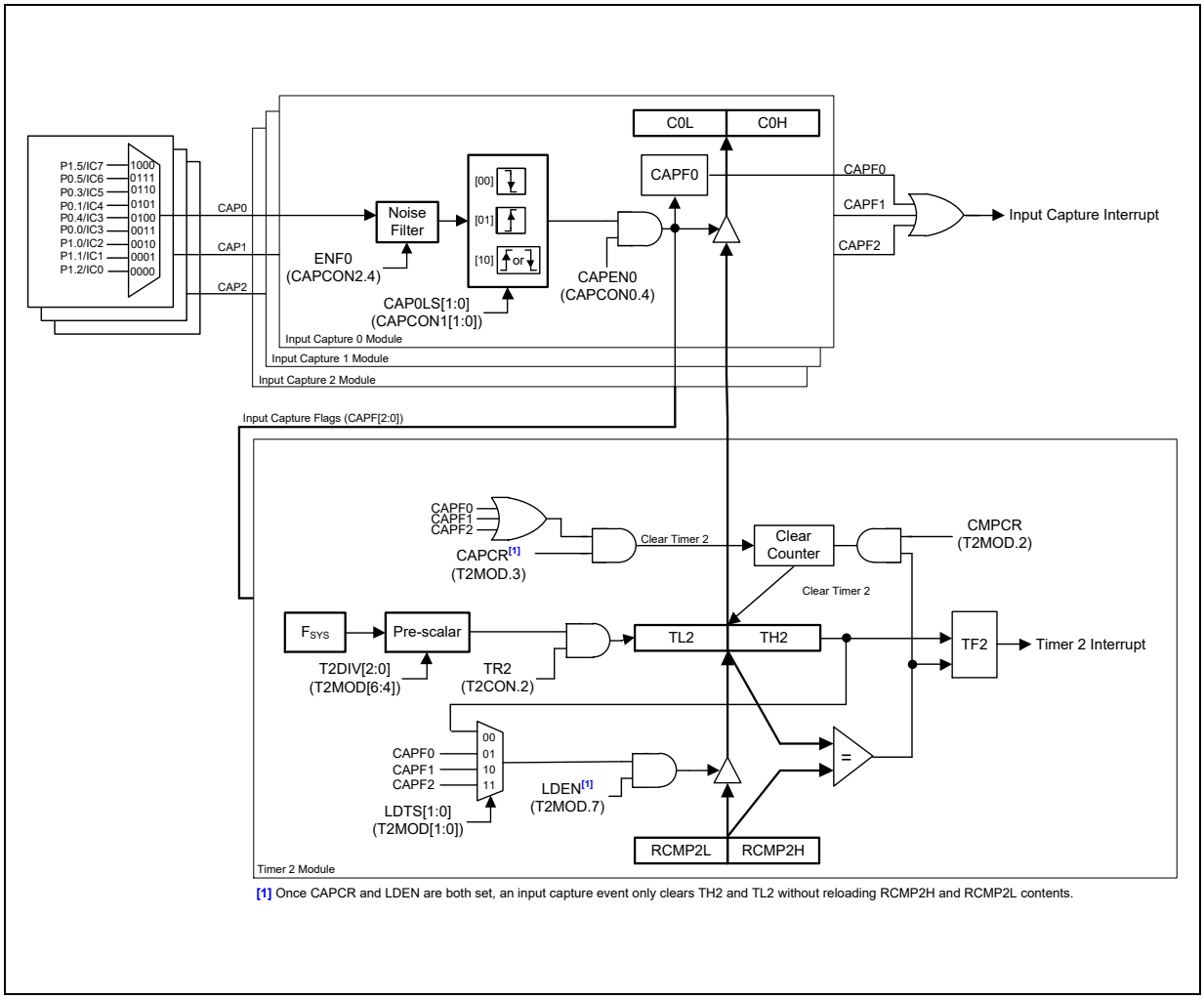
定时器0和1可以配置为在发生定时器溢出时自动切换输出。同一个引脚可以用于T0和T1的计数输入也可以用于定时器的切换输出，这个功能通过CKCON寄存器的T0OE和T1OE控制位来分别使能定时器0和定时器1。打开此模式时，在第一次定时器溢出之前，端口输出将为逻辑1。为确保此模式功能正常工作，C/$\overline{T}$位应该被清除并且选择系统时钟作为定时器的时钟源。

请注意，TH0(TH1)和TL0(TL1)是单独访问的。强烈建议用户在模式0或1下，在读/写TH0(TH1)和TL0(TL1)之前，通过清除TR0(TR1) 暂时停止定时器，自由运行的读写可能导致不可预测的结果。

6.5.2 定时器2和输入捕获

6.5.2.1 概述

定时器2是一个16位的向上计数器，由高8位寄存器(TH2)和低8位寄存器(TL2)组成。通过配置寄存器RCMP2H和RCMP2L，定时器2可设置CM/$\overline{RL2}$(T2CON.0)，选择工作在比较模式还是自动重载模式下。定时器2具有3通道输入捕获模块，可用于测量输入脉冲宽度或周期。通道捕获结果分别存放在寄存器C0H和C0L,C1H和C1L,C2H和C2L中。定时器2的时钟来自系统时钟经过分频器8级的预分频，可适用于广泛的应用需求。当TR2(T2CON.2)置 1，定时器使能；TR2置0时，定时器禁用。以下寄存器与定时器2 功能相关。



[1] Once CAPCR and LDEN are both set, an input capture event only clears TH2 and TL2 without reloading RCMP2H and RCMP2L contents.

图 6.5-1 定时器 2 框图

6.5.3 定时器3

6.5.3.1 概述

定时器3是一个16位自动重载、向上计数的定时器。用户可以使用T3PS[2:0](T3CON[2:0])选择预分频，并将重载值填入RH3和RL3寄存器以确定其溢出速率。用户可以设置TR3(T3CON.3)来开始计数。当计数器超过FFFFH时，TF3(T3CON.4)设置为1，并将R3H和R3L寄存器的内容重载到内部16位计数器。如果ET3(EIE1.1)被置为1，则将执行定时器3中断服务程序。进入中断服务程序后，TF3由硬件自动清除。

定时器3也可作为两个UART的波特率时钟源。

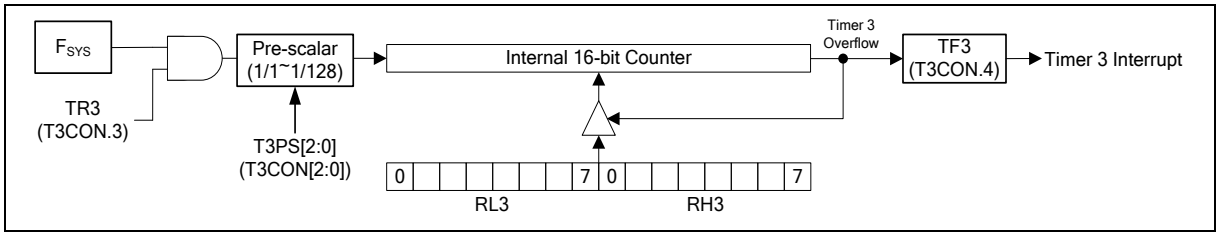


图 6.5-2 定时器 3 框图

CM1003 SERIES DATASHEET

6.6 看门狗定时器(WDT)

6.6.1 概述

CM1003提供一个看门狗定时器(WDT)。它可以配置为超时复位定时器，用以复位整个设备。一旦设备运行在异常状态或因外部干扰而挂起，WDT复位可以恢复系统。它提供了一个系统监视，提高了系统的可靠性。因此，WDT对于易受噪声干扰、电源故障或静电放电干扰的系统特别有用。WDT还可以配置为通用定时器，它的周期性中断可用作事件定时器或监控系统中的持续系统监测，可以在空闲模式或掉电模式下工作，WDTEN[3:0](CONFIG4[7:4])初始化WDT，使其作为超时复位定时器或通用定时器运行。

看门狗超时间隔由公式确定 $\frac{1}{F_{LIRC} \times \text{clock divider scalar}} \times 64$，其中$F_{LIRC}$是内部10kHz振荡器的频率。下表显示了具有不同预分频的看门狗超时间隔的示例。

WDPS.2	WDPS.1	WDPS.0	时钟除频	WDT溢出时间[1]
0	0	0	1/1	6.40 ms
0	0	1	1/4	25.60 ms
0	1	0	1/8	51.20 ms
0	1	1	1/16	102.40 ms
1	0	0	1/32	204.80 ms
1	0	1	1/64	409.60 ms
1	1	0	1/128	819.20 ms
1	1	1	1/256	1.638 s
注意: 由于 LIRC 存在偏差，这是一个近似值。				

表6.6-1 看门狗定时器在不同分频下的超时间隔

6.7 自唤醒定时器 (WKT)

6.7.1 概述

CM1003系列具有专用的自唤醒定时器(WKT)，可在低功耗模式下用作周期性唤醒定时器或通用定时器。WKT在空闲或掉电模式下保持计数。当WKT用作唤醒定时器时，WKT可以在进入电源管理模式之前启动。WKT有一个内部10kHz的时钟源。请注意，系统时钟频率必须是WKT时钟的两倍以上。如果WKT开始计数，一旦设备进入空闲或掉电模式，所选时钟源也要保持活动状态。请注意，WKT的选定时钟源不会随WKT配置自动使能，用户应手动使能所选时钟源并等待它稳定以确保正常运行。

WKT配备一个简单的8位自动重载的向上计数定时器，预分频范围为1/1至1/2048，由WKPS[2:0](WKCON[2:0])选择。用户将重载值填入RWK寄存器以确定其溢出速率。WKTR(WKCON.3)置位开始计数。当计数器超过FFH时，WKTF(WKCON.4)被置为1并生成重载，RWK 寄存器的内容重新加载到内部 8 位计数器中。如果 EWKT(EIE1.2)被置为1，将执行WKT中断服务程序。

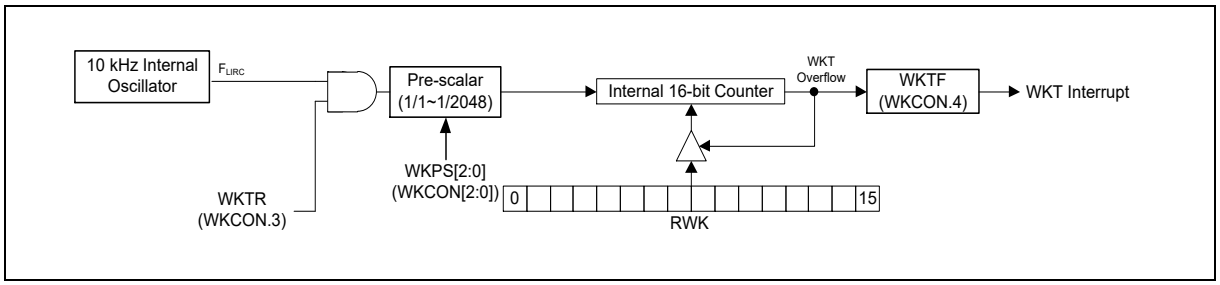


图 6.7-1 自唤醒定时器框图

CM1003 SERIES DATASHEET

6.8 串口 (PWM)

6.8.1 概述

PWM(脉冲宽度调制) 信号是一种应用广泛的控制解决方案。可用于电机驱动、风扇控制、背光亮度调节、LED灯调光，或通过低通滤波器电路模拟为简单的数模转换器输出。

CM1003 PWM0专为电机控制而设计，提供三对最大16位分辨率的PWM0输出，具有可编程的周期和占空比。该架构使得用户可以轻松驱动单相或三相无刷直流电机(BLDC)或三相交流感应电机。六个PWM均可配置为独立模式、互补模式或同步模式之一。如果使用互补模式，通过插入可编程的死区时间，来保护MOS管同时导通。PWM波形可配置成边沿对齐或中心对齐，具有可变的中断点。

CM1003 PWM1/2/3 提供可单独配置的周期和占空比，最高 16 位分辨率输出。PWM1/2/3各自2个PWM均可配置为独立模式、互补模式或同步模式。PWM1/2/3波形可以边沿对齐或中心对齐，并具有可变的中断点。

PWM输出引脚定义和使能控制寄存器表。

PWM 通道	输出脚	控制寄存器 1			控制寄存器2		
		SFR字节名称	位名称	值	SFR字节名称	位名称	值
PWM0_CH0	P1.2	PIOCON0	PIO12	1	AUXR4[1:0]	PWM1C0P	00
	P3.3	PIOCON2	PIO33	1	-	-	-
PWM0_CH1	P1.1	PIOCON0	PIO11	1	AUXR4[3:2]	PWM1C1P	00
	P1.4	PIOCON1	PIO14	1	AUXR4[3:2]	PWM1C1P	00
PWM0_CH2	P0.5	PIOCON1	PIO05	1	AUXR4[5:4]	PWM2C0P	00
	P1.0	PIOCON0	PIO10	1	-	-	-
PWM0_CH3	P0.4	PIOCON1	PIO04	1	AUXR4[7:6]	PWM2C1P	00
	P0.0	PIOCON0	PIO00	1	AUXR4[7:6]	PWM2C1P	00
PWM0_CH4	P0.1	PIOCON0	PIO01	1	AUXR5[1:0]	PWM3C0P	00
PWM0_CH5	P0.3	PIOCON0	PIO03	1	AUXR5[3:2]	PWM3C1P	00
	P1.5	PIOCON1	PIO15	1	AUXR5[3:2]	PWM3C1P	00
PWM1_CH0	P2.3	PIOCON2	PIO23	1	AUXR4[1:0]	PWM1C0P	01
	P1.2	PIOCON0	PIO12	1			10
PWM1_CH1	P2.2	PIOCON2	PIO22	1	AUXR4[3:2]	PWM1C1P	01
	P1.4	PIOCON1	PIO14	1			10
	P1.1	PIOCON0	PIO11	1			11
PWM2_CH0	P2.1	PIOCON2	PIO21	1	AUXR4[5:4]	PWM2C0P	00
	P1.0	PIOCON0	PIO10	1			01
	P0.5	PIOCON1	PIO05	1			10
PWM2_CH1	P3.0	PIOCON2	PIO30	1	AUXR4[7:6]	PWM2C1P	00
	P3.1	PIOCON2	PIO31	1			01
	P0.0	PIOCON0	PIO00	1			10

PWM 通道	输出脚	控制寄存器 1			控制寄存器2		
		SFR字节名称	位名称	值	SFR字节名称	位名称	值
	P0.4	PIOCON1	PIO04	1			11
PWM3_CH0	P3.2	PIOCON2	PIO32	1	AUXR5[1:0]	PWM3C0P	01
	P0.1	PIOCON0	PIO01	1			10
	P1.7	PIOCON1	PIO17	1			-
PWM3_CH1	P3.4	PIOCON2	PIO34	1	AUXR5[3:2]	PWM3C1P	01
	P1.5	PIOCON1	PIO15	1			10
	P0.3	PIOCON0	PIO03	1			11

表 6.8-1 PWM 引脚定义和使能控制寄存器

6.9 串口 (UART0 & UART1)

6.9.1 概述

CM1003 包含两个增强型全双工串口，并支持自动地址识别和帧错误检测。这两个串口的控制位实现方式相同。一般而言，下文仅提及串口 0，不再提到串口1.

每个串口支持一种同步通信模式（模式 0）和三种全双工 UART（通用异步收发器）模式（模式 1、模式 2 和模式 3）。这意味着它可以同时发送和接收数据。串口还带有接收缓存，这意味着在接收的前一个字节被读取之前，串口就能开始接收第二个字节。接收和发送都是对SBUF进行操作访问，写入SBUF会加载到发送寄存器，而读取SBUF是访问物理上独立的接收寄存器。串口共有4种操作模式，在这四种模式下，任何使用 SBUF 作为目标寄存器的指令都可以启动传输。

6.10 ISO 7816-3 接口(SC0~2 & UART2 ~ 4)

6.10.1 概述

The CM1003 系列提供符合ISO 7816-3标准的接口控制器（SC控制器），其异步协议基于ISO/IEC 7816-3标准。软件控制 GPIO 引脚，用于智能卡复位和卡片检测。该控制器还提供 UART 仿真，以实现高精度波特率通信。

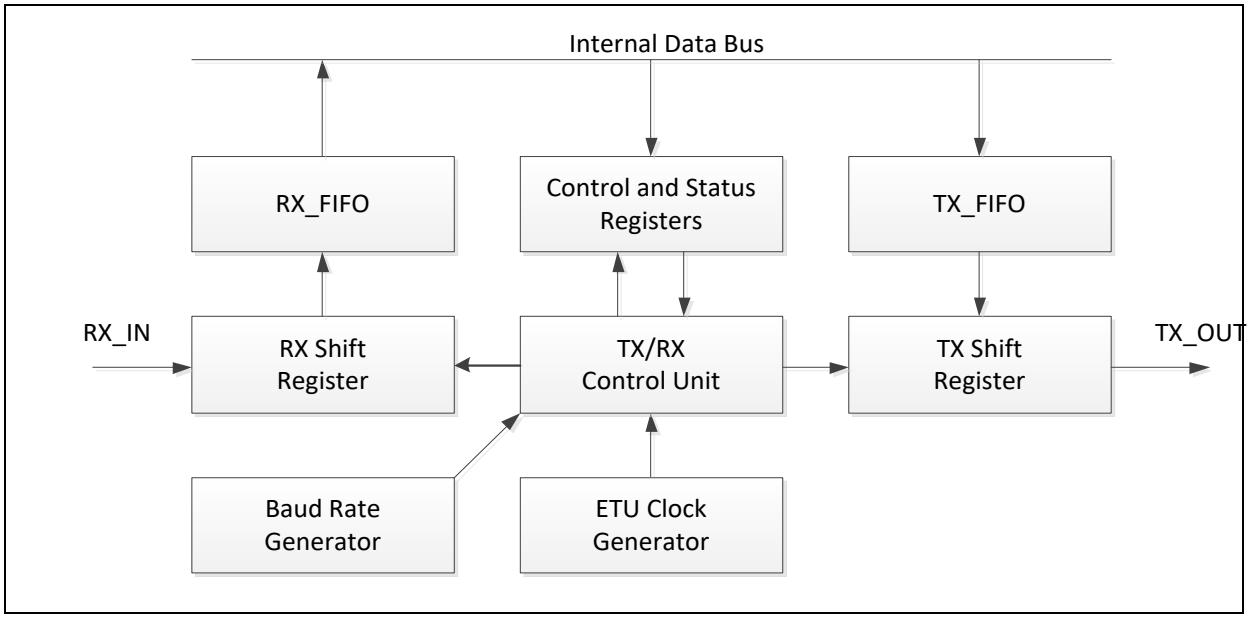


图 6.10-1 SC 控制器框图

- 符合ISO-7816-3 T = 0, T = 1 标准
- 可编程传输时钟频率
- 可编程额外保护时间选择
- 支持自动反转约定功能
- 支持UART模式
  - 全双工异步通信
  - 支持每个通道可编程波特率发生器
  - 通过设置 SCnEGT 寄存器，可编程发送数据延迟时间（从最后一个停止位离开 TX-FIFO 到解除断言之间的时间）
  - 可编程奇偶校验或无校验位生成和检测
  - 可编程停止位，1 位或 2 位停止位的生成

以下是 ISO 7816-3 多功能引脚定义

URAT 引脚	SC 引脚	引脚名称	SFR 定义		
			SFR 字节名称	SFR 位名称	数值
UART2_TXD	SC0_CLK	P0.3	AUXR2[7:6]	UART2TXP	01
		P3.0			10

URAT 引脚	SC 引脚	引脚名称	SFR 定义		
			SFR 字节名称	SFR 位名称	数值
UART2_RXD	SC0_DAT	P0.4	AUXR2[5:4]	UART2RXP	01
		P1.7			10
UART3_TXD	SC1_CLK	P1.2	AUXR3[3:2]	UART3TXP	01
		P1.5			10
		P0.5			11
UART3_RXD	SC1_DAT	P1.1	AUXR3[1:0]	UART3RXP	01
		P2.5			10
		P3.4			11
UART4_TXD	SC2_CLK	P2.3	AUXR3[7:6]	UART4TXP	01
UART4_RXD	SC2_DAT	P2.2	AUXR3[5:4]	UART4RXP	01

表 6.10-1 UART 智能卡引脚定义和使能控制寄存器

6.11 内部集成电路 (I²C)

6.11.1 概述

CM1003 系列提供两条内部集成电路 (I²C) 总线，用作微控制器与 I²C 设备（例如 EEPROM、LCD 模块、温度传感器等）之间的串行接口。I²C 总线采用双线设计（一条串行数据线 I2C0_SDA 和一条串行时钟线 I2C0_SCL）在设备之间传输信息。

I²C 总线在主机和从机之间使用双向数据传输。它没有中央主机，通过同时传输数据的主机之间的仲裁来实现多主机系统。串行时钟同步允许不同比特率的设备通过一条串行总线进行通信。I²C 总线支持四种传输模式，包括主机发送、主机接收、从机接收和从机发送。I²C 接口仅支持 7 位寻址模式。此外，还提供特殊模式“广播呼叫”。I²C 支持标准速率传输（高达 100kbps）和快速传输（高达 400kbps）。

6.12 串行外设接口 (SPI)

6.12.1 概述

CM1003 系列提供两个串行外设接口 (SPI) 模块，用于支持高速串行通信。SPI 是一种全双工、高速、同步通信总线，可连接微控制器或其他外设，例如串行 EEPROM、LCD 驱动器或 D/A 转换器。它支持主机或从机模式，速率高达 $F_{SYS}/2$，并带有传输完成标志和写入冲突标志。对于多主机系统，SPI 支持主机模式故障，以防止多主机冲突。

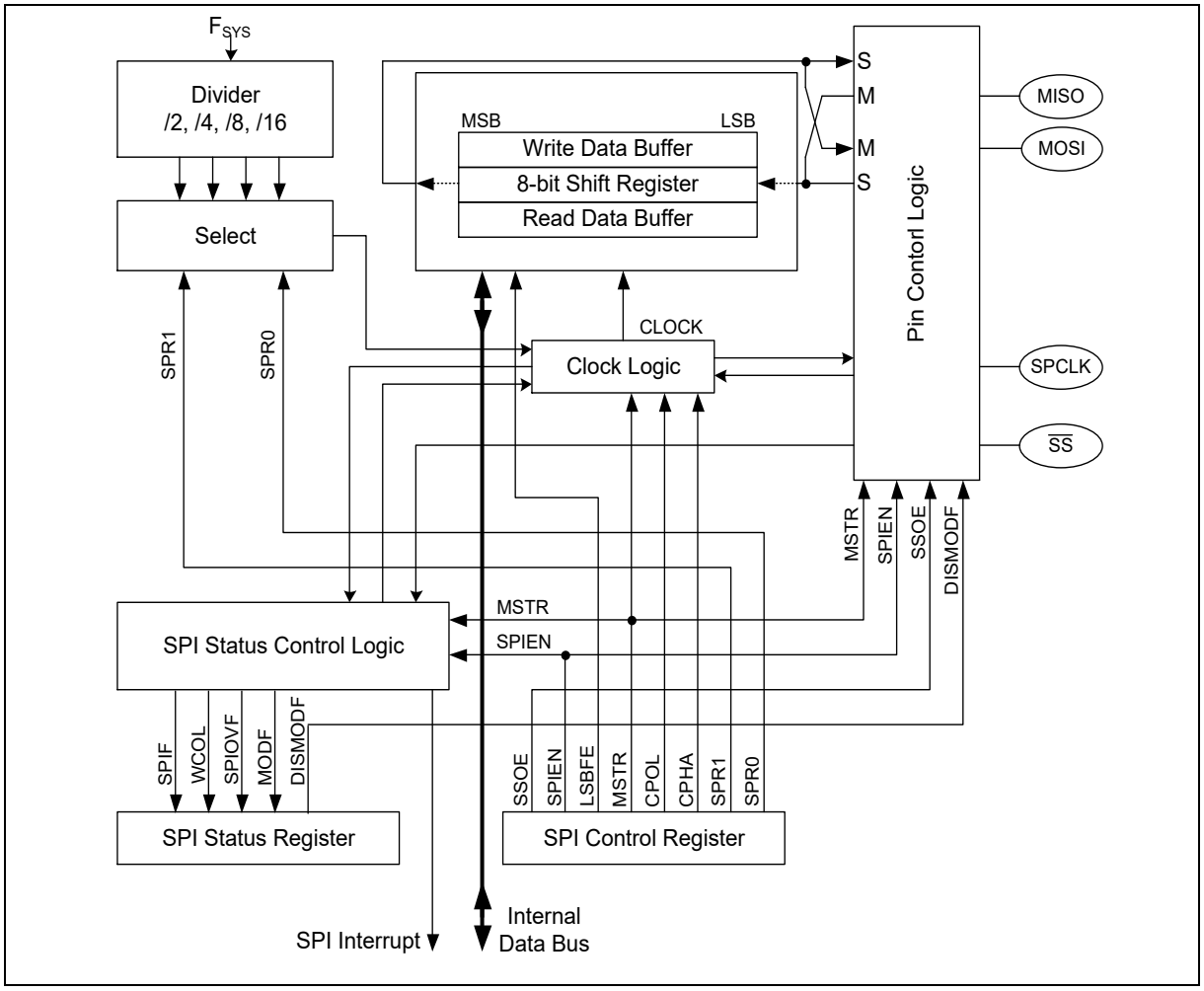


图 6.12-1 SPI 框图

图6.12-1 SPI 框图展示了SPI的架构。SPI 的主要模块包括 SPI 控制寄存器逻辑、SPI 状态逻辑、时钟速率控制逻辑和引脚控制逻辑。对于串行数据传输或接收，SPI 模块包含一个写入数据缓冲区、一个移位寄存器和一个读取数据缓冲区。数据接收和发送是双缓冲区的。前一个传输未完成时新发送数据是会写入移位寄存器的（不建议这样操作）。接收端由并行读取数据缓冲区组成，因为第一个接收到的数据将被传输到读取数据缓冲区，因此移位寄存器可以自由接收第二个数据。

SPI 接口的四个引脚分别是主输入/从输出 (MISO)、主输出/从输入 (MOSI)、移位时钟 (SPCLK) 和从机选择($\overline{SS}$) 。MOSI 引脚用于将 8 位数据以串行方式从主机传输到从机。因此，MOSI 是主机的输出引脚，也是从机的输入引脚。相应的，MISO用于接收从机到主机的串行数据。

SPCLK 引脚在主机模式下为时钟输出，但在从机模式下为时钟输入。移位时钟用于同步通过

MOSI 和 MISO 引脚进出设备的数据移动。移位时钟由主机模式设备驱动八个时钟周期，八个时钟周期在串行总线上交换一个字节的数据。由于移位时钟始终由主机设备产生，因此系统中不应存在多个处于主机模式的设备，以避免设备冲突。

每个从机外设均由一个从机选择引脚(SS) 选择。当需要访问任何从机时，该从机的此信号脚都应保持低电平。当SS被驱动为高电平时，该从机将处于停用状态。如果系统为多从机，则同一时间只能选择一个从机设备。对于主机模式MCU， SS 引脚不起作用，可以将其配置为通用 I/O。但是，如果存在多主机环境，则可以通过软件设置将 SS 用作主机模式故障检测。CM1003还提供自动激活功能，可在每次字节传输之间切换 SS 。

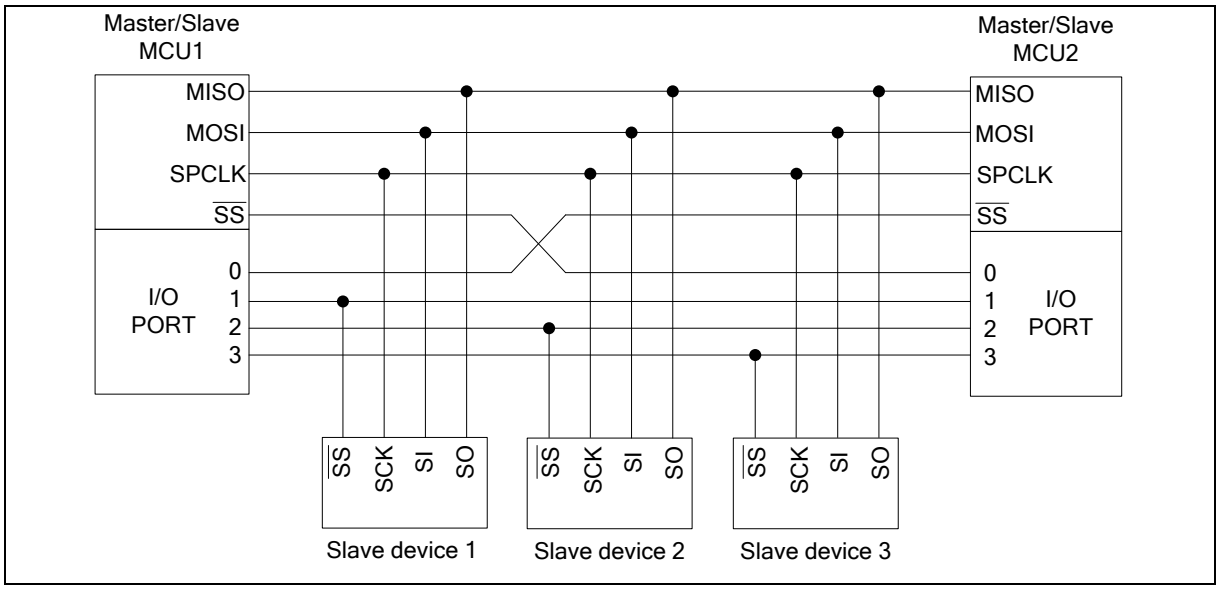


图 6.12-2 SPI 多主机, 多从机连接图

图6.12-2 显示了SPI设备的典型互连。该总线通过三条信号线将设备连接在一起：即MOSI到MOSI，MISO到MISO和SPCLK到SPCLK。主机设备通过并行端口的四个引脚控制四个 SS引脚来选择各个从机设备。MCU1和MCU2可以处于主机或从机模式。应将 SS引脚配置为主机模式故障检测，以避免多主机设备冲突。

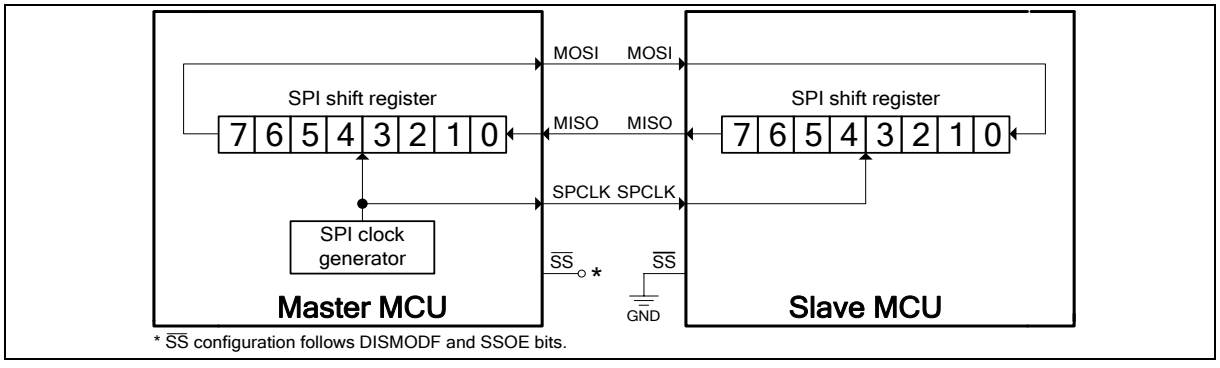


图 6.12-3 SPI 单主机，单从机连接图

图6.12-3 显示了最简单的SPI系统互连，即单主机和单从机。传输过程中，主机设备通过 MOSI 线将数据移出到从机。同时，主机设备通过 MISO 线将数据从从机设备移入。此时主机和从机的两个移位寄存器可被视为一个16位的循环移位寄存器。因此，当主机将数据推送到从机时，从机数据也同时推向主机。该传输实际上交换了两个 MCU的SPI 移位寄存器中的数据。

默认情况下，SPI数据传输高位(MSB)优先。如果LSBFE(SPCR.5) 被置位，则SPI数据传输时采用低位(LSB)优先。此位不影响数据寄存器内MSB/LSB的排列顺序。请注意，以下所有描述和图片均基于LSBFE为逻辑0的情况下，MSB优先传输和接收。

SPI控制寄存器(SPCR)、SPI状态寄存器(SPSR)和SPI数据寄存器(SPDR)这三个寄存器用于SPI传输。这些寄存器提供控制，状态，数据存储功能和时钟速率选择。以下寄存器与SPI功能相关。

6.13 12位模数转换器 (ADC)

6.13.1 概述

CM1003系列内嵌12位SAR(逐次逼近寄存器)的ADC。ADC(模拟数字转换器)可将模拟输入信号转换为12位二进制表示。CM1003 系列在单端模式下可选择15个通道输入。内部带隙电压也可作为内部ADC输入。模拟输入复用至一个采样保持电路，对采样保持电容充电。此采样保持电容的输出作为转换器的输入。然后转换器通过逐次逼近生成此模拟电平的数字结果，并将结果存储在结果寄存器中。ADC控制器还支持连续转换并将结果数据存储到 XRAM 中。

7 应用电路

7.1 供电方案

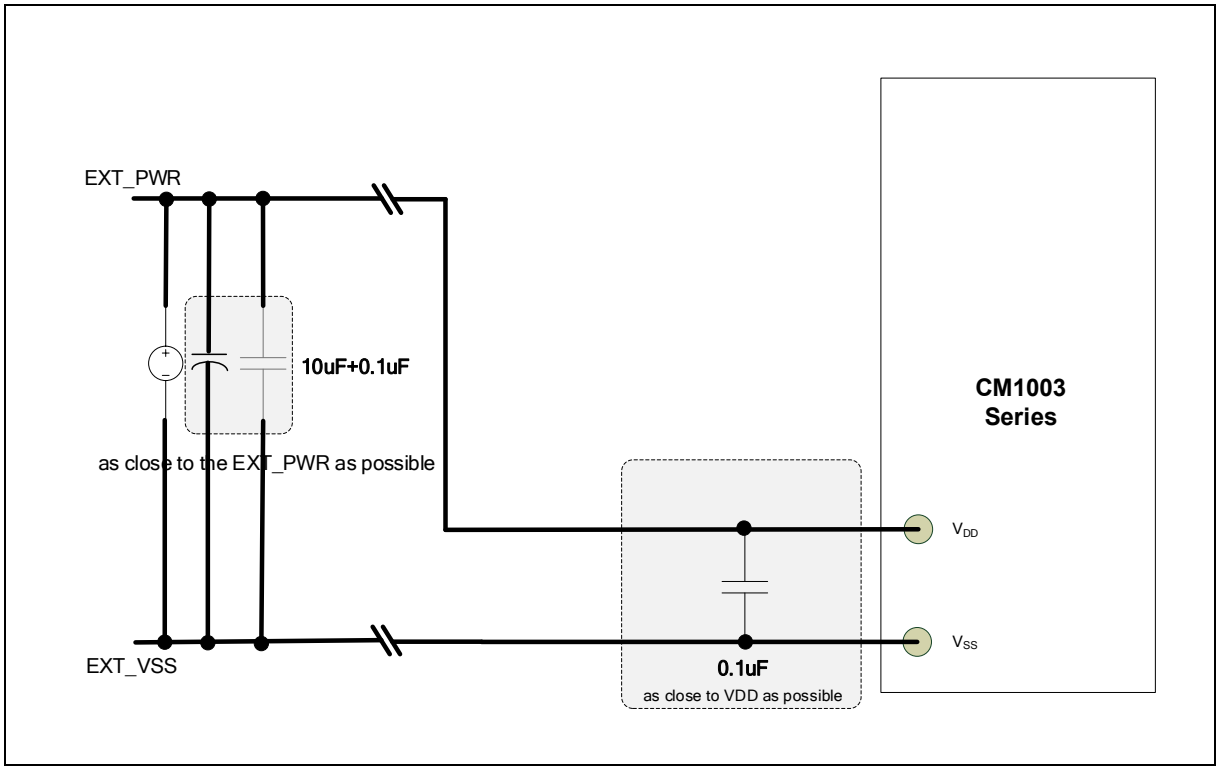
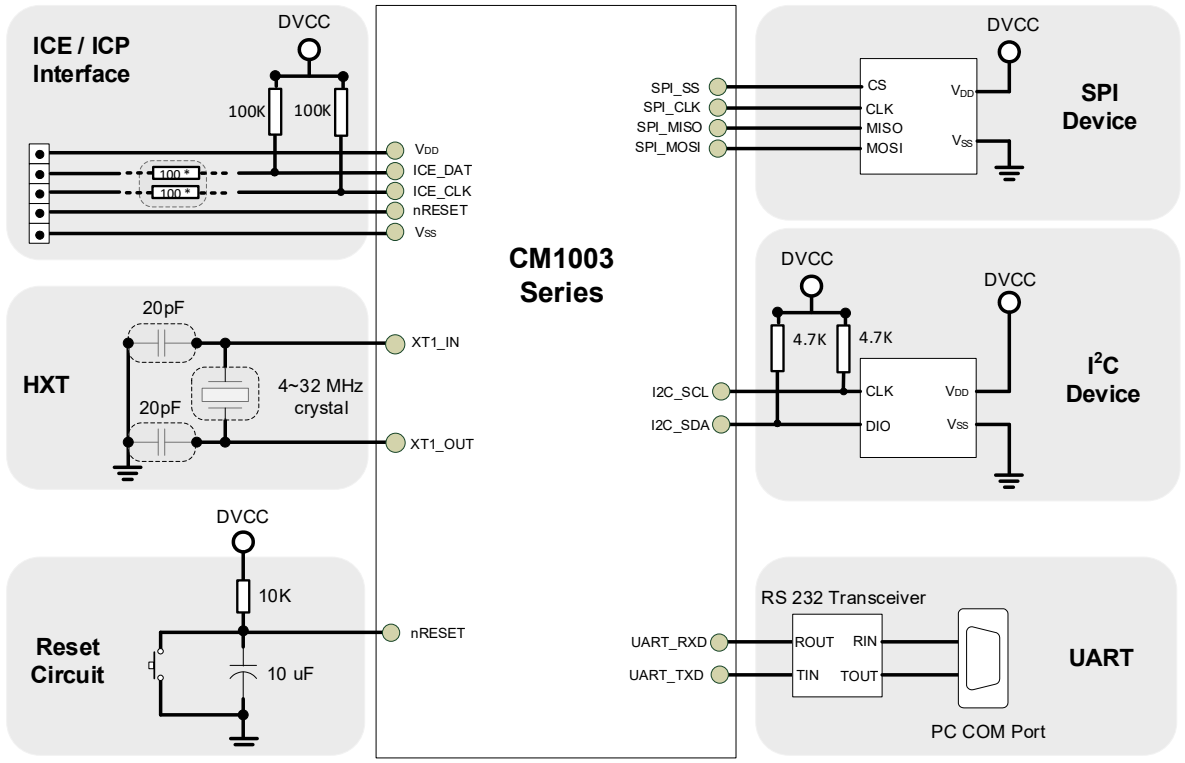


图 7.1-1 NuMicro® CM1003 供电电路

7.2 外设应用电路



*ICE/ICP interface ICE_DAT/ICE_CLK pin 100ohm resister is selectable only for filter the disturb of noise on the circuit.

注:

1. 建议在 ICE_DAT 和 ICE_CLK 引脚上使用 100 kΩ 上拉电阻。
2. 建议在 nRESET 引脚上使用 10 kΩ 上拉电阻和 10 uF 电容。
3. ICE_DAT/ICE_CLK和烧录引脚之间可选串联 100ohm 电阻，以帮助滤除噪声干扰。
4. HXT 外部电容值请参考章节**錯誤! 找不到參照來源。錯誤! 找不到參照來源。**

图 7.2-1 NuMicro® CM1003 外设电路

8 电气特性

有关 CM1003 电气特性的详细信息，请参阅相应的数据手册。

8.1 常规工作条件

(V_{DD}-V_{SS} = 2.4V ~ 5.5V, T_A = 25°C, Fsys = 16 MHz 除非另有说明)

符号	参数	最小值	典型值	最大值	单位	测试条件
T_A	温度	-40	-	105	℃	
V_{DD}	工作电压	2.4	-	5.5	V	
AV_{DD}[*1]	模拟工作电压	V_{DD}				
V_{BG}	带隙电压[2]	1.15	1.2	1.30		T_A = 25°C
		1.14		1.33		T_A = -40°C 至+105°C

注:

1. 建议使用同一电源为 V_{DD} 和 AV_{DD} 供电。上电和断电期间，V_{DD} 和 AV_{DD} 之间的最大电压差为 0.3V。
2. 除非另有说明，所有数据均由特性结果保证，而不是在生产中测试。

表 8.1-1 常规工作条件

8.2 DC 电气特性

8.2.1 电源电流特性

当前的功耗是由操作频率、设备软件配置、I/O引脚配置、I/O引脚切换速率、程序在存储中的位置等内外参数和因素共同作用的结果。电流消耗按表中所述下列条件进行测量，测试结果如下所示。

- 所有GPIO引脚均处于推挽模式并输出高电平。
- 除非另有说明，否则最大值是在V_{DD} = 2.4V ~ 5.5 V和最高环境温度 (T_A) 下获得的，典型值是在T_A= 25 °C 和V_{DD} = 3.3 V下获得的。
- V_{DD} = AV_{DD}
- 当外设时钟基准为系统时钟Fsys时
- 程序在Flash中运行“while (1); ”

符号	条件	F_{HCLK}	典型值		最大值			单位
			T_A = 25 °C		T_A = -40 °C	T_A = 25 °C	T_A = 105 °C	
		V_{DD}	3.3 V	5.5 V	5.5 V			
I_{DD_RUN}	正常运行模式，从 Flash 执行，所有外设禁用，HIRC 或 LIRC 时钟	24 MHz[1]	1.9	2.1	1.9	2.2	2.5	mA
		24 MHz[2]	1.7	1.8	1.8	1.8	2.0	
		16 MHz[3]	1.2	1.3	1.3	1.4	1.5	
		12 MHz[4]	1.3	1.4	1.4	1.5	1.6	
		6 MHz[4]	1.3	1.4	1.9	2.0	2.3	
		4 MHz[4]	1.5	1.6	1.6	1.8	2.0	
		1 MHz[4]	1	1.1	1	1.2	1.3	
		10 kHz[5]	0.20	0.24	0.21	0.25	0.34	
	正常运行模式，从 Flash 执行，所有外设启用，HIRC 或 LIRC 时钟	24 MHz[1]	2.5	2.8	2.6	2.9	3.3	
		24 MHz[2]	2.3	2.5	2.5	2.6	2.7	
		16 MHz[3]	1.8	2.0	1.9	2.1	2.2	
		12 MHz[4]	1.7	1.9	1.9	2.0	2.1	
		6 MHz[4]	1.7	1.8	2.4	2.5	2.7	
		4 MHz[4]	1.8	2.0	2.1	2.2	2.4	
		1 MHz[4]	1.2	1.4	1.4	1.5	1.6	
		10 kHz[5]	0.41	0.55	0.54	0.57	0.66	

注:

1. 此值基于HXT 使能，HIRC 禁用，LIRC使能。
2. 此值基于HXT 禁用，HIRC 使能重载24MHz 调整值，LIRC 使能。
3. 此值基于HXT 禁用，HIRC 使能重载16MHz 调整值，LIRC 使能。
4. 此值基于HXT 禁用，HIRC 使能，时钟分频器使能，LIRC 使能。
5. 此值基于HIRC 禁用，LIRC 使能。
6. 除非另有说明，所有数据均由特性结果保证，而不是在生产中测试。

表 8.2-1 正常运行模式下的电流消耗

符号	条件	F_{HCLK}	典型值		最大值			单位
			T_A = 25 °C		T_A = -40 °C	T_A = 25 °C	T_A = 105 °C	
		V_{DD}	3.3 V	5.5 V	5.5 V			
I_{DD_IDLE}	空闲模式，从 Flash 执行，所有外设禁用	24 MHz[1]	1.2	1.3	1.2	1.4	1.7	mA
		24 MHz[2]	0.9	1.0	1.0	1.1	1.2	
		16 MHz[3]	0.7	0.8	0.7	0.9	1.0	
		12 MHz[4]	0.8	0.9	0.9	1.0	1.1	
		6 MHz[4]	0.8	0.9	0.8	0.9	1.0	
		4 MHz[4]	0.75	0.81	0.78	0.83	0.96	
		1 MHz[4]	0.74	0.79	0.76	0.81	0.92	
		10 kHz[5]	0.20	0.23	0.21	0.25	0.34	
	空闲模式，从 Flash 执行，所有外设启用	24 MHz[1]	1.8	2.1	1.9	2.1	2.4	
		24 MHz[2]	1.6	1.7	1.7	1.8	1.9	
		16 MHz[3]	1.2	1.4	1.4	1.5	1.6	
		12 MHz[4]	1.3	1.4	1.4	1.5	1.6	
		6 MHz[4]	1.1	1.3	1.3	1.4	1.5	
		4 MHz[4]	1.1	1.2	1.2	1.3	1.4	
		1 MHz[4]	1	1.2	1.1	1.2	1.3	
		10 kHz[5]	0.40	0.55	0.53	0.57	0.65	

注:

1. 此值基于HXT 使能，HIRC 禁用，LIRC使能。
2. 此值基于HXT 禁用，HIRC 使能重载24MHz 调整值，LIRC 使能。
3. 此值基于HXT 禁用，HIRC 使能重载16MHz 调整值，LIRC 使能。
4. 此值基于HXT 禁用，HIRC 使能，时钟分频器使能，LIRC 使能。
5. 此值基于HIRC 禁用，LIRC 使能。
6. 除非另有说明，所有数据均由特性结果保证，而不是在生产中测试。

表 8.2-2 空闲模式下的电流消耗

符号	条件	典型值[1]	最大值[2]			单位
		T_A = 25 °C	T_A = -40 °C	T_A = 25 °C	T_A = 105 °C	
I_{DD_PD}	掉电模式，所有外设禁用@5.5V	9	7	8	20	μA
	掉电模式，所有外设禁用@3.3V	8				
	掉电模式，所有外设禁用@2.4V	7				
	掉电模式，LVR使能，其余外设禁用	8	9	10[3]	24	
	掉电模式，LVR使能，其余外设禁用	8	9	11	25	
	掉电模式，LVR使能，BOD使能，其余外设禁用	160	210	250	310	

符号	条件	典型值[1]	最大值[2]			单位
		T_A = 25 °C	T_A = -40 °C	T_A = 25 °C	T_A = 105 °C	

注:

1. 除非另有说明，AV_{DD} = V_{DD} = 3.3V , LVR17 禁用, POR 禁用和BOD 禁用。
2. 除非另有说明，所有数据均由特性结果保证，而不是在生产中测试。
3. 基于特性描述，并在生产中进行了测试。

表 8.2-3 掉电模式下电流消耗

8.2.2 片上外设电流消耗

- 除非另有说明，否则典型值为T_A= 25 °C 和V_{DD} = AV_{DD} = 3.3 V。
- 所有 GPIO 引脚均设置为推挽模式的输出高电平，无多功能。
- 系统时钟 = 24 MHz.
- 结果值是通过测量所有外设时钟关闭和只有一个外设时钟开启间的电流消耗差来计算的。

外设	$I_{DD\ Base}$	I_{DD}[1]	单位
ADC[2]	360		μA
PWM0	800		
PWM1	300		
PWM2	300		
PWM3	300		
SPI0	8		
UART0	7		
UART1	7		
I2C0	3		
SC0	28		
SC1	29		
SC2	28		
引脚中断	1		
定时器 0	40	4	
定时器 1		5	
定时器 2		5	
定时器 3		8	
INT0	1		
INT1	1		
WDT	1		
WKT	1		
CAPTURE0	30	1	
CAPTURE1		1	
CAPTURE2		1	

注:

1. 除非另有说明，所有数据均基于特性，而不是在生产中测试。
2. ADC 开启时，模拟部分每 ADC 需额外增加功耗。
3. ACMP 开启时，模拟部分每 ACMP 需额外增加功耗。

表 8.2-4 外设电流消耗

8.2.3 低功耗模式下唤醒时间

符号	参数		典型值	最大值	单位
t_{WU_IDLE}[1]	从空闲模式唤醒		5	6	时钟周期
t_{WU_NPD}[2][3]	从掉电模式唤醒	Fsys = HIRC @16MHz	-	40	μs
		Fsys = HIRC @ 24MHz		40	μs

注:

1. 使用 16 MHz HIRC 振荡器在唤醒阶段测量。
2. 除非另有说明，所有数据均由特性结果保证，未经生产测试。
3. 唤醒时间是从唤醒事件发生到应用程序代码读取第一个数据的时间点测量的。

表 8.2-5 掉电模式唤醒时间

8.2.4 I/O DC 特性

8.2.4.1 引脚输入特性

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{IL}	输入低电平 (I/O TTL输入)	0	-	$0.3*V_{DD}$	V	
V_{IL1}	输入低电平 (I/O施密特输入或Xin)	V_{SS}-0.3	-	$0.2V_{DD}$-0.1	V	
V_{IH}	输入高电平 (I/O TTL输入)	$0.2V_{DD}$+0.9	-	V_{DD}+0.3	V	
V_{IH1}	输入高电平 (I/O施密特输入或Xin)	$0.7*V_{DD}$	-	V_{DD}	V	
V_{HY}[1]	施密特输入滞后电压	-	$0.2*V_{DD}$	-	V	
I_{LK}[2]	输入漏电流	-1		1	μA	$V_{SS} < V_{IN} < V_{DD}$, 开漏或仅输入模式
		-1		1		$V_{DD} < V_{IN} < 5.5$ V, 开漏或仅输入模式

注:

1. 除非另有说明，所有数据均由特性结果保证，未经生产测试。
2. 如果发生异常注入，泄漏可能会超过最大值。
3. 为了维持高于 V_{DD} +0.3 V 的电压，必须禁用内部上拉电阻。如果在相邻引脚上注入正电流，漏电流可能高于最大值。

表 8.2-6 I/O 输入特性

8.2.4.2 I/O 输出特性

符号	参数	最小值	典型值	最大值	单位	测试条件
I_{SR}[1] [2]	源电流（准双向模式,高电平）	-5	-8	-12	μA	V_{DD} = 5.5 V V_{IN} =(V_{DD}-0.4) V
		-5	-8	-12	μA	V_{DD} = 3.3 V V_{IN} =(V_{DD}-0.4) V
		-5	-8	-12	μA	V_{DD} = 2.4 V V_{IN} =(V_{DD}-0.4) V
		-45	-62	-87	μA	V_{DD} = 5.5 V V_{IN} = 2.4 V
	源电流（推挽模式,高电平）	-7.1	-9	-13.5	mA	V_{DD} = 5.5 V V_{IN} =(V_{DD}-0.4) V
		-4.5	-6.2	-9.4	mA	V_{DD} = 3.3 V V_{IN} =(V_{DD}-0.4) V
		-3.5	-5.1	-7.8	mA	V_{DD} = 2.7 V V_{IN} =(V_{DD}-0.4) V
		-33	-39	-57	mA	V_{DD} = 5.5 V V_{IN} = 2.4 V
I_{SK}[1] [2]	灌电流（推挽模式低电平）	12.6	15.4	26.8	mA	V_{DD} = 5.5 V V_{IN} = 0.4 V
		7.8	10.5	17.7	mA	V_{DD} = 3.3 V V_{IN} = 0.4 V
		5.3	7.4	12.4	mA	V_{DD} = 2.4 V V_{IN} = 0.4 V
C_{IO}[1]	I/O 引脚电容	-	5	-	pF	

注:

1. 除非另有说明，所有数据均由特性结果保证，未经生产测试。
2. I_{SR} 和I_{SK} 必须始终遵守绝对最大电流，并且 I/O ,CPU和外设的总和不得超过ΣI_{DD} 和ΣI_{SS}。

表 8.2-7 I/O 输出特性

8.2.4.3 nRESET 输入特性

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{ILR}	负向阈值电压, nRESET	-	-	0.3*V_{DD}	V	
V_{IHR}	正向阈值电压, nRESET	0.7*V_{DD}	-	-	V	
R_{RST}	nRESET 内部上拉电阻	45	50	60	KΩ	V_{DD} = 5.5 V
		45	50	65		V_{DD} = 2.4 V
t_{FR}	nRESET输入响应时间	-	1.5	-	μs	正常运行模式和空闲模式
		24	-	40		掉电模式

注:

1. 除非另有说明，所有数据均由特性结果保证，未经生产测试。
2. 建议在nRESET 引脚上连接10 kΩ 的上拉电阻和 10uF 的电容，以保持复位信号的稳定。

表 8.2-8 nRESET 输入特性

8.3 AC 电气特性

8.3.1 内部高速RC振荡器(HIRC)

8.3.1.1 16MHz RC 振荡器(HIRC)

16 MHz RC振荡器在生产中经过校准。

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{DD}	操作电压	2.4	-	5.5	V	
F_{HRC}	振荡器频率	-	16[1]	-	MHz	T_A = 25°C, V_{DD} = 3.3V
	频率精度（操作电压和温度范围）	-1[3]	-	1[3]	%	T_A = 25°C, V_{DD} = 3.3V
		-2[4]	-	2[4]	%	T_A = -20°C ~ +105°C, V_{DD} = 2.4 ~ 5.5V
		-4[4]		4[4]	%	T_A = -40°C ~ -20°C, V_{DD} = 2.4V ~ 5.5V
I_{HRC}[2]	操作电流	-	490	550	μA	
T_S[3]	稳定时间	-	3	5	μs	T_A = -40°C ~ +105°C, V_{DD} = 2.4V ~ 5.5V

注:

1. 产品默认设置数。
2. 基于重新加载的值。
3. 根据特性，在生产中进行了测试。
4. 由特性结果保证，没有在生产中测试。
5. 设计保证。

表 8.3-1 16MHz 内部高速 RC 振荡器(HIRC) 特性

8.3.1.2 24MHz RC振荡器(HIRC)

24 MHz RC 振荡器在生产中经过校准

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{DD}	操作电压	2.4	-	5.5	V	
F_{HRC}	振荡器频率	-	24[1]	-	MHz	T_A = 25 °C, V_{DD} = 3.3V
	频率精度（操作电压和温度范围）	-1[3]	-	1[3]	%	T_A = 25 °C, V_{DD} = 3.3V
		-2[4]	-	2[4]	%	T_A = -20°C ~ +105 °C, V_{DD} = 2.4 ~ 5.5V
		-4[4]		4[4]	%	T_A = -40°C ~ -20 °C, V_{DD} = 2.4 ~ 5.5V
I_{HRC}[2]	操作电流	-	490	550	μA	
T_S[3]	稳定时间	-	3	5	μs	T_A = -40°C ~ +105 °C, V_{DD} = 2.4 ~ 5.5V

注:

1. 产品默认设置数。
2. 基于重新加载的值。
3. 根据特性，在生产中进行了测试。
4. 由特性结果保证，没有在生产中测试。
5. 设计保证。

表 8.3-2 24MHz 内部高速 RC 振荡器(HIRC) 特性

8.3.2 外部4~24 MHz 高速晶体/陶瓷谐振器(HXT)特性

高速外部 (HXT)时钟可由4~24MHz晶体/陶瓷谐振器提供。本节中的所有信息均基于使用典型外部元件获得的特性测试结果。在应用中，外部元件必须尽可能靠近XT1_IN和XT1_Out引脚，并且不得连接到任何其他器件，以最大程度地减少输出失真和启动稳定时间。有关谐振器特性（频率、封装、精度）的更多详细信息，请咨询晶振制造商。

符号	参数	最小值	典型值	最大值	单位	测试条件[2]
V_{DD}	工作电压	205	-	5.5	V	
R_f	内部反馈电阻	-	200	-	kΩ	
f_{HXT}	振荡频率	4	-	24	MHz	
I_{HXT}	功耗[2]	-	350	950	μA	Gain = L0
		-	650	1650		Gain = L1
T_S	稳定时间[3]	-	3075	-	μs	Gain = L0
		-	3420	-		Gain = L1
Du_{HXT}	占空比	40	-	60	%	

注:

1. 除非另有说明，所有数据均由特性结果保证，未经生产测试。
2. L0 至L1由SFR XLTCON[6:0] HXSG。定义。根据晶振的频率选择，建议在 4MHz~12MHz使用L0，在12MHz~24MHz使用L1。对于陶瓷谐振器，在 4MHz ~24MHz之间的频率使用 L0。
3. 基于SMD型晶振。

表 8.3-3 外 4~24 MHz 高速晶体(HXT) 振荡器

8.3.2.2 典型晶振应用电路电容值

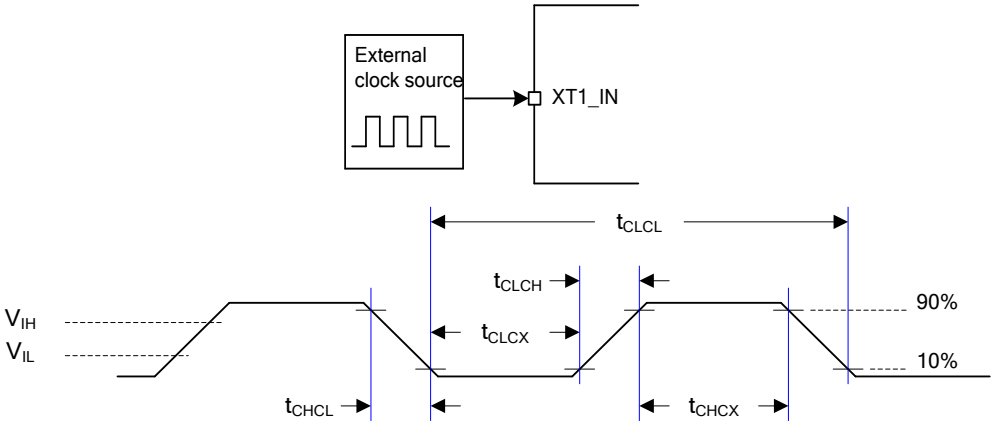
对于C1和C2，建议使用10pF~25pF范围内的高质量外部陶瓷电容，这些电容专为高频应用而设计，并根据晶振或谐振器的要求进行选择。晶振制造商通常会指定一个负载电容，该电容是C1和C2的串联组合。在确定C1和C2的尺寸时，必须考虑PCB和MCU引脚电容（可以使用8pF作为引脚和电路板电容的粗略估计）。

晶振	C1	C2	R1
4 MHz ~ 24 MHz	10 ~ 25 pF	10 ~ 25 pF	无

8.3.3 外部 4~32 MHz 高速时钟信号输入特性

对于时钟输入模式，HXT 振荡器关闭，XT1_IN作为标准输入引脚接收外部时钟。外部时钟信号必须符合下表要求。这些特性数据来自使用波形发生器产生的波形测试得出的。

符号	参数	最小值[*1]	典型值	最大值[*1]	单位	测试条件
f_{HXT_ext}	外部时钟源频率	4	-	24	MHz	
t_{CHCX}	时钟高电平时间	8	-	-	ns	
t_{CLCX}	时钟低电平时间	8	-	-	ns	
t_{CLCH}	时钟上升时间	-	-	10	ns	低 (10%) 到高电平 (90%) 上升时间
t_{CHCL}	时钟下降时间	-	-	10	ns	高 (90%) 到低电平 (10%) 下降时间
Du_{E_HXT}	占空比	40	-	60	%	
V_{IH}	输入高电压	$0.7*V_{DD}$	-	V_{DD}	V	
V_{IL}	输入低电压	V_{SS}	-	$0.3*V_{DD}$	V	



注:

1.除非另有说明，所有数据均由特性结果保证，未经生产测试。

表 8.3-4 外部 4~24 MHz 高速时钟信号输入

8.3.4 10 kHz内部低速 RC 振荡器 (LIRC)

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{DD}	操作电压	2.4	-	5.5	V	
F_{LRC}	振荡器频率	-	10	-	kHz	
	频率精度（操作电压和温度范围）	-10[2]	-	10[2]	%	T_A = 25 °C, V_{DD} = 5V
		-35	-	35	%	T_A=-40~105°C 没有软件调整精度
I_{LRC}	操作电流	-	0.9	1	μA	V_{DD} = 3.3V
T_S	准备时间	-	500	-	μs	T_A=-40~105°C

注:

1.除非另有说明，所有数据均由特性结果保证，未经生产测试。

2.根据特性，在生产中进行了测试。

表 8.3-5 10kHz 内部低速 RC 振荡器(LIRC) 特性

8.3.5 I/O AC特性

符号	参数	典型值	最大值[1]	单位	测试条件[2]
$t_{f(IO)out}$	普通模式[3] 输出高(90%)到输出低(10%)下降时间	5.6	8.4	ns	C_L = 30 pF, V_{DD} >= 5.5 V
		3.5	5.2		C_L = 10 pF, V_{DD} >= 5.5 V
		8.6	13.3		C_L = 30 pF, V_{DD} >= 3.3 V
		5.3	8.1		C_L = 10 pF, V_{DD} >= 3.3 V
		12.3	19.0		C_L = 30 pF, V_{DD} >= 2.4 V
		7.6	11.8		C_L = 10 pF, V_{DD} >= 2.4 V
	高速模式[4] 输出高(90%)到输出低(10%)下降时间	4.1	6.1	ns	C_L = 30 pF, V_{DD} >= 5.5 V
		2.2	3.2		C_L = 10 pF, V_{DD} >= 5.5 V
		6.2	9.4		C_L = 30 pF, V_{DD} >= 3.3 V
		3.2	4.9		C_L = 10 pF, V_{DD} >= 3.3 V
		8.8	13.6		C_L = 30 pF, V_{DD} >= 2.4 V
		4.4	6.9		C_L = 10 pF, V_{DD} >= 2.4 V
$t_{r(IO)out}$	普通模式[3] 输出低(10%) 到输出高(90%)上升时间	6.1	8.7	ns	C_L = 30 pF, V_{DD} >= 5.5 V
		3.6	5.3		C_L = 10 pF, V_{DD} >= 5.5 V
		9.0	13.6		C_L = 30 pF, V_{DD} >= 3.3 V
		5.5	8.5		C_L = 10 pF, V_{DD} >= 3.3 V
		12.6	19.3		C_L = 30 pF, V_{DD} >= 2.4 V
		7.8	12.3		C_L = 10 pF, V_{DD} >= 2.4 V
	高速模式[4] 输出低(10%) 到输出高(90%)上升时间	4.9	6.6	ns	C_L = 30 pF, V_{DD} >= 5.5 V
		2.4	3.3		C_L = 10 pF, V_{DD} >= 5.5 V
		7.0	10.1		C_L = 30 pF, V_{DD} >= 3.3 V
		3.5	5.1		C_L = 10 pF, V_{DD} >= 3.3 V
		9.5	14.1		C_L = 30 pF, V_{DD} >= 2.4 V
		4.7	7.1		C_L = 10 pF, V_{DD} >= 2.4 V
$f_{max(IO)out}$	普通模式[3] I/O 最快输出频率	16	16	MHz	C_L = 30 pF, V_{DD} >= 2.4 V
					C_L = 10 pF, V_{DD} >= 2.4 V
	高速模式[4] I/O 最快输出频率	24	24		C_L = 30 pF, V_{DD} >= 2.4 V
					C_L = 10 pF, V_{DD} >= 2.4 V

Note:

1.除非另有说明，所有数据均由特性结果保证，未经生产测试。

2.C_L 是一个模拟PCB和器件负载的外部电容。

3.PxSR.n设定值为0，为普通输出模式

4.PxSR.n设定值为1，为高速输出模式

表 8.3-6 I/O AC 特性

8.4 模拟参数特性

8.4.1 复位和电源控制模块特性

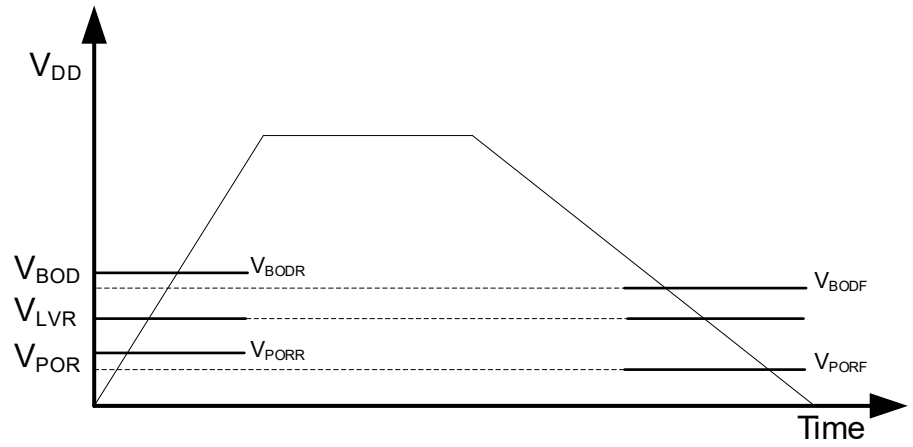
下表中的参数来自环境温度下进行的测试。

符号	参数	最小值	典型值	最大值	单位	测试条件
I_{POR}	POR操作电流	10		20	μA	AV_{DD} = 5.5V
I_{LVR}	LVR操作电流	0.5	-	1		AV_{DD} = 5.5V
I_{BOD}	BOD操作电流	-	200	230		AV_{DD} = 5.5V
V_{PORR}	POR 复位电压 (电源打开,阈值上升)	1	1.15	1.3	V	-
V_{PORF}	POR 复位电压 (电源关闭,阈值下降)	0.9	1.05	1.15		-
V_{LVR}	LVR复位阈值电压	1.7	2.0	2.4		-
V_{BODR}	BOD 欠压检测电压 (电源打开,阈值上升)	4.2	4.5	4.8		BOV[1:0] = [0,0]
		3.6	3.8	4.0		BOV[1:0] = [0,1]
		2.6	2.8	3.0		BOV[1:0] = [1,0]
		2.1	2.3	2.5		BOV[1:0] = [1,1]
V_{BODF}	BOD 欠压检测电压 (电源关闭,阈值下降)	4.1	4.4	4.7		BOV[1:0] = [0,0]
		3.5	3.7	3.9		BOV[1:0] = [0,1]
		2.5	2.7	2.9		BOV[1:0] = [1,0]
		2.0	2.2	2.4		BOV[1:0] = [1,1]
T_{LVR_SU}	LVR 启动时间	48	61	80	μs	-
T_{LVR_RE}	LVR 响应时间	-	-	30		Fsys = HIRC@16MHz
		-	-	30		Fsys = LIRC
T_{BOD_SU}	BOD启动时间	180	-	320		Fsys = HIRC@16MHz
T_{BOD_RE}	BOD响应时间	2.5	-	5		Fsys = HIRC@16MHz
R_{VDDR}	V_{DD} 上升速率	160	-	-	μS/V	POR使能
R_{VDDF}	V_{DD} 下降速率	160	-	-		POR使能, BOD使能, LVR使能

注:

1.除非另有说明，所有数据均由特性结果保证，未经生产测试。

表 8.4-1 复位和电源控制特性



注: V_{POR} 检测内部LDO电压。

图8.4-1 电源上升/下降的条件

BODFLT (BODCON1.1)	BOD 工作模式	系统时钟源	最小电压检测脉冲宽度
0	正常工作模式 (LPBOD[1:0] = [0,0])	任意时钟源	Typ. 1μs
	低功耗模式 1 (LPBOD[1:0] = [0,1])	任意时钟源	16 ($1/F_{LIRC}$)
	低功耗模式 2 (LPBOD[1:0] = [1,0])	任意时钟源	64 ($1/F_{LIRC}$)
	低功耗模式 3 (LPBOD[1:0] = [1,1])	任意时钟源	256 ($1/F_{LIRC}$)
1	正常工作模式 (LPBOD[1:0] = [0,0])	HIRC/ECLK	正常工作模式: 32 ($1/F_{SYS}$) 空闲模式: 32 ($1/F_{SYS}$) 掉电模式: 2 ($1/F_{LIRC}$)
		LIRC	2 ($1/F_{LIRC}$)
	低功耗模式 1 (LPBOD[1:0] = [0,1])	任意时钟源	18 ($1/F_{LIRC}$)
	低功耗模式 2 (LPBOD[1:0] = [1,0])	任意时钟源	66 ($1/F_{LIRC}$)
	低功耗模式 3 (LPBOD[1:0] = [1,1])	任意时钟源	258 ($1/F_{LIRC}$)

表 8.4-2 最小欠压检测脉冲宽度

8.4.2 12位SAR模数转换器 (ADC)

符号	参数	最小值	典型值	最大值	单位	测试条件
T_A	温度	-40	-	105	℃	
AV_{DD}	模拟操作电压	2.4	-	5.5	V	$AV_{DD} = V_{DD}$
V_{REF}	参考电压	2.4	-	AV_{DD}	V	$V_{REF} = AV_{DD}$
V_{IN}	ADC 通道输入电压	0	-	V_{REF}	V	
I_{ADC}[1]	操作电流 (AV_{DD} + V_{REF} 电流)	-	-	418	μA	$AV_{DD} = V_{DD} = V_{REF}$ = 5.5 V F_{ADCCOV} = 500 kHz
N_R	分辨率	12			Bit	
T_{ADCEC}	编码时间[2]	1.6			μs	该值由ADC模块固定
F_{ADCLK}	ADC采样时钟频率	F_{SYS}/8		F_{SYS}		
T_{ADCSMP}	ADC采样时间[2]	0.4	-	17	μs	F_{SYS} = 16MHz
		0.417	-	11.3	μs	F_{SYS} = 24MHz
F_{ADCCOV}	转换速率 $F_{ADCCOV} = 1/T_{ADCCOV}$	53.7	-	500	kHz	F_{SYS} = 16MHz
		77.6	-	495	kHz	F_{SYS} = 24MHz
T_{ADCCOV}	转换时间[2] $T_{ADCCOV} = T_{ADCSMP} + T_{ADCEC}$	2	-	18.6	μs	F_{SYS} = 16MHz
		2.017	-	12.9	μs	F_{SYS} = 24MHz
T_{EN}	使能到准备时间	20	-	-	μs	
INL[1]	积分非线性误差	-1	-	+3	LSB	$V_{REF} = AV_{DD} = V_{DD}$
DNL[1]	微分非线性误差	-2	-	+4	LSB	$V_{REF} = AV_{DD} = V_{DD}$
E_G[1]	增益误差	-3.5	-	+0.4	LSB	$V_{REF} = AV_{DD} = V_{DD}$
E_{OT}[1]	偏移误差	-2	-	+2.8	LSB	$V_{REF} = AV_{DD} = V_{DD}$
E_A[1]	绝对误差	-7	-	+7	LSB	$V_{REF} = AV_{DD} = V_{DD}$
R_S	输入等效电阻	-	0.5	2.5	kΩ	
C_{IN}	输入等效电容	-	2.5	-	pF	
R_{IN}[1]	内部开关电阻	-	0.5	-	kΩ	
R_{EX}[1]	外部输入阻抗	-	-	33	kΩ	

符号	参数	最小值	典型值	最大值	单位	测试条件

注:

1. 除非另有说明，所有数据均由特性结果保证，未经生产测试。
2. ADC转换时间T_{ADCCOV} = T_{ADCSMP} +$T_{ADCEC.}$ 编码时间是固定的，最快的转换速率限制在500k，因此采样时间有最小的时间限制，必须大于400μs。

   ADC 采样时间T_{ADCSMP} =.$\frac{4*ADCAQT+6}{F_{ADCCLK}}$, 其中，ADCAQT 在 ADCCON2[3:1] 中定义，3 位值从 0 到 7

   F_{ADCCLK}=$\frac{F_{SYS}}{ADCDIV}$, 其中，ADCDIV 在 ADCCON1[5:4] 中定义。

   当F_{SYS} = 16MHz, ADC最小采样时间为 $\frac{6}{16MHz}$ (ADCAQT = 0, ADCDIV = 0),

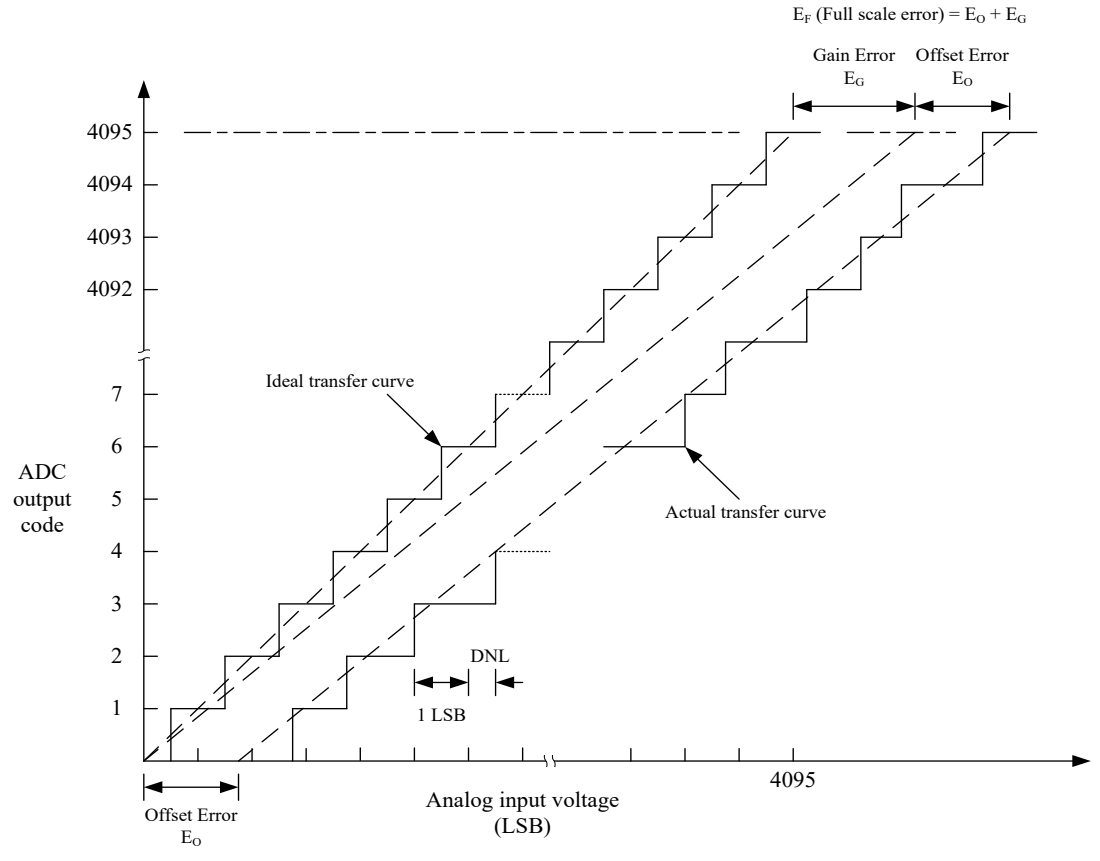
   ADC最大采样时间为 $\frac{4*7+6}{16MHz/8}$ (ADCAQT = 7, ADCDIV = 8) .

   当F_{SYS} = 24MHz, 由于采样时序的限制，我们建议将ADCAQT to at least 1至少设为1。

   ADC最小采样时间为$\frac{4*1+6}{24MHz}$ (ADCAQT = 1, ADCDIV = 0), ADC最大采样时间为$\frac{4*7+6}{24MHz/8}$ (ADCAQT = 7, ADCDIV = 8).
3. R_{EX}最大值公式用于确定 1/4 LSB 误差允许的最大外部阻抗。N = 12（基于 12 位分辨率），k 为采样时钟数 (T_{SMP})。C_{EX}表示 PCB 和焊盘的电容，与 R_{EX} 组合成低通滤波器。 一旦 R_{EX} 和C_{EX}值过大,就有可能滤掉真实信号，ADC精度变低。

$$R_{EX} < \frac{k}{F_{ADCCOV} \times (C_{IN} + C_{EX}) \times \ln(2^{N+2})} - R_{IN}$$

表 8.4-3 ADC 特性



注: INL 是校准后的传输曲线与理想传输曲线之间的峰值差。校准后的传输曲线意味着已校准实际传输曲线中的误差和增益误差。

图 8.4-2 ADC 传输曲线特性

8.5 通信特性

8.5.1 SPI动态特性

符号	参数	规格[*1]				测试条件
		最小值	典型值	最大值	单位	
F_{SPICLK} $1/T_{SPICLK}$	SPI时钟频率	-	-	$F_{SYS}/2$	MHz	2.4 V ≤ V_{DD} ≤ 5.5 V, C_L = 30 pF
t_{CLKH}	时钟输出高时间	$T_{SPICLK}/2$			ns	
t_{CLKL}	时钟输出低时间	$T_{SPICLK}/2$			ns	
t_{DS}	数据输入设置时间	2	-	-	ns	
t_{DH}	数据输入保持时间	$1/F_{SYS}$	-	-	ns	
t_V	数据输出有效时间	-	-	5	ns	主机模式 2.4 V ≤ V_{DD} ≤ 5.5 V, C_L = 30 pF
				$1/F_{SYS}$	ns	从机模式 2.4 V ≤ V_{DD} ≤ 5.5 V, C_L = 30 pF

注:

1. 除非另有说明，所有数据均由特性结果保证，未经生产测试。

表 8.5-1 SPI 主机模式特性

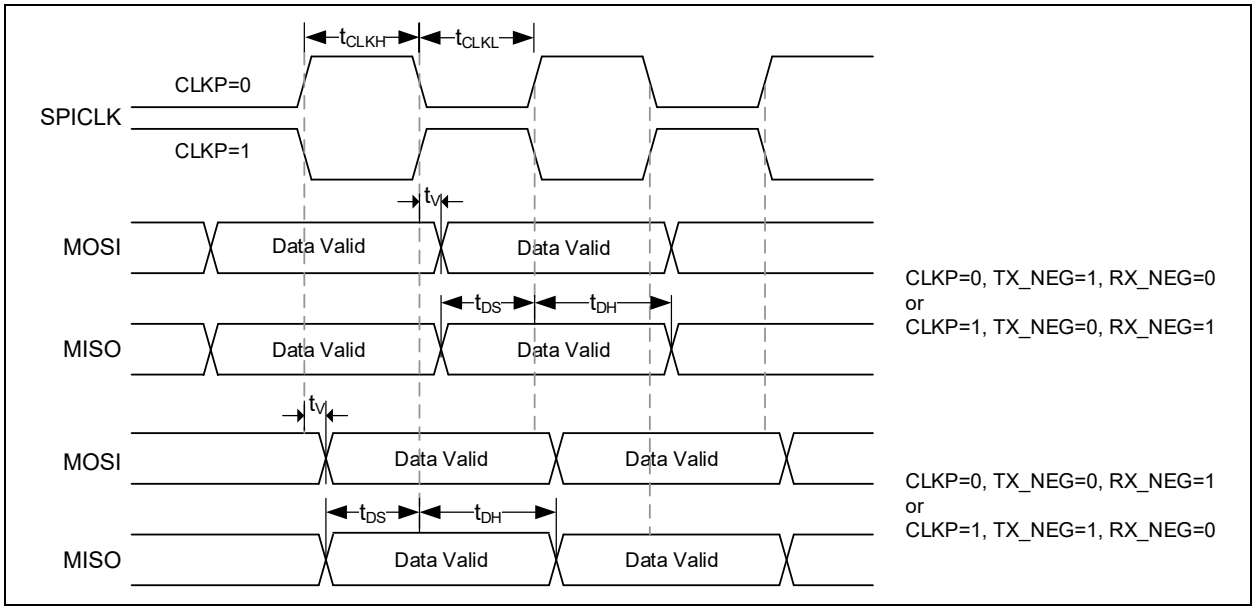


图 8.5-1 SPI 主机模式时序图

8.5.2 I²C动态特性

符号	参数	标准模式[1][2]		快速模式[1][2]		单位
		最小值	最大值	最小值	最大值	
t_{LOW}	SCL低周期	4.7	-	1.3	-	μS
t_{HIGH}	SCL高周期	4	-	0.6	-	μS
$t_{SU;\ STA}$	重复起始信号建立时间	4.7	-	0.6	-	μS
$t_{HD;\ STA}$	起始信号保持时间	4	-	0.6	-	μS
$t_{SU;\ STO}$	结束信号建立时间	4	-	0.6	-	μS
t_{BUF}	总线空闲时间	4.7[3]	-	1.2[3]	-	μS
$t_{SU;DAT}$	数据建立时间	250	-	100	-	nS
$t_{HD;DAT}$	数据保持时间	0[4]	3.45[5]	0[4]	0.8[5]	μS
t_r	SCL/SDA上升时间	-	1000	20+0.1C_b	300	nS
t_f	SCL/SDA下降时间	-	300	-	300	nS
C_b	每条总线的电容负载	-	400	-	400	pF

注:

1. 除非另有说明，所有数据均由特性结果保证，未经生产测试。
2. HCLK 必须高于 2 MHz 才能达到标准模式 I²C 的最大频率。HCLK 必须高于 8 MHz 才能达到快速模式 I²C 的最大频率。
3. 在从机模式下，收到 STOP 条件后，I²C 控制器必须立即重新触发。
4. 设备必须为SDA信号提供至少300ns的保持时间，以桥接SCL下降沿的未定义区域。
5. 仅当接口不延长 SCL 信号的低电平周期时，才需要满足启动条件的最大保持时间。

表 8.5-2 I²C 特性

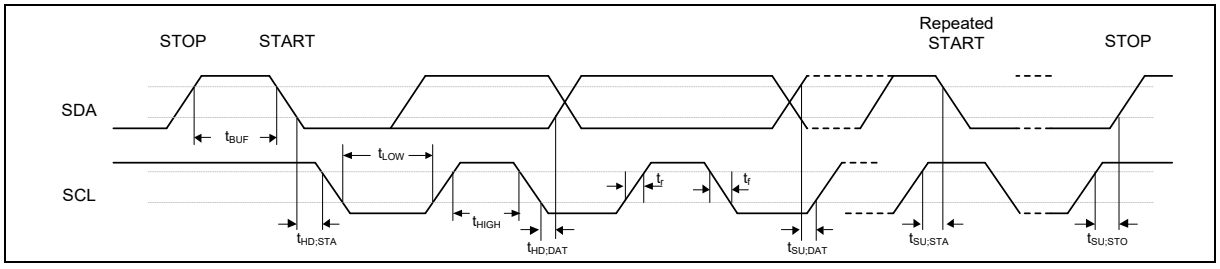


图 8.5-2 I²C 时序图

8.6 Flash DC电气特性

料件送到客户手中时，Flash内容已被擦除。

符号	参数	最小值	典型值	最大值	单位	测试条件
T_{ERASE}	页擦除时间	-	5	-	ms	T_A = 25℃
T_{PROG}	编辑时间	-	20	-	μs	
I_{DD1}	读电流	-	4	-	mA	
I_{DD2}	编辑电流	-	2	-	mA	
I_{DD3}	擦除电流	-	2	-	mA	
N_{ENDUR}	耐久度	100,000	-		周期数[2]	T_J = -40℃~125℃
T_{RET}	擦写次数	50	-	-	year	10万次循环[2] T_A = 55℃
		25	-	-	year	10万次循环[2] T_A = 85℃
		10	-	-	year	10万次循环[2] T_A = 105℃

注:

1. 除非另有说明，所有数据均由特性结果保证，未经生产测试。
2. 编程/擦除周期数

表 8.6-1 Flash 特性

8.7 绝对最大额定值

超过绝对最大额定值的电压可能会对器件造成永久性损坏。这些极限值仅为额定值，不可用于器件的功能性操作。暴露于绝对最大额定值可能会影响器件的可靠性，并且无法保证器件的正常运行。

8.7.1 电压特性

符号	描述	最小值	最大值	单位
V_{DD}-V_{SS}[*1]	DC供电	-0.3	6.5	V
ΔV_{DD}	不同电源引脚之间的电压差异	-	50	mV
$\|V_{DD} - AV_{DD}\|$	V_{DD}和AV_{DD}允许的电压差	-	50	mV
ΔV_{SS}	不同接地引脚之间的电压差异	-	50	mV
$\|V_{SS} - AV_{SS}\|$	V_{SS}和AV_{SS}允许的电压差	-	50	mV
V_{IN}	I/O引脚上的输入电压	V_{SS}-0.3	5.5	V

注:

1. 所有主电源(V_{DD}, AV_{DD}) 和地(V_{SS}, AV_{SS})引脚必须连接到外部电源。

表 8.7-1 电压特性

8.7.2 电流特性

符号	描述	最小值	最大值	单位
ΣI_{DD}[*1]	V_{DD}最大输入电流	-	200	mA
ΣI_{SS}	V_{SS}最大输出电流	-	200	
I_{IO}	单一I/O引脚最大灌电流	-	22	
	单一I/O引脚最大灌电流最大流出电流	-	10	
	所有引脚最大灌电流总和[*2]	-	100	
	所有引脚最大输出电流总和[*2]	-	100	

注:

1. 最大允许电流取决于器件的最大功耗。
2. 该电流消耗必须正确分配到所有 I/O 和控制引脚上。总输出电流不能灌在两个连续的电源引脚之间。
3. 阳性注入由VIN>AVDD引起，阴性注入由VIN<VSS引起。IINJ(PIN) 绝不能超过该值。建议在模拟输入引脚和电源引脚之间连接一个过压保护二极管。

表 8.7-2 电流特性

8.7.3 温度特性

平均结温计算公式如下：

$T_J = T_A + (P_D \times \theta_{JA})$

- T_A = 环境温度 (°C)
- θ_{JA} = 环境热阻 (°C/Watt)
- P_D = 内部和IO功耗总和

符号	描述	最小值	典型值	最大值	单位
T_A	工作环境温度	-40	-	105	°C
T_J	工作结温	-40	-	125	
T_{ST}	存储温度	-65	-	150	
θ_{JA}[*1]	结温-环境热阻 33引脚 QFN(4x4 mm)		28	-	℃/Watt
	结温-环境热阻 48引脚 LQFP(7x7 mm)	-	60	-	℃/Watt

注:

1. 根据JESD51-2集成电路热测试方法确定环境条件

表 8.7-3 温度特性

8.7.4 EMC特性

8.7.4.1 静电放电 (ESD)

对于 Nuvoton MCU 产品，芯片内置有 ESD 保护电路，以避免典型 ESD 造成的任何损坏。

8.7.4.2 静态闩锁latchup

需要对六个部分进行两项互补的静态测试，以评估latchup性能

- 在每个电源引脚上施加电源过压
- 在每个输入、输出和可配置 I/O 引脚上施加电流注入

8.7.4.3 电气快速瞬变 (EFT)

在某些应用电路中，元件会在配电系统中产生快速、窄带的高频瞬变脉冲群。

- 电感负载:
  - 继电器、开关器
  - 断电状态下的重载电机等

国际电工委员会 (IEC) 在 IEC 61000-4-4 标准中规定了电子产品的快速瞬变抗扰度要求。

符号	描述	最小值	典型值	最大值	单位
V_{HBM}[*1]	静电放电，人体模式	-7000	-	+7000	V
V_{CDM}[*2]	静电放电、充电设备模式	-1000	-	+1000	
LU[*3]	锁存引脚电流[*3]	-200	-	+200	mA
V_{EFT}[*4] [*5]	快速瞬变电压脉冲	-4.4	-	+4.4	kV

注:

1. 根据ANSI/ESDA/JEDEC JS-001标准确定，静电放电灵敏度测试-人体模型(HBM) - 器件级
2. 根据ANSI/ESDA/JEDEC JS-002标准确定，静电放电敏感度 (ESD) 测试 - 充电器件模型 (CDM) - 器件级
3. 根据 JEDEC EIA/JESD78 标准确定。
4. 根据 IEC 61000-4-4 电快速瞬变/突发抗扰度测试确定。
5. 性能要求等级为 4A。

表 8.7-4 EMC 特性

8.7.5 焊接曲线

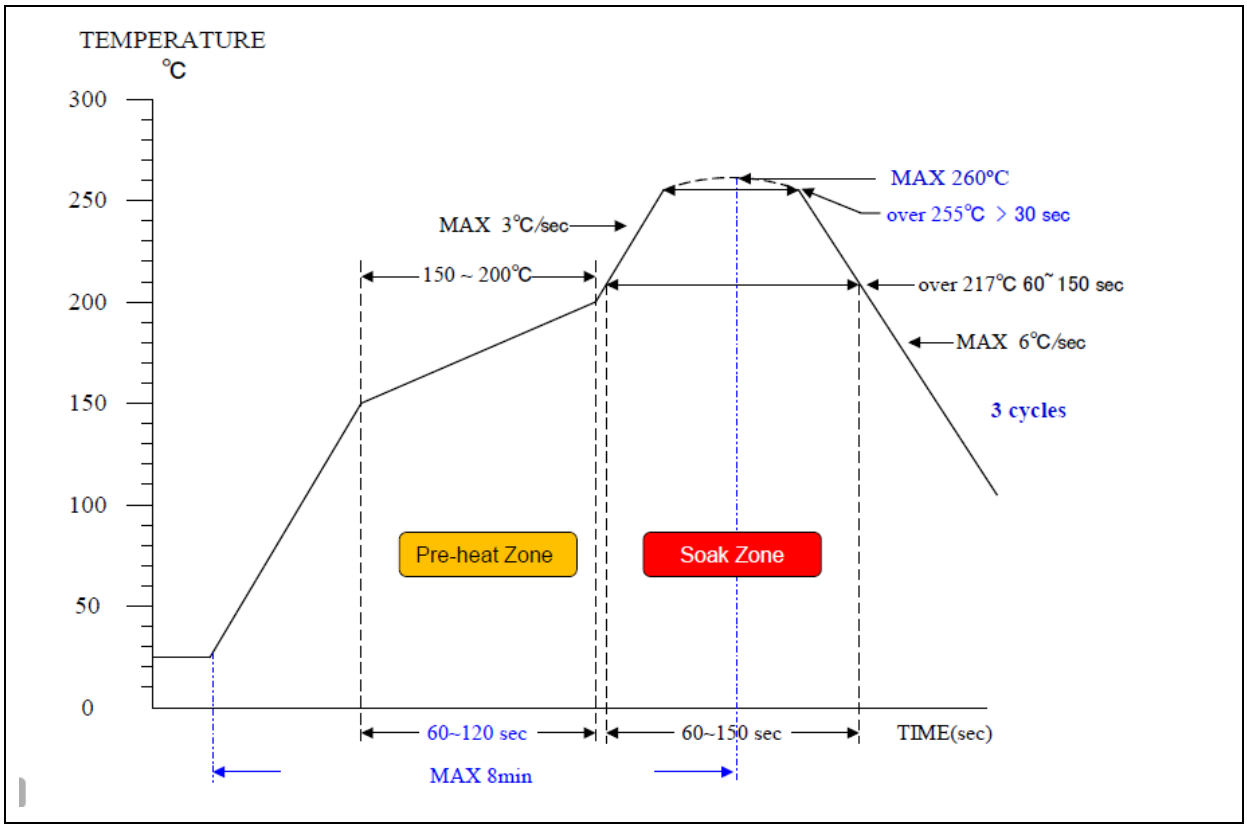


图 8.7-1 来自 J-STD-020C 的焊接曲线

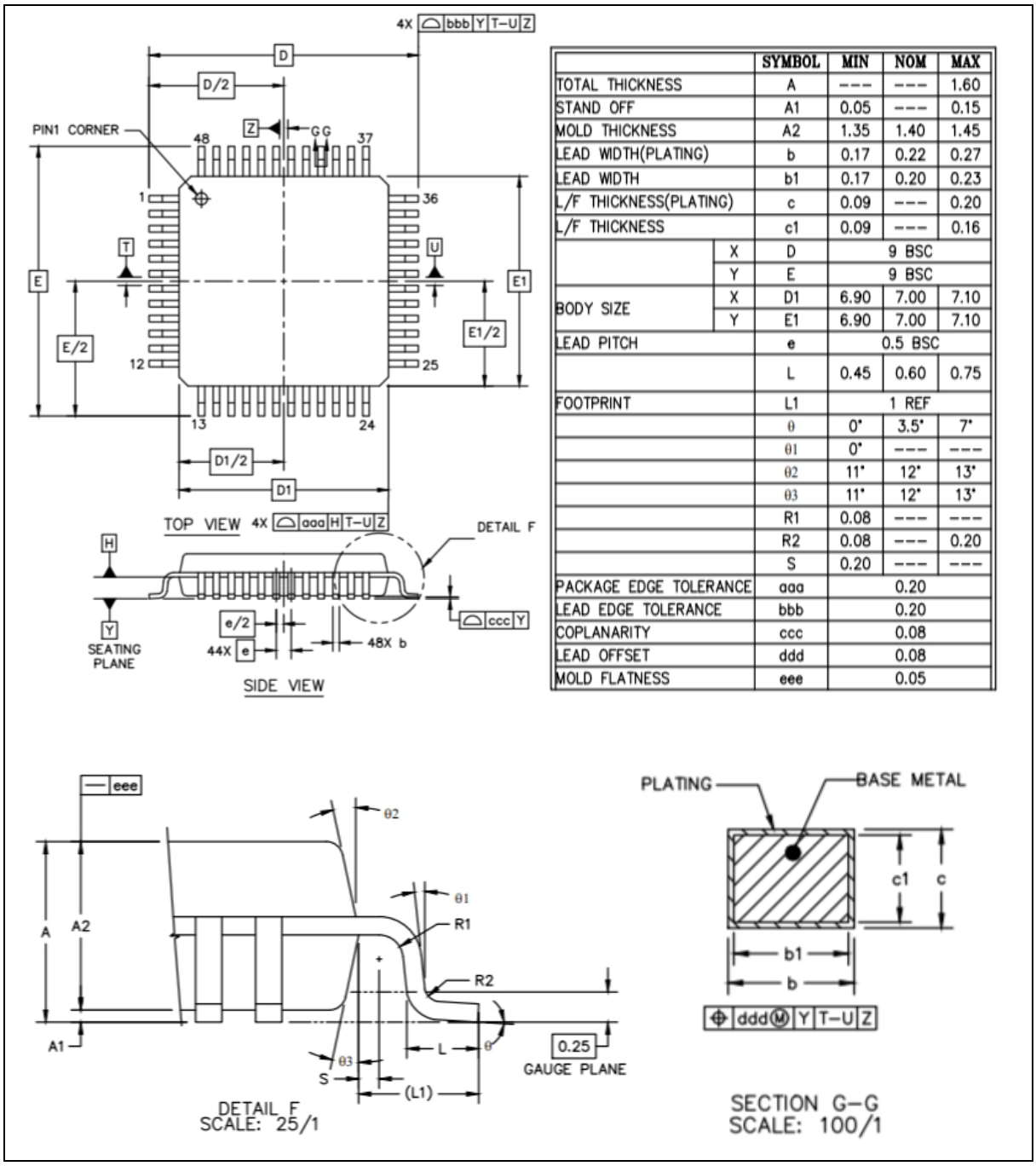
外形特征	无铅封装
平均升温速率 (217°C 至峰值)	最大3°C/sec.
预热温度150°C ~200°C	60 sec. ~ 120 sec.
温度维持在 217°C以上	60 sec. ~ 150 sec.
实际峰值温度上下5°C的时间	> 30 sec.
峰值温度范围	260°C
降温速率	最大6°C/sec
25°C至峰值温度的时间	最大8 min
注: 1.根据J-STD-020C确定	

表 8.7-5 焊接曲线

9 封装尺寸

封装无卤素，符合 RoHS 和 TSCA 标准。

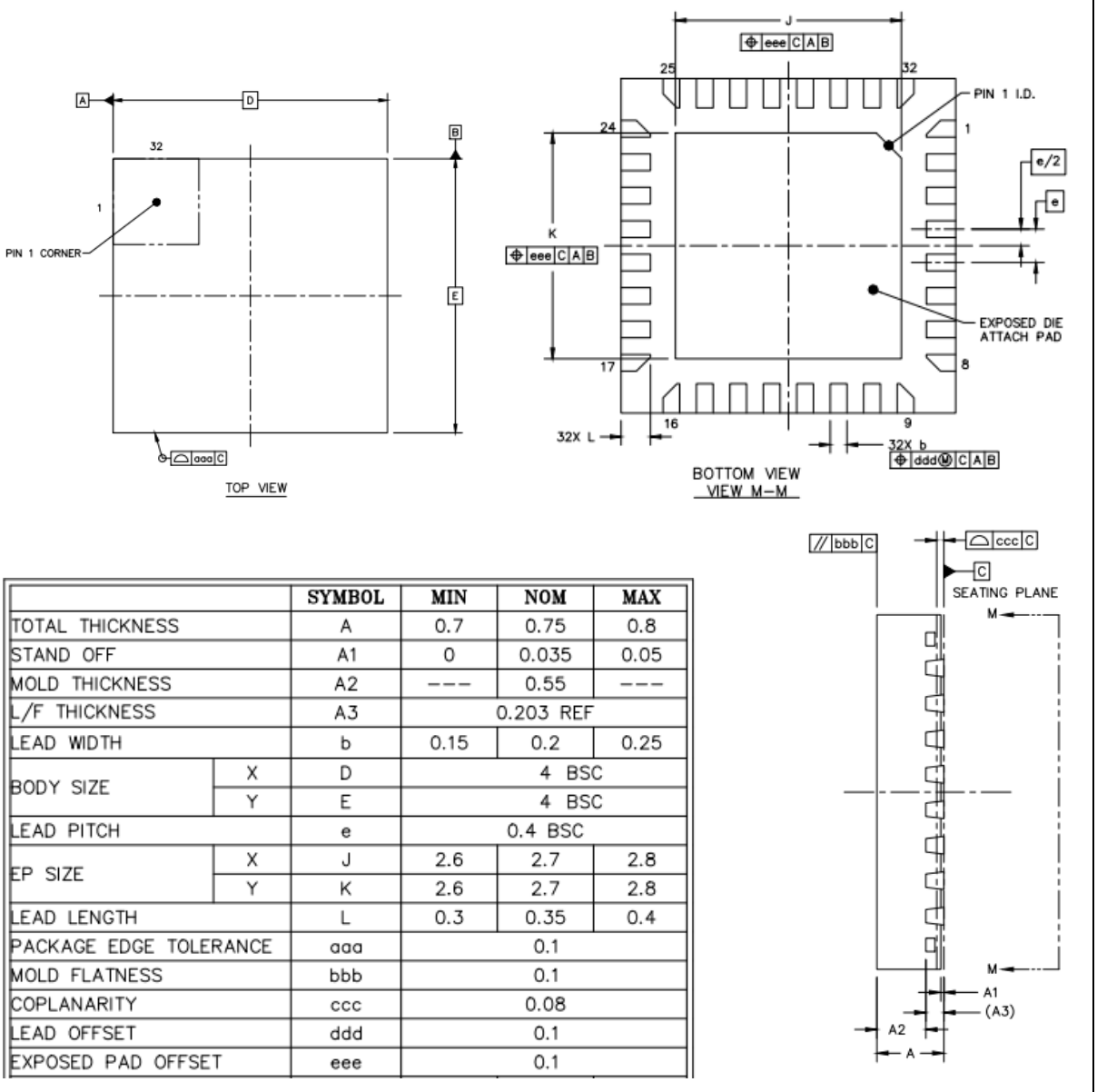
9.1 LQFP48引脚 (7.0 x 7.0 x 1.4 mm)



		SYMBOL	MIN	NOM	MAX
TOTAL THICKNESS		A	---	---	1.60
STAND OFF		A1	0.05	---	0.15
MOLD THICKNESS		A2	1.35	1.40	1.45
LEAD WIDTH(PLATING)		b	0.17	0.22	0.27
LEAD WIDTH		b1	0.17	0.20	0.23
L/F THICKNESS(PLATING)		c	0.09	---	0.20
L/F THICKNESS		c1	0.09	---	0.16
	X	D	9 BSC		
	Y	E	9 BSC		
BODY SIZE	X	D1	6.90	7.00	7.10
	Y	E1	6.90	7.00	7.10
LEAD PITCH		e	0.5 BSC		
		L	0.45	0.60	0.75
FOOTPRINT		L1	1 REF		
		θ	0°	3.5°	7°
		θ1	0°	---	---
		θ2	11°	12°	13°
		θ3	11°	12°	13°
		R1	0.08	---	---
		R2	0.08	---	0.20
		S	0.20	---	---
PACKAGE EDGE TOLERANCE		aaa	0.20		
LEAD EDGE TOLERANCE		bbb	0.20		
COPLANARITY		ccc	0.08		
LEAD OFFSET		ddd	0.08		
MOLD FLATNESS		eee	0.05		

图 9.1-1 LQFP48 封装尺寸

9.2 QFN33引脚 (4.0 x 4.0 x 0.8 mm)



		SYMBOL	MIN	NOM	MAX
TOTAL THICKNESS		A	0.7	0.75	0.8
STAND OFF		A1	0	0.035	0.05
MOLD THICKNESS		A2	---	0.55	---
L/F THICKNESS		A3		0.203 REF	
LEAD WIDTH		b	0.15	0.2	0.25
BODY SIZE	X	D		4 BSC	
	Y	E		4 BSC	
LEAD PITCH		e		0.4 BSC	
EP SIZE	X	J	2.6	2.7	2.8
	Y	K	2.6	2.7	2.8
LEAD LENGTH		L	0.3	0.35	0.4
PACKAGE EDGE TOLERANCE		aaa		0.1	
MOLD FLATNESS		bbb		0.1	
COPLANARITY		ccc		0.08	
LEAD OFFSET		ddd		0.1	
EXPOSED PAD OFFSET		eee		0.1	

图 9.2-1 QFN33 封装尺寸

10 缩写词

10.1 缩写词列表

缩写	描述
ADC	模数转换器Analog-to-Digital Converter
BOD	掉电检测Brown-out Detection
GPIO	通用输入/输出General-Purpose Input/Output
Fsys	系统时钟频率Frequency of system clock
HIRC	12MHz内部高速RC振荡器12 MHz Internal High Speed RC Oscillator
IAP	在应用编程In Application Programming
ICP	在电路编程In Circuit Programming
ISP	在系统编程In System Programming
LDO	低压差稳压器Low Dropout Regulator
LIRC	10kHz内部低速RC振荡器10 kHz internal low speed RC oscillator (LIRC)
LVR	低压复位Low Voltage Reset
PDMA	外设直接存储器访问Peripheral Direct Memory Access
POR	上电复位Power On Reset
PWM	脉冲宽度调制Pulse Width Modulation
SPI	串行外设接口Serial Peripheral Interface
UART	通用异步收发器Universal Asynchronous Receiver/Transmitter
UCID	唯一客户标识符 IDUnique Customer ID
WKT	唤醒定时器Wakeup Timer
WDT	看门狗定时器Watchdog Timer

表 10.1-1 缩写词列表

11 版本历史

日期	版本	修订章节	描述
2025-08-06	1.00		初始版本
2025-10-11	1.01	章节 2	更新章节2中的时钟描述
		章节 3.2	更新3.2 CM1003系列命名规则
2026-01-19	1.02	章节4.2.2	更新CM1003系列引脚功能描述
		章节1, 3.1, 3.3, 4.1, 4.2, 6.10.1. 8.7.3, 9	移除CM1003DJ8AE 和 LQFP32

Important Notice

Nuvoton Products are neither intended nor warranted for usage in systems or equipment, any malfunction or failure of which may cause loss of human life, bodily injury or severe property damage. Such applications are deemed, "Insecure Usage".

Insecure usage includes, but is not limited to: equipment for surgical implementation, atomic energy control instruments, airplane or spaceship instruments, the control or operation of dynamic, brake or safety systems designed for vehicular use, traffic signal instruments, all types of safety devices, and other applications intended to support or sustain life.

All Insecure Usage shall be made at customer's risk, and in the event that third parties lay claims to Nuvoton as a result of customer's Insecure Usage, customer shall indemnify the damages and liabilities thus incurred by Nuvoton.

Please note that all data and specifications are subject to change without notice.
All the trademarks of products and companies mentioned in this datasheet belong to their respective owners.