

ARM Cortex™-M0

32-位微控制器

NuMicro™ Family

NUC130 规格书

The information described in this document is the exclusive intellectual property of Nuvoton Technology Corporation and shall not be reproduced without permission from Nuvoton.

Nuvoton is providing this document only for reference purposes of NuMicro microcontroller based system design. Nuvoton assumes no responsibility for errors or omissions.

All data and specifications are subject to change without notice.

For additional information or questions, please contact: Nuvoton Technology Corporation.

目录

1	概述	7
2	特性	8
2.1	NuMicro™ NUC130特征 – Automotive Line	8
3	编号信息列表及管脚名称定义	12
3.1	NuMicro™ NUC130产品选型指南	12
3.1.1	NuMicro™ NUC130 Automotive Line 选型指南	12
3.2	管脚配置	13
3.2.1	NuMicro™ NUC130管脚图	13
3.3	管脚功能描述	16
3.3.1	NuMicro™ NUC130 管脚定义	16
4	框图	24
4.1	NuMicro™NUC130 框图	24
4.1.1	NuMicro™ NUC130 框图	24
5	功能描述	25
5.1	ARM® Cortex™-M0 内核	25
5.2	系统管理器	27
5.2.1	概述	27
5.2.2	系统复位	27
5.2.3	系统电源分配	28
5.2.4	系统内存映射	29
5.2.5	系统定时器 (SysTick)	31
5.2.6	嵌套向量中断控制器 (NVIC)	32
5.3	时钟控制器	37
5.3.1	概述	37
5.3.2	时钟发生器	39
5.3.3	系统时钟 & SysTick 时钟	40
5.3.4	外围设备时钟	41
5.3.5	掉电模式时钟	41
5.3.6	分频器输出	42
5.4	通用 I/O (GPIO)	43
5.4.1	概述	43
5.4.2	特征	43
5.5	I ² C 串行接口控制器 (Master/Slave) (I ² C)	44
5.5.1	概述	44
5.5.2	特征	45
5.6	PWM 发生器和捕捉定时器 (PWM)	46

5.6.1	概述.....	46
5.6.2	特征.....	47
5.7	实时时钟 (RTC).....	48
5.7.1	概述.....	48
5.7.2	特征.....	48
5.8	串行外围设备接口 (SPI).....	49
5.8.1	概述.....	49
5.8.2	特征.....	49
5.9	定时器控制器 (TMR).....	50
5.9.1	概述.....	50
5.9.2	特征.....	50
5.10	看门狗定时器 (WDT).....	51
5.10.1	概述.....	51
5.10.2	特征.....	52
5.11	UART 接口控制器 (UART).....	53
5.11.1	概述.....	53
5.11.2	特征.....	55
5.12	控制器局域网 (CAN).....	56
5.12.1	概述.....	56
5.12.2	特征.....	56
5.13	PS/2 设备控制器 (PS2D).....	57
5.13.1	概述.....	57
5.13.2	特征.....	57
5.14	I ² S 控制器 (I ² S).....	58
5.14.1	概述.....	58
5.14.2	特征.....	58
5.15	模拟数字转换 (ADC).....	59
5.15.1	概述.....	59
5.15.2	特征.....	59
5.16	模拟比较器 (CMP).....	60
5.16.1	概述.....	60
5.16.2	特征.....	60
5.17	PDMA 控制器 (PDMA).....	61
5.17.1	概述.....	61
5.17.2	特征.....	61
5.18	外部总线接口 (EBI).....	62
5.18.1	概述.....	62
5.18.2	特征.....	62
6	FLASH 内存控制器 (FMC).....	63

6.1	概述.....	63
6.2	特征.....	63
7	电气特性.....	64
7.1	绝对最大额定值.....	64
7.2	DC 电气特性	65
7.2.1	NuMicro™ NUC130/NUC140 DC 电气特性.....	65
7.3	AC 电气特性.....	69
7.3.1	外部 4~24 MHz 高速振荡器.....	69
7.3.2	外部 4~24 MHz 高速晶振	69
7.3.3	外部 32.768 kHz 低速晶振	71
7.3.4	内部 22.1184 MHz 高速振荡器.....	71
7.3.5	内部 10 kHz 低速振荡器.....	71
7.4	模拟量特性	72
7.4.1	12-位 SARADC 规格	72
7.4.2	LDO 规格和电源管理.....	73
7.4.3	低压复位说明	74
7.4.4	欠压检测说明	74
7.4.5	上电复位说明 (5 V).....	74
7.4.6	温度传感器说明.....	75
7.4.7	比较器说明	75
7.4.8	USB PHY 说明	76
7.5	SPI 动态特性.....	78
8	封装定义	80
8.1	100L LQFP (14x14x1.4 mm footprint 2.0mm)	80
8.2	64L LQFP (10x10x1.4mm footprint 2.0 mm)	81
8.3	48L LQFP (7x7x1.4mm footprint 2.0mm)	82
9	版本历史	83



图

图 3-1 NuMicro™ NUC100系列选型码	12
图 3-2 NuMicro™ NUC130 LQFP 100-pin 管脚图	13
图 3-3 NuMicro™ NUC130 LQFP 64-pin 管脚图	14
图 3-4 NuMicro™ NUC130 LQFP 48-pin 管脚图	15
图 4-1 NuMicro™ NUC130 框图	24
图 5-1 功能框图	25
图 5-2 NuMicro™ NUC130电源分配图	28
图 5-3 时钟发生器全局框图	38
图 5-4 时钟发生器框图	39
图 5-5 系统时钟框图	40
图 5-6 SysTick 时钟控制框图	40
图 5-7 分频器的时钟源	42
图 5-8 分频器的框图	42
图 5-9 I ² C 总线时序	44
图 5-10 中断和复位信号时序	52
图 7-1 典型晶振应用电路	70
图 7-2 SPI 主机动态特性时序图	79
图 7-3 SPI 从机动态特性时序图	79

表

表 1-1 所支持的接口列表.....	7
表 5-1 片上控制器的地址空间分配	30
表 5-2 异常模式	33
表 5-3 系统中断映射	35
表 5-4 向量表格式.....	36
表 5-5 看门狗定时溢出间隔选择.....	51
表 5-6 UART 波特率公式.....	53
表 5-7 UART 波特率配置表	54

1 概述

NuMicro™ NUC100系列是32位的内嵌ARM® Cortex™-M0核的微控制器，适用于工业控制和需要丰富的通信接口的应用领域，Cortex™-M0是ARM最新的32位嵌入式处理器，拥有与传统8051单片机之匹敌的价格优势。NuMicro™ NUC100 系列包括NUC100, NUC120, NUC130和NUC140。

NuMicro™ NUC130 Automotive Line带CAN功能，内嵌Cortex™-M0内核，最高可运行至50 MHz，内建32K/64K/128K字节的Flash存储器，以及4K/8K/16K字节SRAM，4K字节用于存储ISP引导代码的ROM，和4K字节的数据 Flash 存储器。另外还有丰富的外设，如定时器，看门狗定时器，RTC，PDMA，UART，SPI，I²C，I²S，PWM 定时器，GPIO，LIN，CAN，PS/2，12位ADC，模拟比较器，低电压复位控制和欠压检测功能。

Product Line	UART	SPI	I ² C	USB	LIN	CAN	PS/2	I ² S
NUC100	•	•	•				•	•
NUC120	•	•	•	•			•	•
NUC130	•	•	•		•	•	•	•
NUC140	•	•	•	•	•	•	•	•

表 1-1 所支持的接口列表

2 特性

该器件的功能依赖于产品线和他们的子系统产品。

2.1 NuMicro™ NUC130 特征 – Automotive Line

- 内核
 - ARM® Cortex™-M0 内核最高允许 50 MHz
 - 一个 24-位系统定时器
 - 支持低功耗睡眠模式
 - 单周期32位硬件乘法器
 - 嵌套向量中断控制器 (NVIC) 用于控制32个中断源, 每个中断源可设置为4个优先级
 - 支持串行线调试 (SWD) 带2个观察点/4个断点
- 内建 LDO, 宽电压工作范围 2.5 V 到 5.5 V
- Flash 存储器
 - 32K/64K/128K 字节 Flash 用于存储程序代码
 - 4KB flash 用于存储ISP引导代码
 - 支持在系统编程 (ISP)方式更新应用程序
 - 支持512 字节单页擦除
 - 在128K字节系统中可配置数据FLASH地址和大小, 在32K字节和64K字节系统中固定为4K字节数据
 - 通过SWD/ICE接口, 支持2 线 ICP升级方式
 - 支持外部编程器并行高速编程模式
- SRAM 存储器
 - 4K/8K/16K 字节内建 SRAM
 - 支持 PDMA 模式
- PDMA (Peripheral DMA)
 - 支持9通道 PDMA 用于SRAM和周边设备的自动数据传输
- 时钟控制
 - 针对不同应用可灵活选择时钟
 - 内部 22.1184 MHz 高速振荡器可用于系统运行
 - ◆ 在+25 °C, VDD = 5.0 V时, 精度校正到± 1 %
 - ◆ 在-40 °C ~ +85 °C 和 VDD = 2.5 V ~ 5.5 V范围内, 精度为± 3 %
 - 内部低功耗 10 KHz 低速振荡器用于看门狗及掉电模式唤醒等功能
 - 支持一组PLL, 高至 50 MHz, 用于高性能的系统运行
 - 外部 4~24 MHz 晶振输入用于精准的定时操作
 - 外部 32.768 kHz 晶振输入用于 RTC 及低功耗模式操作
- GPIO
 - 四种 I/O 模式:
 - ◆ 准双向模式
 - ◆ 推挽输出模式
 - ◆ 开漏输出模式
 - ◆ 高阻输入模式

- TTL/Schmitt 触发输入可选
- I/O 引脚可被配置为边沿/电平触发模式的中断源
- 支持大电流驱动和灌入 I/O 模式
- Timer
 - 支持4组32位定时器，每个定时器有一个24位向上计数定时器和一个8位预分频计数器
 - 每个定时器有独立的时钟源
 - 提供 one-shot, periodic, toggle and continuous 计数操作模式
 - 支持事件计数功能
 - 支持输入捕捉功能
- Watchdog Timer
 - 多路时钟源
 - 从1.6ms 到26.0sec 有8个可选的定时溢出周期(取决于所选的时钟源)
 - WDT 可用作掉电模式/睡眠模式的唤醒
 - 看门狗定时溢出的中断/复位选择
- RTC
 - 通过频率补偿寄存器(FCR) 支持软件频率补偿功能
 - 支持RTC计数(秒, 分, 小时) 及万年历功能(日, 月, 年)
 - 支持闹铃寄存器(秒, 分, 小时, 日, 月, 年)
 - 可选择为12小时制或24小时
 - 闰年自动识别
 - 支持周期时间滴答中断, 包括8个可选周期1/128, 1/64, 1/32, 1/16, 1/8, 1/4, 1/2 和 1 秒
 - 支持唤醒功能
- PWM/Capture
 - 内建四个16位PWM产生器, 可输出8路PWM或4组互补配对PWM
 - 每个PWM产生器配有一个时钟源选择器, 一个时钟分频器, 一个8位时钟预分频和一个用于互补配对PWM的死区发生器
 - 8路16位捕捉定时器(共享PWM定时器) 提供8路输入的上升/下降沿的捕捉功能
 - 支持捕捉(Capture)中断
- UART
 - 最多三组UART控制器
 - 支持流控(TXD, RXD, CTS 和 RTS)
 - UART0 带 64-字节 FIFO 用于高速模式
 - UART1/2 (可选) 带16-字节 FIFO 用于标准模式
 - 支持 IrDA (SIR) 和 LIN 功能
 - 支持 RS-485 9 位模式和方向控制
 - 可编程波特率发生器频率高至1/16系统时钟
 - 支持 PDMA 模式
- SPI
 - 最高支持4组 SPI 控制器
 - 主机速率高至 32 MHz, 从机高至 10 MHz (芯片工作在 5V 状态时)
 - 支持 SPI 主机/从机模式
 - 全双工同步串行数据传输
 - 可变数据长度(从1位到 32 位) 传输模式
 - 可设置MSB 或LSB 在前的传输模式

- 在时钟上升沿或下降沿接收还是发送是独立配置的
- 当作为主机时2条从机片选线，作为从机时1条从机片选线
- 支持 32-bit 传输模式下的字节睡眠模式
- 支持 PDMA 模式
- 支持三线无从机选择信号的双向接口

•I²C

- 最多支持2组 I²C 设备
- 主机/从机模式
- 主从机之间双向数据传输
- 多主机总线支持（无中心主机）
- 多主机间同时传输数据仲裁，避免总线上串行数据损坏
- 总线采用串行同步时钟，可实现设备之间以不同的速率传输
- 串行同步时钟可作为握手方式控制总线上数据暂停及恢复传送
- 可编程的时钟适用于不同速率控制
- I²C总线上支持多地址识别（4个从机地址带mask选项）

•I²S

- 外部音频 CODEC 接口
- 可作主机也可作从机模式
- 能处理 8, 16, 24 和 32 位字
- 支持单声道和立体声的音频数据
- 支持I²S 和 最高有效位数据格式
- 提供两组 8 字的FIFO数据缓存，一组用于发送，一组用于接收
- 缓冲区超过可编程边界时，产生中断请求
- 支持两组DMA请求，一组用于发送，另一组用于接收

•PS/2 设备控制器

- 禁止 Host 通信和请求发送检测
- 接收帧错误检测
- 可编程的 1 到 16 字节的发送缓冲以减少CPU的负担
- 数据接收的双缓冲
- 软件可控总线

•CAN 2.0

- 支持 CAN 2.0A 和 2.0B 协议
- 位传输速率最高至1M bit/s
- 32个报文对象
- 每个报文对象有其自己的标识符掩码
- 可编程的 FIFO 模式（链接报文对象）
- 可屏蔽中断
- 时间触发的CAN应用中禁用自动重传模式
- 支持掉电模式唤醒功能

•支持EBI（外部总线接口）（仅100-pin and 64-pin 封装系列）

- 可访问的空间：8位模式为64KB 或16位模式为 128KB
- 支持8bit/16bit 数据宽度
- 在16位数据宽度模式下支持字节写入

•ADC

- 12位ADC, 转换速率达 700K SPS
- 最多 8 通道单端模式输入或4 通道差分模式输入
- 单一扫描模式/单周期扫描模式/连续扫描模式
- 每个通道有独立的结果寄存器
- 扫描使能通道
- 阈电压侦测
- 软件编程或外部管脚触发开始转换
- 支持 PDMA 模式
- 模拟比较器(Analog Comparator)
 - 2组模拟比较器模块
 - 负端电位可选择外部输入或内部频带间隙电压
 - 比较结果改变可作为中断触发条件
 - 支持掉电模式唤醒功能
- 内建温度传感器, 1°C 分辨率
- 欠压检测(Brown-Out detector)
 - 支持四级检测电压: 4.5 V/3.8 V/2.7 V/2.2 V
 - 支持欠压中断和复位选择
- 低压复位
 - 阈电压: 2.0 V
- 工作温度: -40°C~85°C
- 封装:
 - 无铅封装(RoHS)
 - LQFP 100-pin / 64-pin / 48-pin

3 编号信息列表及管脚名称定义

3.1 NuMicro™ NUC130 产品选型指南

3.1.1 NuMicro™ NUC130 Automotive Line 选型指南

编号	APROM	RAM	Data Flash	ISP Loader ROM	I/O	Timer	各总线节目						I ² S	Comp.	PWM	ADC	RTC	EBI	ISP ICP	封装
							UART	SPI	I ² C	USB	LIN	CAN								
NUC130LC1CN	32 KB	4 KB	4 KB	4 KB	up to 35	4x32-bit	3	1	2	-	2	1	1	1	4	8x12-bit	v	-	v	LQFP48
NUC130LD2CN	64 KB	8 KB	4 KB	4 KB	up to 35	4x32-bit	3	1	2	-	2	1	1	1	4	8x12-bit	v	-	v	LQFP48
NUC130LE3CN	128 KB	16 KB	Definable	4 KB	up to 35	4x32-bit	3	1	2	-	2	1	1	1	4	8x12-bit	v	-	v	LQFP48
NUC130RC1CN	32 KB	4 KB	4 KB	4 KB	up to 49	4x32-bit	3	2	2	-	2	1	1	2	6	8x12-bit	v	v	v	LQFP64
NUC130RD2CN	64 KB	8 KB	4 KB	4 KB	up to 49	4x32-bit	3	2	2	-	2	1	1	2	6	8x12-bit	v	v	v	LQFP64
NUC130RD3CN	128 KB	16 KB	Definable	4 KB	up to 49	4x32-bit	3	2	2	-	2	1	1	2	6	8x12-bit	v	v	v	LQFP64
NUC130VE3CN	128 KB	16 KB	Definable	4 KB	up to 80	4x32-bit	3	4	2	-	2	1	1	2	8	8x12-bit	v	v	v	LQFP100

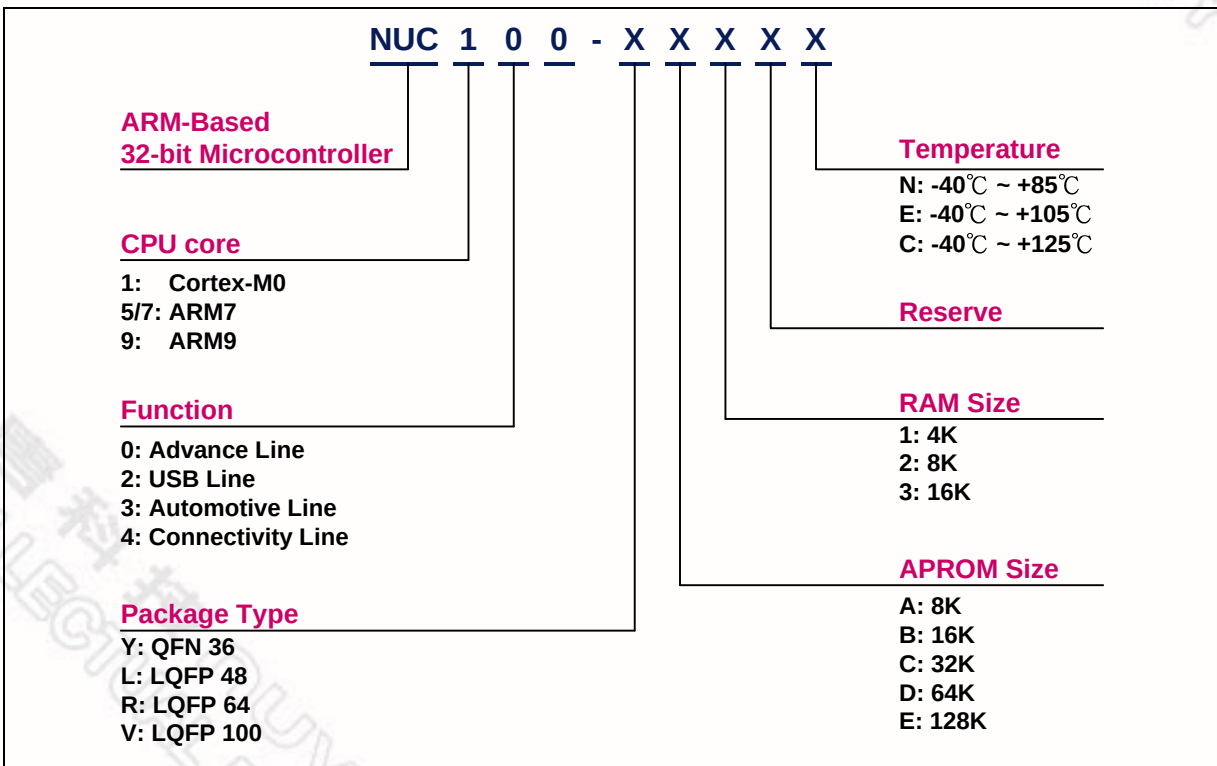


图 3-1 NuMicro™ NUC100 系列选型码

3.2 管脚配置

3.2.1 NuMicro™ NUC130 管脚图

3.2.1.1 NuMicro™ NUC130 LQFP 100 pin

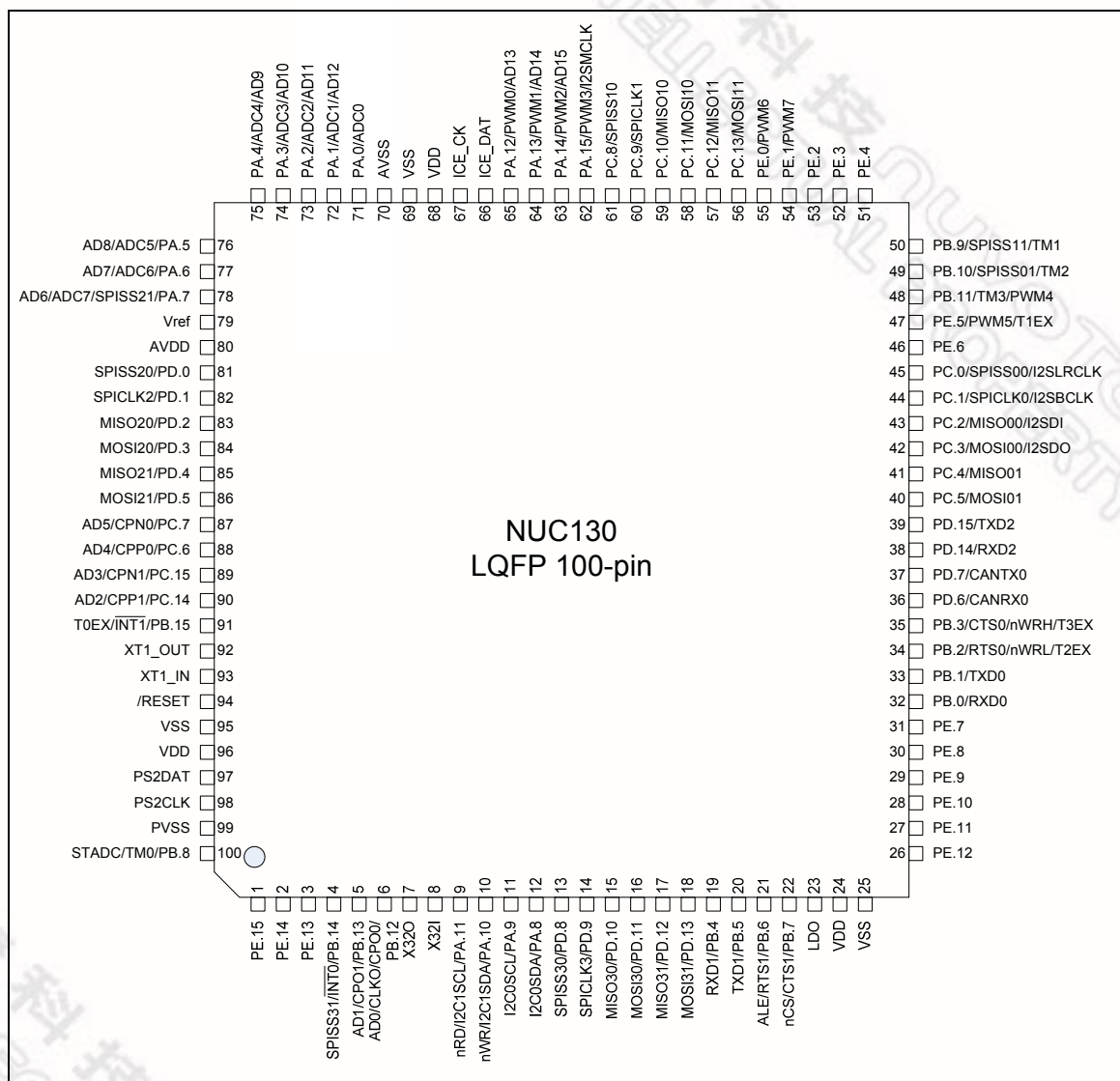


图 3-2 NuMicro™ NUC130 LQFP 100-pin 管脚图

3.2.1.2 NuMicro™ NUC130 LQFP 64 pin

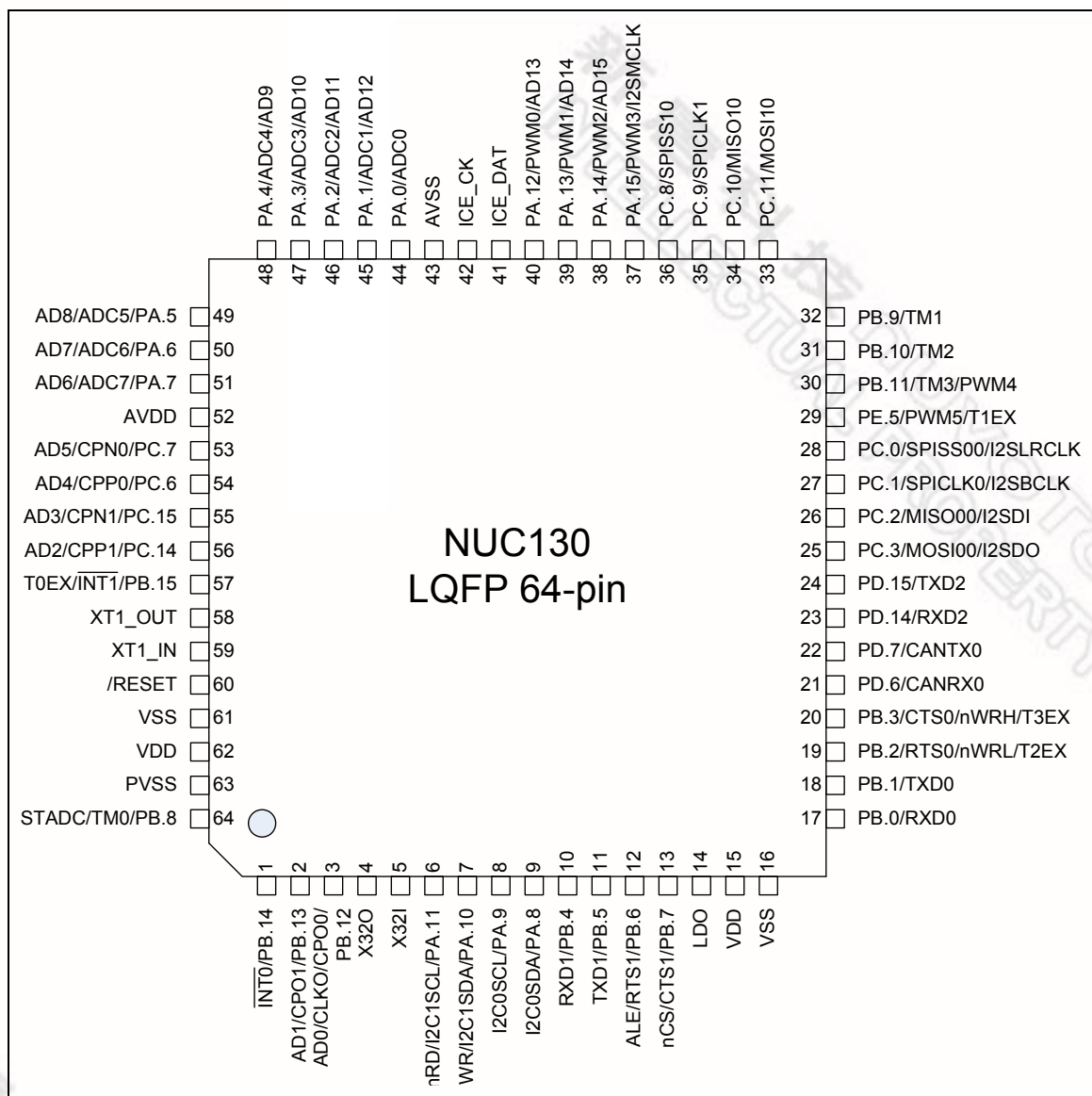


图 3-3 NuMicro™ NUC130 LQFP 64-pin 管脚图



3.2.1.3 NuMicro™ NUC130 LQFP 48 pin

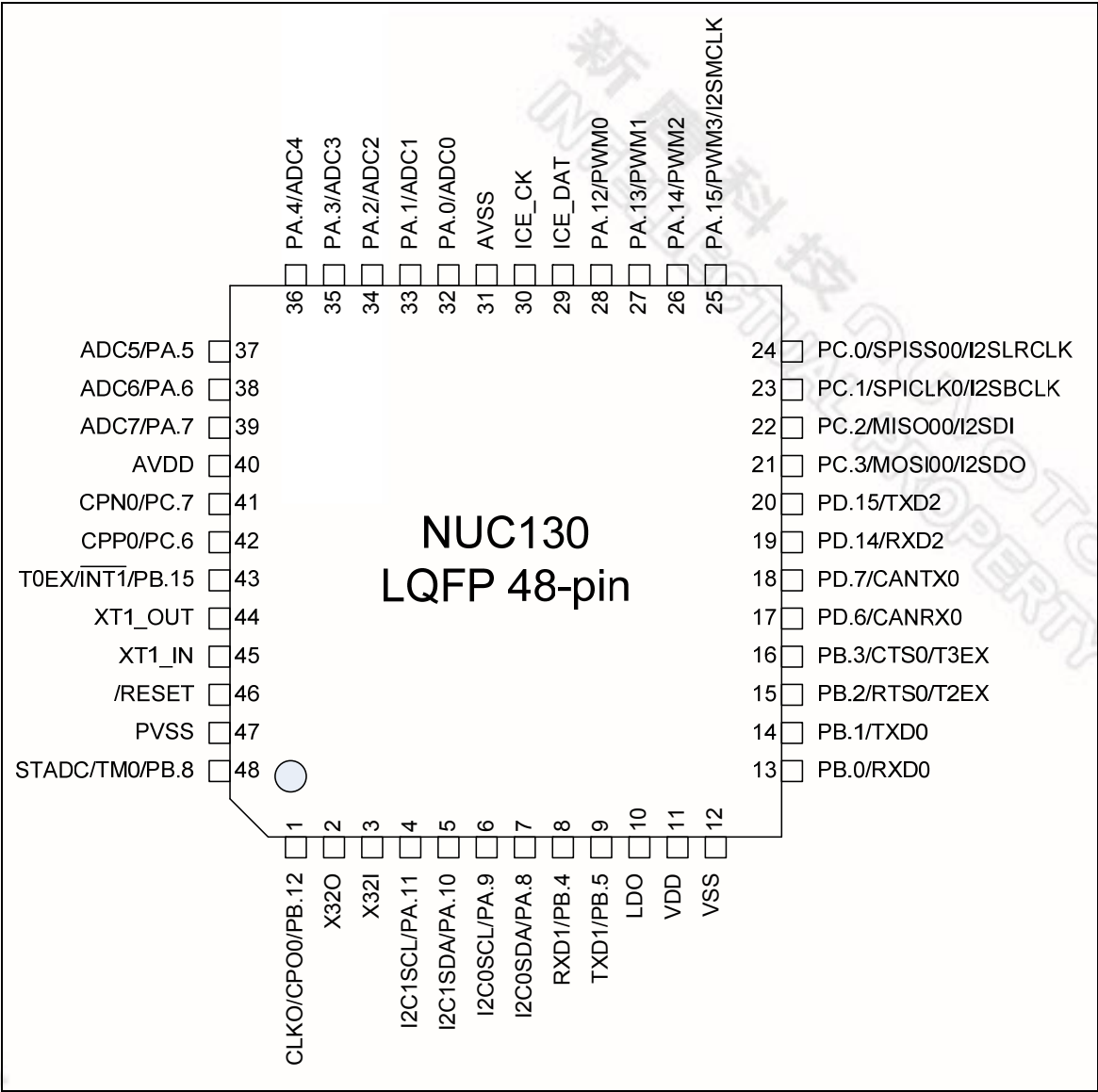


图 3-4 NuMicro™ NUC130 LQFP 48-pin 管脚图

3.3 管脚功能描述

3.3.1 NuMicro™ NUC130 管脚定义

3.3.1.1 NuMicro™ NUC130 管脚定义

管脚号			管脚名称	管脚类型		描述
LQFP 100	LQFP 64	LQFP 48				
1			PE.15	I/O		通用数字输入/输出管脚
2			PE.14	I/O		通用数字输入/输出管脚
3			PE.13	I/O		通用数字输入/输出管脚
4	1		PB.14	I/O		通用数字输入/输出管脚
			/INT0	I		/INT0: 外部中断1输入管脚
			SPISS31	I/O		SPISS31: SPI3 2 nd 从机选择管脚
5	2		PB.13	I/O		通用数字输入/输出管脚
			CPO1	O		Comparator1 输出管脚
			AD1	I/O		EBI 地址/数据总线 bit1
6	3	1	PB.12	I/O		通用数字输入/输出管脚
			CPO0	O		Comparator0 输出管脚
			CLKO	O		分频器输出管脚
			AD0	I/O		EBI 地址/数据总线 bit0
7	4	2	X32O	O		外部 32.768 kHz 晶振输出管脚
8	5	3	X32I	I		外部 32.768 kHz 晶振输入管脚
9	6	4	PA.11	I/O		通用数字输入/输出管脚
			I2C1SCL	I/O		I2C1SCL: I ² C1 时钟管脚
			nRD	O		EBI 读使能输出管脚
10	7	5	PA.10	I/O		通用数字输入/输出管脚
			I2C1SDA	I/O		I2C1SDA: I ² C1 数据输入/输出管脚
			nWR	O		EBI 写使能输出管脚
11	8	6	PA.9	I/O		通用数字输入/输出管脚
			I2C0SCL	I/O		I2C0SCL: I ² C0 时钟管脚

管脚号			管脚名称	管脚类型		描述
LQFP 100	LQFP 64	LQFP 48				
12	9	7	PA.8	I/O		通用数字输入/输出管脚
			I2C0SDA	I/O		I2C0SDA: I ² C0 数据输入/输出管脚
13			PD.8	I/O		通用数字输入/输出管脚
			SPISS30	I/O		SPISS30: SPI3 从机选择管脚
14			PD.9	I/O		通用数字输入/输出管脚
			SPICLK3	I/O		SPICLK3: SPI3 串行时钟管脚
15			PD.10	I/O		通用数字输入/输出管脚
			MISO30	I/O		MISO30: SPI3 MISO (主机输入, 从机输出) 脚
16			PD.11	I/O		通用数字输入/输出管脚
			MOSI30	I/O		MOSI30: SPI3 MOSI (主机输出, 从机输入) 脚
17			PD.12	I/O		通用数字输入/输出管脚
			MISO31	I/O		MISO31: SPI3 2 nd MISO (主机输入, 从机输出) 脚
18			PD.13	I/O		通用数字输入/输出管脚
			MOSI31	I/O		MOSI31: SPI3 2 nd MOSI (主机输出, 从机输入) 脚
19	10	8	PB.4	I/O		通用数字输入/输出管脚
			RXD1	I		RXD1: UART1 数据接收输入管脚
20	11	9	PB.5	I/O		通用数字输入/输出管脚
			TXD1	O		TXD1: UART1 数据发送输出管脚
21	12		PB.6	I/O		通用数字输入/输出管脚
			RTS1	O		RTS1: UART1 请求发送输出管脚
			ALE	O		EBI 地址锁存使能输出管脚
22	13		PB.7	I/O		通用数字输入/输出管脚
			CTS1	I		CTS1: UART1 清发送输出管脚
			nCS	O		EBI 片选使能输出管脚
23	14	10	LDO	P		LDO 输出管脚
24	15	11	VDD	P		电源供应管脚, 为IO端口、内部PLL电路LDO源和数字功能提供电源
25	16	12	VSS	P		地

管脚号			管脚名称	管脚类型		描述
LQFP 100	LQFP 64	LQFP 48				
26			PE.12	I/O		通用数字输入/输出管脚
27			PE.11	I/O		通用数字输入/输出管脚
28			PE.10	I/O		通用数字输入/输出管脚
29			PE.9	I/O		通用数字输入/输出管脚
30			PE.8	I/O		通用数字输入/输出管脚
31			PE.7	I/O		通用数字输入/输出管脚
32	17	13	PB.0	I/O		通用数字输入/输出管脚
			RXD0	I		RXD0: UART0 数据接收输入管脚
33	18	14	PB.1	I/O		通用数字输入/输出管脚
			TXD0	O		TXD0: UART0 数据发送输出管脚
34	19	15	PB.2	I/O		通用数字输入/输出管脚
			RTS0	O		RTS0: UART0 请求发送输出管脚
			nWRL	O		EBI 低字节写使能输出管脚
			T2EX	I		Timer2 外部捕捉输入管脚
35	20	16	PB.3	I/O		通用数字输入/输出管脚
			CTS0	I		CTS0: UART0 清发送输入管脚
			nWRH	O		EBI 高字节写使能输出管脚
			T3EX	I		Timer3 外部捕捉输入管脚
36	21	17	PD.6	I/O		通用数字输入/输出管脚
			CANRX0	I		CAN Bus0 RX 输入
37	22	18	PD.7	I/O		通用数字输入/输出管脚
			CANTX0	O		CAN Bus0 TX 输出
38	23	19	PD.14	I/O		通用数字输入/输出管脚
			RXD2	I		RXD2: UART2 数据接收输入管脚
39	24	20	PD.15	I/O		通用数字输入/输出管脚
			TXD2	O		TXD2: UART2 数据发送输出管脚
40			PC.5	I/O		通用数字输入/输出管脚

管脚号			管脚名称	管脚类型		描述
LQFP 100	LQFP 64	LQFP 48				
			MOSI01	I/O		MOSI01: SPI0 2 nd MOSI (主机输出, 从机输入) 脚
41			PC.4	I/O		通用数字输入/输出管脚
			MISO01	I/O		MISO01: SPI0 2 nd MISO (主机输入, 从机输出) 脚
42	25	21	PC.3	I/O		通用数字输入/输出管脚
			MOSI00	I/O		MOSI00: SPI0 MOSI (主机输出, 从机输入) 脚
			I2SDO	O		I2SDO: I ² S 数据输出
43	26	22	PC.2	I/O		通用数字输入/输出管脚
			MISO00	I/O		MISO00: SPI0 MISO (主机输入, 从机输出) 脚
			I2SDI	I		I2SDI: I ² S 数据输入
44	27	23	PC.1	I/O		通用数字输入/输出管脚
			SPICLK0	I/O		SPICLK0: SPI0 串行时钟管脚
			I2SBCLK	I/O		I2SBCLK: I ² S bit 时钟管脚
45	28	24	PC.0	I/O		通用数字输入/输出管脚
			SPISS00	I/O		SPISS00: SPI0 从机选择管脚
			I2SLRCLK	I/O		I2SLRCLK: I ² S 左右声道时钟
46			PE.6	I/O		通用数字输入/输出管脚
47	29		PE.5	I/O		通用数字输入/输出管脚
			PWM5	I/O		PWM5: PWM 输出/Capture 输入
			T1EX	I		Timer1 外部捕捉输入管脚
48	30		PB.11	I/O		通用数字输入/输出管脚
			TM3	I/O		TM3: Timer3 事件计数输入/切换输出
			PWM4	I/O		PWM4: PWM 输出/Capture输入
49	31		PB.10	I/O		通用数字输入/输出管脚
			TM2	I/O		TM2: Timer2 事件计数输入/切换输出
			SPISS01	I/O		SPISS01: SPI0 2 nd 从机选择管脚
50	32		PB.9	I/O		通用数字输入/输出管脚
			TM1	I/O		TM1: Timer1 事件计数输入/切换输出

管脚号			管脚名称	管脚类型		描述
LQFP 100	LQFP 64	LQFP 48				
			SPISS11	I/O		SPISS11: SPI1 2 nd 从机选择管脚
51			PE.4	I/O		通用数字输入/输出管脚
52			PE.3	I/O		通用数字输入/输出管脚
53			PE.2	I/O		通用数字输入/输出管脚
54			PE.1	I/O		通用数字输入/输出管脚
			PWM7	I/O		PWM7: PWM 输出/Capture 输入
55			PE.0	I/O		通用数字输入/输出管脚
			PWM6	I/O		PWM6: PWM 输出/Capture 输入
56			PC.13	I/O		通用数字输入/输出管脚
			MOSI11	I/O		MOSI11: SPI1 2 nd MOSI (主机输出, 从机输入) 脚
57			PC.12	I/O		通用数字输入/输出管脚
			MISO11	I/O		MISO11: SPI1 2 nd MISO (主机输入, 从机输出) 脚
58	33		PC.11	I/O		通用数字输入/输出管脚
			MOSI10	I/O		MOSI10: SPI1 MOSI (主机输出, 从机输入) 脚
59	34		PC.10	I/O		通用数字输入/输出管脚
			MISO10	I/O		MISO10: SPI1 MISO (主机输入, 从机输出) 脚
60	35		PC.9	I/O		通用数字输入/输出管脚
			SPICLK1	I/O		SPICLK1: SPI1 串行时钟管脚
61	36		PC.8	I/O		通用数字输入/输出管脚
			SPISS10	I/O		SPISS10: SPI1 从机选择管脚
			MCLK	O		EBI 时钟输出
62	37	25	PA.15	I/O		通用数字输入/输出管脚
			PWM3	I/O		PWM3: PWM 输出/Capture 输入
			I2SMCLK	O		I2SMCLK: I ² S 主机时钟输出管脚
63	38	26	PA.14	I/O		通用数字输入/输出管脚
			PWM2	I/O		PWM2: PWM 输出/Capture 输入
			AD15	I/O		EBI 地址/数据总线 bit15

管脚号			管脚名称	管脚类型		描述
LQFP 100	LQFP 64	LQFP 48				
64	39	27	PA.13	I/O		通用数字输入/输出管脚
			PWM1	I/O		PWM1: PWM 输出/Capture 输入
			AD14	I/O		EBI 地址/数据总线 bit14
65	40	28	PA.12	I/O		通用数字输入/输出管脚
			PWM0	I/O		PWM0: PWM 输出/Capture 输入
			AD13	I/O		EBI 地址/数据总线 bit13
66	41	29	ICE_DAT	I/O		调试器的串行数据管脚
67	42	30	ICE_CK	I		调试器的串行时钟管脚
68			VDD	P		电源供应管脚，为IO端口、内部PLL电路LDO源和数字电路提供电源
69			VSS	P		地
70	43	31	AVSS	AP		模拟电路地
71	44	32	PA.0	I/O		通用数字输入/输出管脚
			ADC0	AI		ADC0: ADC 模拟输入
72	45	33	PA.1	I/O		通用数字输入/输出管脚
			ADC1	AI		ADC1: ADC 模拟输入
			AD12	I/O		EBI 地址/数据总线 bit12
73	46	34	PA.2	I/O		通用数字输入/输出管脚
			ADC2	AI		ADC2: ADC 模拟输入
			AD11	I/O		EBI 地址/数据总线 bit11
74	47	35	PA.3	I/O		通用数字输入/输出管脚
			ADC3	AI		ADC3: ADC 模拟输入
			AD10	I/O		EBI 地址/数据总线 bit10
75	48	36	PA.4	I/O		通用数字输入/输出管脚
			ADC4	AI		ADC4: ADC 模拟输入
			AD9	I/O		EBI 地址/数据总线 bit9
76	49	37	PA.5	I/O		通用数字输入/输出管脚
			ADC5	AI		ADC5: ADC 模拟输入

管脚号			管脚名称	管脚类型		描述
LQFP 100	LQFP 64	LQFP 48				
			AD8	I/O		EBI 地址/数据总线 bit8
77	50	38	PA.6	I/O		通用数字输入/输出管脚
			ADC6	AI		ADC6: ADC 模拟输入
			AD7	I/O		EBI 地址/数据总线 bit7
78	51	39	PA.7	I/O		通用数字输入/输出管脚
			ADC7	AI		ADC7: ADC 模拟输入
			SPISS21	I/O		SPISS21: SPI2 2 nd 从机选择管脚
			AD6	I/O		EBI 地址/数据总线 bit6
79			VREF	AP		ADC 参考电压输入
80	52	40	AVDD	AP		内部模拟电路电源
81			PD.0	I/O		通用数字输入/输出管脚
			SPISS20	I/O		SPISS20: SPI2 从机选择管脚
82			PD.1	I/O		通用数字输入/输出管脚
			SPICLK2	I/O		SPICLK2: SPI2 串行时钟管脚
83			PD.2	I/O		通用数字输入/输出管脚
			MISO20	I/O		MISO20: SPI2 MISO (主机输入, 从机输出) 脚
84			PD.3	I/O		通用数字输入/输出管脚
			MOSI20	I/O		MOSI20: SPI2 MOSI (主机输出, 从机输入) 脚
85			PD.4	I/O		通用数字输入/输出管脚
			MISO21	I/O		MISO21: SPI2 2 nd MISO (主机输入, 从机输出) 脚
86			PD.5	I/O		通用数字输入/输出管脚
			MOSI21	I/O		MOSI21: SPI2 2 nd MOSI (主机输出, 从机输入) 脚
87	53	41	PC.7	I/O		通用数字输入/输出管脚
			CPN0	AI		CPN0: Comparator0 负端输入管脚
			AD5	I/O		EBI 地址/数据总线 bit5
88	54	42	PC.6	I/O		通用数字输入/输出管脚
			CPP0	AI		CPP0: Comparator0 正端输入管脚

管脚号			管脚名称	管脚类型		描述
LQFP 100	LQFP 64	LQFP 48				
			AD4	I/O		EBI 地址/数据总线 bit4
89	55		PC.15	I/O		通用数字输入/输出管脚
			CPN1	AI		CPN1: Comparator1 负端输入管脚
			AD3	I/O		EBI 地址/数据总线 bit3
90	56		PC.14	I/O		通用数字输入/输出管脚
			CPP1	AI		CPP1: Comparator1 正端输入管脚
			AD2	I/O		EBI 地址/数据总线 bit2
91	57	43	PB.15	I/O		通用数字输入/输出管脚
			/INT1	I		/INT1: 外部中断0输入管脚
			T0EX	I		Timer0 外部捕捉输入
92	58	44	XT1_OUT	O		外部 4~24 MHz 晶振输出管脚
93	59	45	XT1_IN	I		外部 4~24 MHz 晶振输入管脚
94	60	46	/RESET	I		外部复位输入：低有效，置低复位MCU为初始状态，带内部上拉。
95	61		VSS	P		地
96	62		VDD	P		电源供应引脚，为IO端口、内部PLL电路LDO源和数字电路提供电源
97			PS2DAT	I/O		PS/2 数据管脚
98			PS2CLK	I/O		PS/2 时钟管脚
99	63	47	PVSS	P		PLL 地
100	64	48	PB.8	I/O		通用数字输入/输出管脚
			STADC	I		STADC: ADC 外部触发输入。
			TM0	I/O		TM0: Timer0 事件计数输入/切换输出

注：管脚类型 I = 数字输入 (Digital Input), O = 数字输出 (Digital Output); AI= 模拟输入 (Analog Input); P=电源管脚 (Power Pin); AP= 模拟电源 (Analog Power)



4 框图

4.1 NuMicro™NUC130 框图

4.1.1 NuMicro™ NUC130 框图

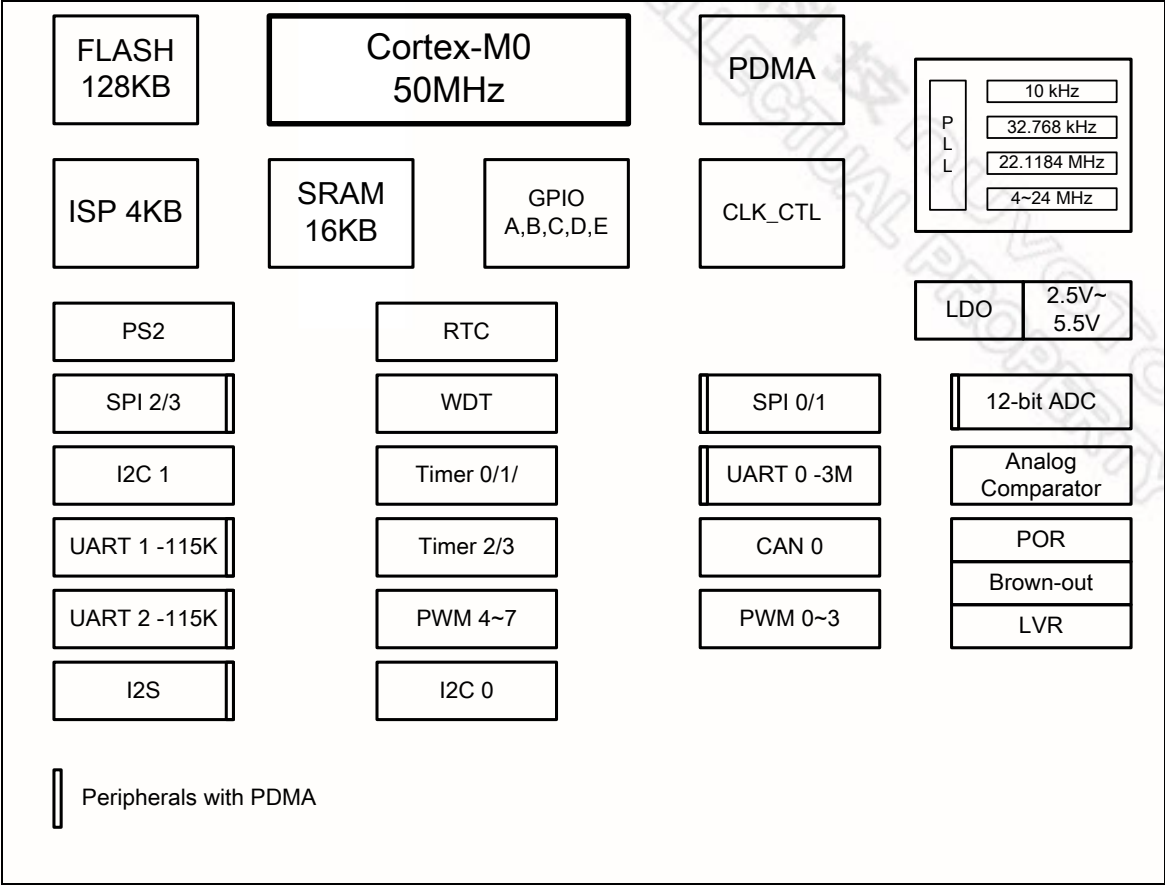


图 4-1 NuMicro™ NUC130 框图

5 功能描述

5.1 ARM® Cortex™-M0 内核

Cortex™-M0处理器是32位可配置的多级流水线RISC处理器。它有 AMBA、AHB-Lite 接口和嵌套向量中断控制器（NVIC），具有可选的硬件调试功能，可以执行Thumb指令，并与其它Cortex-M系列兼容。支持两种模式-Thread 模式与 Handler 模式。异常时系统进入 Handler 模式。从 Handler 模式返回时，执行异常返回。复位时系统进入Thread 模式。Thread 模式也可由异常返回时进入。图 5-1为处理器的功能图。

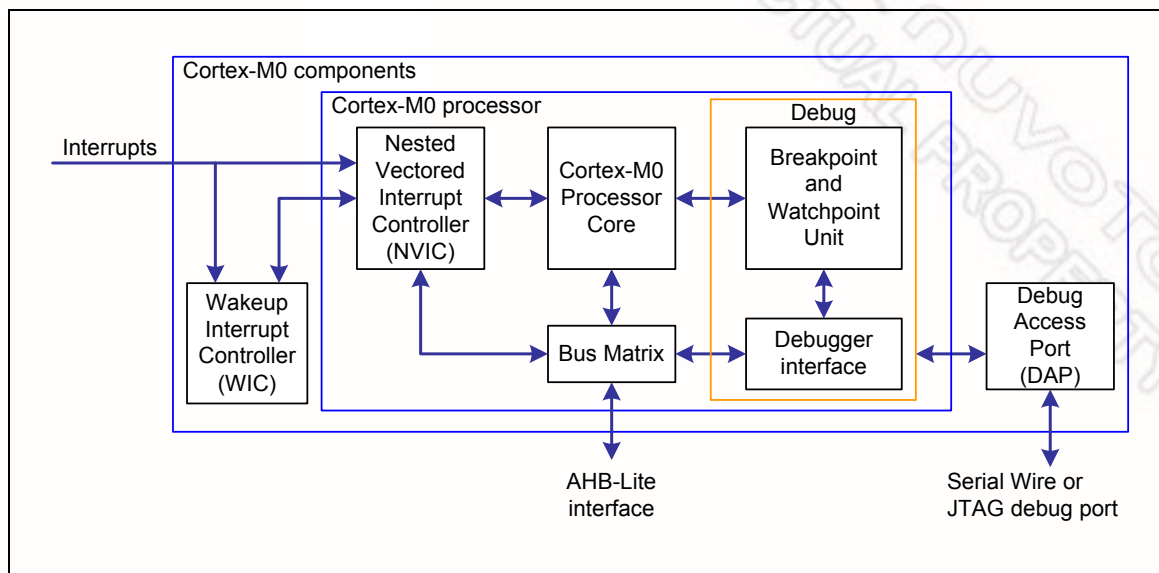


图 5-1 功能框图

设备提供：

- 低门数处理器特征：
 - ◆ ARMv6-M Thumb® 指令集
 - ◆ Thumb-2 技术
 - ◆ ARMv6-M 兼容 24-bit SysTick 定时器
 - ◆ 32-bit 硬件乘法器
 - ◆ 系统接口支持小端（little-endian）数据访问
 - ◆ 准确而及时的中断处理能力
 - ◆ 加载、存储多个数据和多周期乘法指令可被终止然后重新开始从而实现快速中断处理
 - ◆ C 应用程序二进制接口的异常兼容模式（C-ABI）。这个 ARMv6-M 的模式允许用户使用纯C函数实现中断处理。
 - ◆ 使用中断唤醒（WFI）与事件唤醒（WFE）指令进入低功耗的休眠模式，或者从

文件发布时间：2011年6月22日

版本 V3.01

中断退出休眠模式

- NVIC 特征：
 - ◆ 32 个外部中断，每个中断具有4级优先级
 - ◆ 专用的不可屏蔽中断（NMI）
 - ◆ 同时支持电平和脉冲中断触发
 - ◆ 中断唤醒控制器（WIC），支持极低功耗休眠模式
- 调试支持
 - ◆ 四个硬件断点
 - ◆ 两个观察点
 - ◆ 用于非侵入式代码分析的程序计数采样寄存器（PCSR）
 - ◆ 单步和向量捕获能力
- 总线接口：
 - ◆ 提供简单的集成到所有系统外设和存储器的单一32位 AMBA-3 ABH-Lite 系统接口
 - ◆ 支持DAP (Debug Access Port) 的单一32位的从机端口

5.2 系统管理器

5.2.1 概述

系统管理器包括如下功能：

- 系统复位
- 系统内存映射
- 产品ID、芯片复位、模块功能复位和多功能管脚控制的系统管理寄存器
- 系统定时器 (SysTick)
- 嵌套向量中断控制器 (NVIC)
- 系统控制寄存器

5.2.2 系统复位

下列任一情况发生时，系统复位，复位标志由寄存器 RSTSRC 读出。

- 上电复位
- 复位脚（/RESET）上有低电平
- 看门狗复位
- 低压复位
- 欠压检测器复位
- CPU 复位
- 系统复位

系统复位和上电复位使整个芯片复位，包括所有外设。系统复位与上电复位的区别在于外部晶振电路与 ISPCON.BS 位。系统复位不复位外部晶振电路和 ISPCON.BS 位，上电复位可以。

5.2.3 系统电源分配

该器件的电源分为两个部分：

- 由 AVDD 和 AVSS 提供的模拟电源，为模拟部分工作提供电压。
- 由 VDD 和 VSS 提供的数字电源，提供一个固定的 2.5V 的数字电源，用于数字操作和 I/O 引脚的内部稳压电源。

内部电压调节器输出，LDO 和 VDD33，需要在相应的引脚上外接电容。模拟电源（AVDD）的电压电平必须和数字电源（VDD）的一样。錯誤! 找不到参照來源。为 NuMicro™ NUC130 的电源分配图。

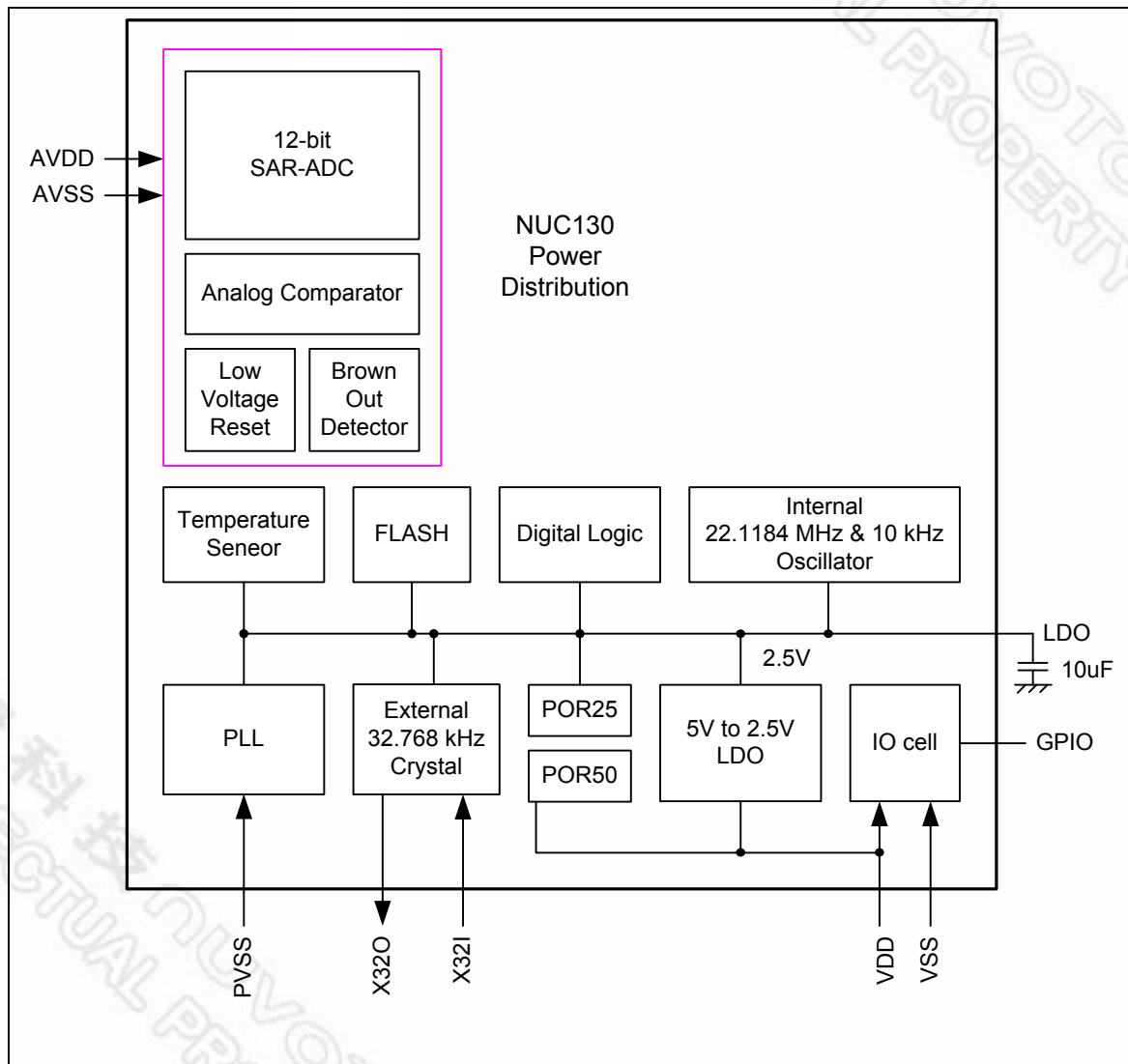


图 5-2 NuMicro™ NUC130 电源分配图

5.2.4 系统内存映射

NuMicro™ NUC100 系列提供 4G-字节的寻址空间。内存地址分配情况见下表。对各片上外设的详细的寄存器描述，内存空间，和编程指南，稍后章节将有详细描述。NuMicro™ NUC100 系列仅支持小端数据格式。

地址空间	标志	控制器
Flash & SRAM 内存空间		
0x0000_0000 – 0x0001_FFFF	FLASH_BA	FLASH 内存空间 (128KB)
0x2000_0000 – 0x2000_3FFF	SRAM_BA	SRAM 内存空间 (16KB)
0x6000_0000 – 0x6001_FFFF	EXTMEM_BA	外部存储空间 (128KB)
AHB Controllers Space (0x5000_0000 – 0x501F_FFFF)		
0x5000_0000 – 0x5000_01FF	GCR_BA	系统全局控制寄存器
0x5000_0200 – 0x5000_02FF	CLK_BA	时钟控制寄存器
0x5000_0300 – 0x5000_03FF	INT_BA	多路中断控制寄存器
0x5000_4000 – 0x5000_7FFF	GPIO_BA	GPIO 控制寄存器
0x5000_8000 – 0x5000_BFFF	PDMA_BA	外设 DMA 控制寄存器
0x5000_C000 – 0x5000_FFFF	FMC_BA	Flash 内存控制寄存器
0x5001_0000 – 0x5001_03FF	EBI_BA	外部总线接口控制寄存器
APB1 控制器空间 (0x4000_0000 ~ 0x400F_FFFF)		
0x4000_4000 – 0x4000_7FFF	WDT_BA	看门狗控制寄存器
0x4000_8000 – 0x4000_BFFF	RTC_BA	RTC 控制寄存器
0x4001_0000 – 0x4001_3FFF	TMR01_BA	Timer0/Timer1 控制寄存器
0x4002_0000 – 0x4002_3FFF	I2C0_BA	I ² C0 接口控制寄存器
0x4003_0000 – 0x4003_3FFF	SPI0_BA	带主/从功能的SPI0 控制寄存器
0x4003_4000 – 0x4003_7FFF	SPI1_BA	带主/从功能的SPI1 控制寄存器
0x4004_0000 – 0x4004_3FFF	PWMA_BA	PWM0/1/2/3 控制寄存器
0x4005_0000 – 0x4005_3FFF	UART0_BA	UART0 控制寄存器

0x4006_0000 – 0x4006_3FFF	USBD_BA	USB 2.0 FS 设备控制寄存器
0x400D_0000 – 0x400D_3FFF	ACMP_BA	模拟比较控制寄存器
0x400E_0000 – 0x400E_FFFF	ADC_BA	ADC 控制寄存器
APB2 控制器空间 (0x4010_0000 ~ 0x401F_FFFF)		
0x4010_0000 – 0x4010_3FFF	PS2_BA	PS/2 接口控制寄存器
0x4011_0000 – 0x4011_3FFF	TMR23_BA	Timer2/Timer3 控制寄存器
0x4012_0000 – 0x4012_3FFF	I2C1_BA	I ² C1 接口控制寄存器
0x4013_0000 – 0x4013_3FFF	SPI2_BA	带主/从功能的SPI2 控制寄存器
0x4013_4000 – 0x4013_7FFF	SPI3_BA	带主/从功能的SPI3 控制寄存器
0x4014_0000 – 0x4014_3FFF	PWMB_BA	PWM4/5/6/7 控制寄存器
0x4015_0000 – 0x4015_3FFF	UART1_BA	UART1 控制寄存器
0x4015_4000 – 0x4015_7FFF	UART2_BA	UART2 控制寄存器
0x4018_0000 – 0x4018_3FFF	CAN0_BA	CAN0 总线控制寄存器
0x401A_0000 – 0x401A_3FFF	I2S_BA	I ² S 接口控制寄存器
系统控制器空间 (0xE000_E000 ~ 0xE000_EFFF)		
0xE000_E010 – 0xE000_E0FF	SCS_BA	System 定时器控制寄存器
0xE000_E100 – 0xE000_ECFF	SCS_BA	外部中断控制器控制寄存器
0xE000_ED00 – 0xE000_ED8F	SCS_BA	System 控制寄存器

表 5-1 片上控制器的地址空间分配

5.2.5 系统定时器 (SysTick)

Cortex-M0 包含系统定时器: SysTick。SysTick 提供一种简单的24位写清零、递减、自装载同时具有可灵活控制机制的计数器。该计数器可用作实时系统(RTOS) 的滴答定时器或一个简单的计数器。

当系统定时器使能后, 将从 SysTick 的当前值寄存器 (SYST_CVR) 的值向下计数到0, 并在下一个时钟周期, 重新加载 SysTick 重新加载值寄存器 (SYST_RVR) 的值。当计数器减到0时, 标志位 COUNTFLAG置位, 读 COUNTFLAG 位使其清零。

复位后, SYST_CVR 的值未知。使能前, 软件应该向寄存器写入值清零。这样确保定时器以 SYST_RVR 的值计数, 而非任意值。

若 SYST_RVR 为0, 在重新加载后, 定时器将保持当前值0。这个功能可以在计数器使能后用来禁用独立的功能。

详情请参考 “ARM® Cortex™-M0 Technical Reference Manual” 与 “ARM® v6-M Architecture Reference Manual”。

5.2.6 嵌套向量中断控制器 (NVIC)

Cortex-M0 提供中断控制器，用于总体管理异常，称之为“嵌套向量中断控制器 (NVIC)”。NVIC 和处理器内核紧密相连，它提供以下特征：

- 支持嵌套和向量中断
- 自动保存和恢复处理器状态
- 动态改变优先级
- 简化的和确定的中断时间

NVIC 依照优先级处理所有支持的异常，所有异常在“处理器模式”处理。NVIC 结构支持 32(IRQ[31:0]) 个离散中断，每个中断可以支持 4 级离散中断优先级。所有的中断和大多数系统异常可以配置为不同优先级。当中断发生时，NVIC 将比较新中断与当前中断的优先级，如果新中断优先级高，则立即处理新中断。

当接受任何中断时，ISR 的开始地址可从内存的向量表中取得。不需要确定哪个中断被响应，也不要软件分配相关中断服务程序 (ISR) 的开始地址。当开始地址取得时，NVIC 将自动保存处理状态到栈中，包括以下寄存器“PC, PSR, LR, R0~R3, R12”的值。在 ISR 结束时，NVIC 将从栈中恢复相关寄存器的值，进行正常操作，因此花费少量且确定的时间处理中断请求。

NVIC 支持末尾连锁“Tail Chaining”，有效处理背对背中断“back-to-back interrupts”，即无需保存和恢复当前状态从而减少在切换当前 ISR 时的延迟时间。NVIC 还支持迟到“Late Arrival”，改善同时发生的 ISR 的效率。当较高优先级中断请求发生在当前 ISR 开始执行之前（保持处理器状态和获取起始地址阶段），NVIC 将立即处理更高优先级的中断，从而提高了实时性。

详情请参考“ARM® Cortex™-M0 Technical Reference Manual”与“ARM® v6-M Architecture Reference Manual”。

5.2.6.1 异常模式和系统中断映射

NuMicro™ NUC100 系列支持

异常名称	向量号	优先级
Reset	1	-3
NMI	2	-2
Hard Fault	3	-1
Reserved	4 ~ 10	保留
SVCall	11	可配置
Reserved	12 ~ 13	保留
PendSV	14	可配置
SysTick	15	可配置
Interrupt (IRQ0 ~ IRQ31)	16 ~ 47	可配置

表 5-2 所列的异常模式。与所有中断一样，软件可以对其中一些中断设置4级优先级。最高优先级为“0”，最低优先级为“3”，所有用户可配置的优先级的默认值为“0”。 注意：优先级为“0”在整个系统中为第4优先级，排在“Reset”，“NMI”与“Hard Fault”之后。

异常名称	向量号	优先级
Reset	1	-3
NMI	2	-2
Hard Fault	3	-1
Reserved	4 ~ 10	保留
SVCall	11	可配置
Reserved	12 ~ 13	保留
PendSV	14	可配置
SysTick	15	可配置
Interrupt (IRQ0 ~ IRQ31)	16 ~ 47	可配置

表 5-2 异常模式

向量号	中断号 (Bit in Interrupt Registers)	中断名称	源 IP	中断描述
-----	-------------------------------------	------	------	------

0 ~ 15	-	-	-	系统异常
16	0	BOD_OUT	Brown-Out	欠压检测中断
17	1	WDT_INT	WDT	看门狗定时器中断
18	2	EINT0	GPIO	PB.14 管脚上的外部信号中断
19	3	EINT1	GPIO	PB.15 管脚上的外部信号中断
20	4	GPAB_INT	GPIO	PA[15:0]/PB[13:0] 的外部信号中断
21	5	GPCDE_INT	GPIO	PC[15:0]/PD[15:0]/PE[15:0] 的外部信号中断
22	6	PWMA_INT	PWM0~3	PWM0, PWM1, PWM2 与 PWM3 中断
23	7	PWMB_INT	PWM4~7	PWM4, PWM5, PWM6 与 PWM7 中断
24	8	TMR0_INT	TMR0	Timer 0 中断
25	9	TMR1_INT	TMR1	Timer 1 中断
26	10	TMR2_INT	TMR2	Timer 2 中断
27	11	TMR3_INT	TMR3	Timer 3 中断
28	12	UART02_INT	UART0/2	UART0 与 UART2 中断
29	13	UART1_INT	UART1	UART1 中断
30	14	SPI0_INT	SPI0	SPI0 中断
31	15	SPI1_INT	SPI1	SPI1 中断
32	16	SPI2_INT	SPI2	SPI2 中断
33	17	SPI3_INT	SPI3	SPI3 中断
34	18	I2C0_INT	I ² C0	I ² C0 中断
35	19	I2C1_INT	I ² C1	I ² C1 中断
36	20	CAN0_INT	CAN0	CAN0 中断
37	21	Reserved	Reserved	保留
38	22	Reserved	Reserved	保留
39	23	USB_INT	USBD	USB 2.0 FS 设备中断
40	24	PS2_INT	PS/2	PS/2 中断
41	25	ACMP_INT	ACMP	模拟比较器-0 或 模拟比较器-1 中断
42	26	PDMA_INT	PDMA	PDMA 中断
43	27	I2S_INT	I ² S	I ² S 中断
44	28	PWRWU_INT	CLKC	从掉电状态唤醒的时钟控制器中断

45	29	ADC_INT	ADC	ADC 中断
46	30	Reserved	Reserved	保留
47	31	RTC_INT	RTC	RTC 中断

表 5-3 系统中断映射

5.2.6.2 向量表

响应中断时，处理器自动从内存的向量表中取出中断服务例程（ISR）的起始地址。对于 ARMv6-M，向量表的基地址为 0x00000000。向量表包括复位后堆栈的初始值以及所有异常处理器的入口地址。向量号表示处理异常的先后次序。

向量表字偏移量	描述
0	SP_main – 主栈指针
向量号	异常入口指针，用向量号表示

表 5-4 向量表格式

5.2.6.3 操作说明

通过写相应中断使能置位寄存器或清使能寄存器，可以使能 NVIC 中断或禁用 NVIC 中断，这些寄存器通过写 1 使能和写 1 清零，寄存器读取返回当前相应中断的使能状态，当中断禁用时，中断声明将使中断挂起，因此中断不被激活，如果在禁用时中断被激活，该中断就保持在激活状态，直到通过复位或异常返回来清除。清使能位可以阻止新的相应中断被激活。

NVIC 中断可以使用互补的寄存器对来挂起/取消挂起以使能/禁用这些中断，这些寄存器分别为 Set-Pending Register 与 Clear-Pending，可以写 1 使能和写 1 禁用，这些寄存器读取返回当前相应中断的状态。寄存器 Clear-Pending 在中断响应时的不影响执行状态。

NVIC 中断依次更新32位寄存器中的各个8位字段（每个寄存器支持4个中断）。

与 NVIC 相关的通用寄存器都可以在内存系统控制空间寄存器（SCS_BA）其中的一块寄存器区域中设置，下一节将作出描述。

5.3 时钟控制器

5.3.1 概述

时钟控制器为整个芯片提供时钟源，包括系统时钟和所有外围设备时钟，该控制器还通过个别时钟的开或关，时钟源选择和分频器来进行功耗控制。CPU 使能 PWR_DOWN_EN 位后，同时CPU Cortex-M0 内核执行 WFI 指令，芯片将进入掉电模式，直到唤醒中断发生，芯片才会退出掉电模式。在掉电模式下，时钟控制器关闭外部 4~24 MHz 晶振和内部 22.1184 MHz 振荡器，以降低整个系统的功耗。

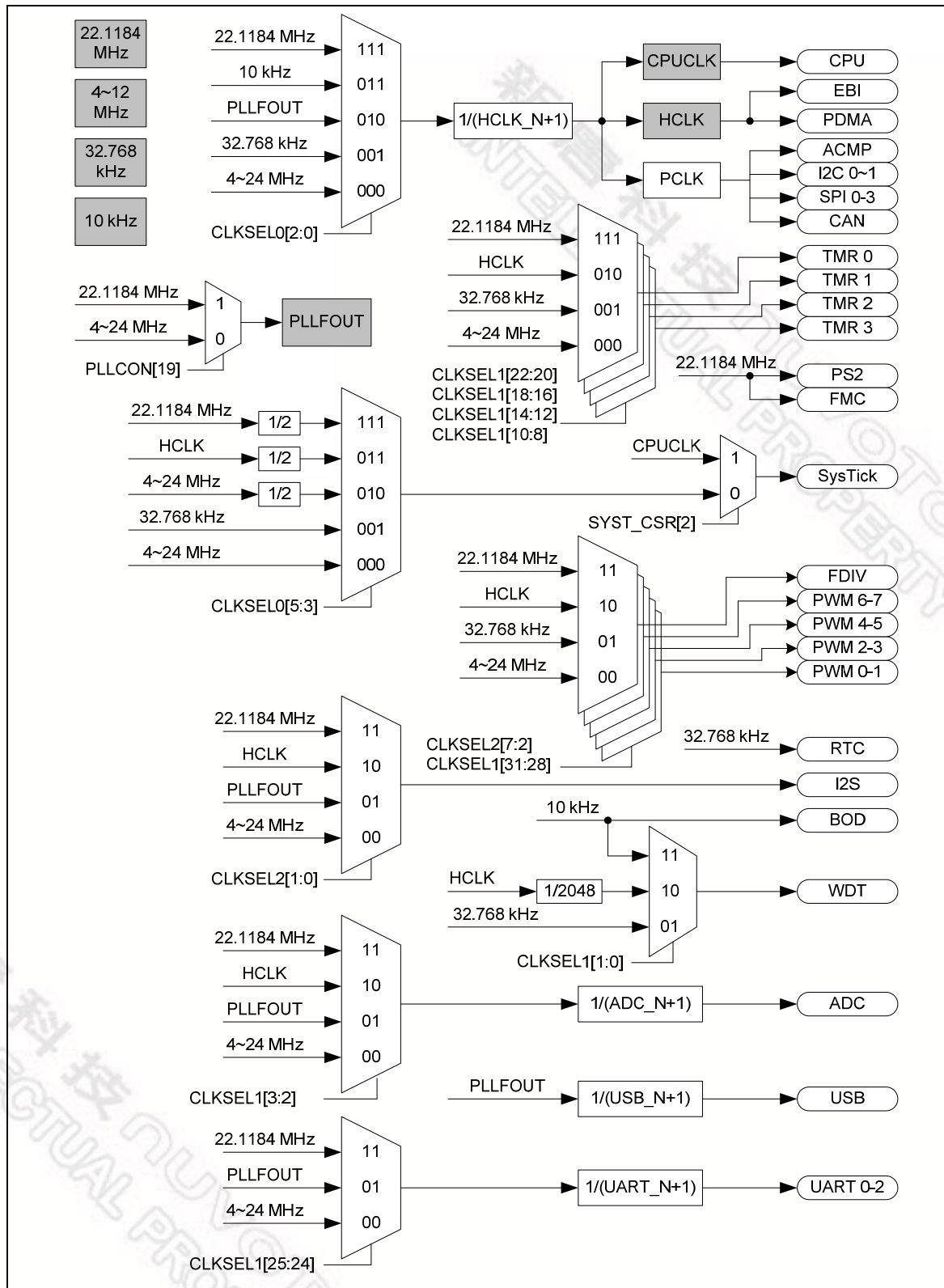


图 5-3 时钟发生器全局框图

5.3.2 时钟发生器

时钟发生器由如下 5 个时钟源组成：

- 一个外部 32.768 kHz 晶振
- 一个外部 4~24 MHz 晶振
- 一个可编程的 PLL FOUT（PLL 由外部 4~24 MHz 晶振和内部 22.1184 MHz 振荡器提供时钟源）
- 一个内部 22.1184 MHz 振荡器
- 一个内部 10 kHz 振荡器

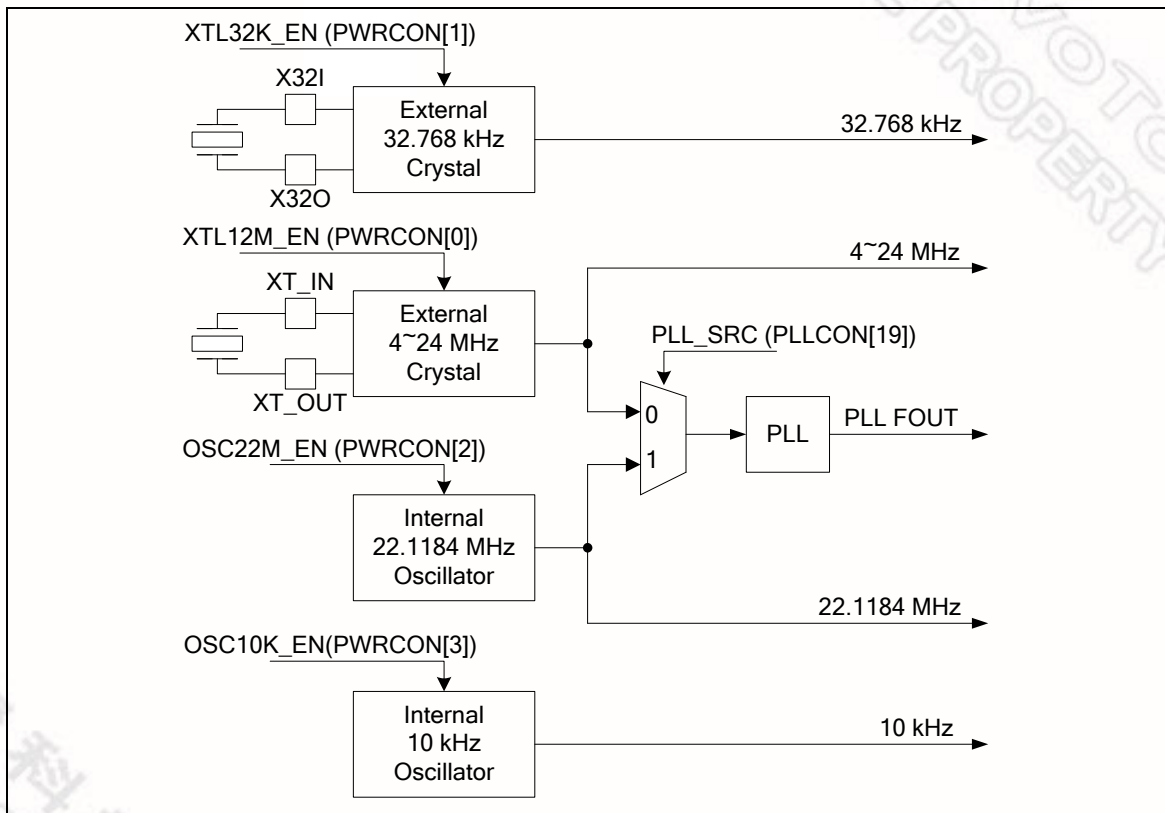


图 5-4 时钟发生器框图

5.3.3 系统时钟 & SysTick 时钟

系统时钟有 5 个时钟源，由时钟发生器发生。时钟源切换取决于寄存器 HCLK_S (CLKSEL0[2:0])，如图 5-5 所示。

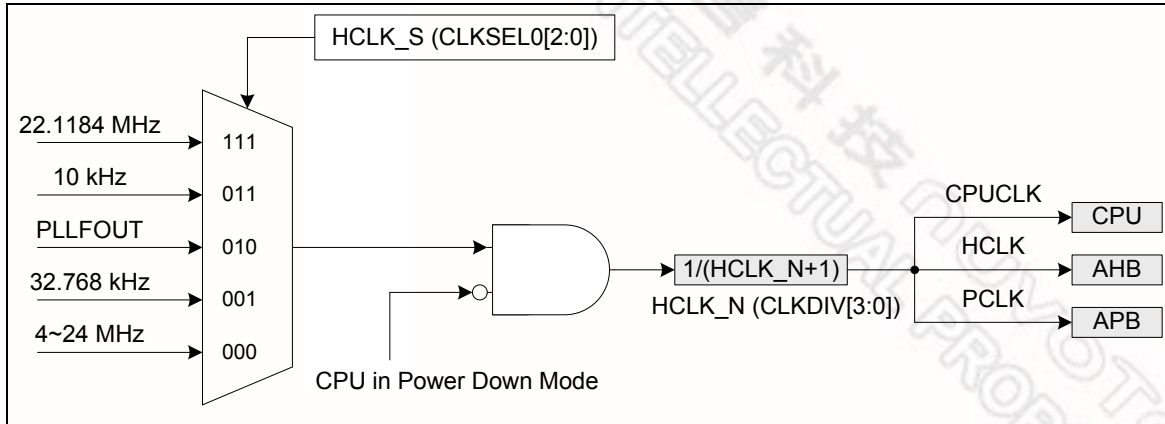


图 5-5 系统时钟框图

Cortex-M0 内核的 SysTick 时钟源可以选择 CPU 时钟或外部时钟 (SYST_CSR[2])。如果使用外部时钟，SysTick 时钟 (STCLK) 有 5 个时钟源，由时钟发生器产生。时钟源切换取决于寄存器 STCLK_S (CLKSEL0[5:3])。框图如图 5-6。

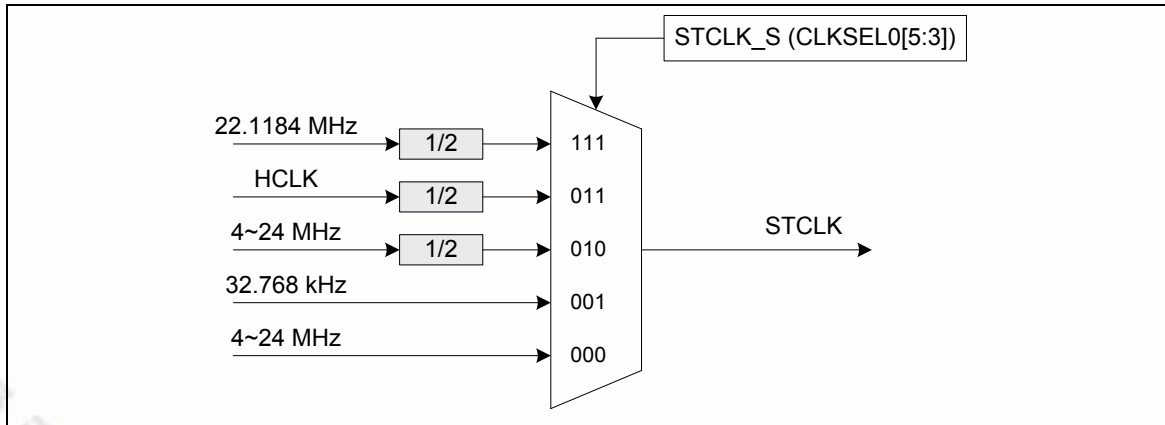


图 5-6 SysTick 时钟控制框图

5.3.4 外围设备时钟

不同的外设，其外围设备时钟有不同的时钟源切换。请参考技术参考手册 5.3.7 节的寄存器 CLKSEL1 和 CLKSEL2。

5.3.5 掉电模式时钟

当芯片进入掉电模式后，一些时钟源、外设时钟和系统时钟将被关闭，也有一些时钟源与外设时钟仍在工作。

如下时钟仍在工作：

- 时钟发生器
 - ◆ 内部 10 kHz 振荡器时钟
 - ◆ 外部 32.768 kHz 晶振时钟
- 外设时钟（当这些 IP 采用外部 32.768 kHz 晶振或者 10 kHz 振荡器作为时钟源时）

5.3.6 分频器输出

该器件包含一个由16级2分频移位寄存器组成的分频器。其中哪一级的值被输出由一个16选1的多路转换器选择，该多路转换器接到 CLKO 引脚上。因此有16种分频时钟选择，频率从 $F_{in}/2^1$ 到 $F_{in}/2^{16}$ ，其中 F_{in} 为输入到时钟分频器的时钟频率。

输出公式： $F_{out} = F_{in}/2^{(N+1)}$ ，其中 F_{in} 为输入时钟频率， F_{out} 为时钟分频器输出频率，N 为 FSEL (FRQDIV[3:0])中的4位值。

当 DIVIDER_EN (FRQDIV[4]) 置1时，分级计数器开始计数。当 DIVIDER_EN (FRQDIV[4]) 置0时，分级计数器持续计数直到分频时钟达到低电平并保持低电平。

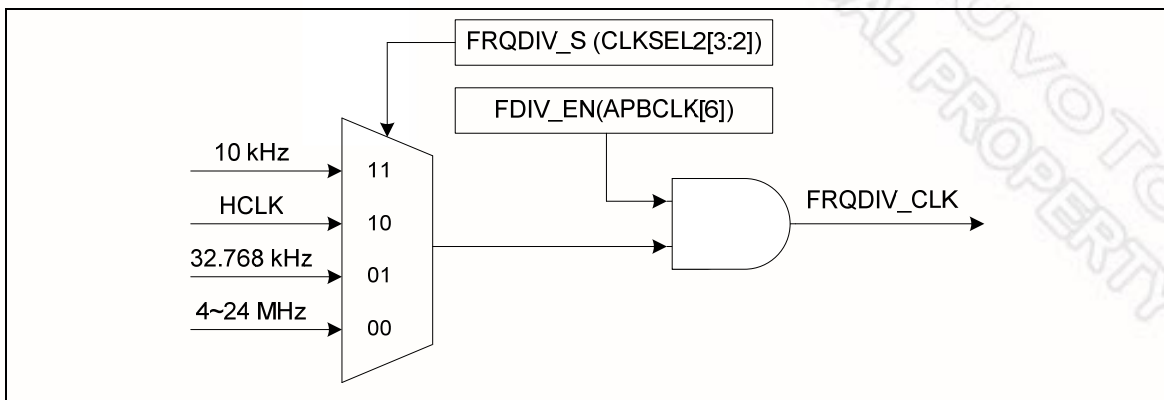


图 5-7 分频器的时钟源

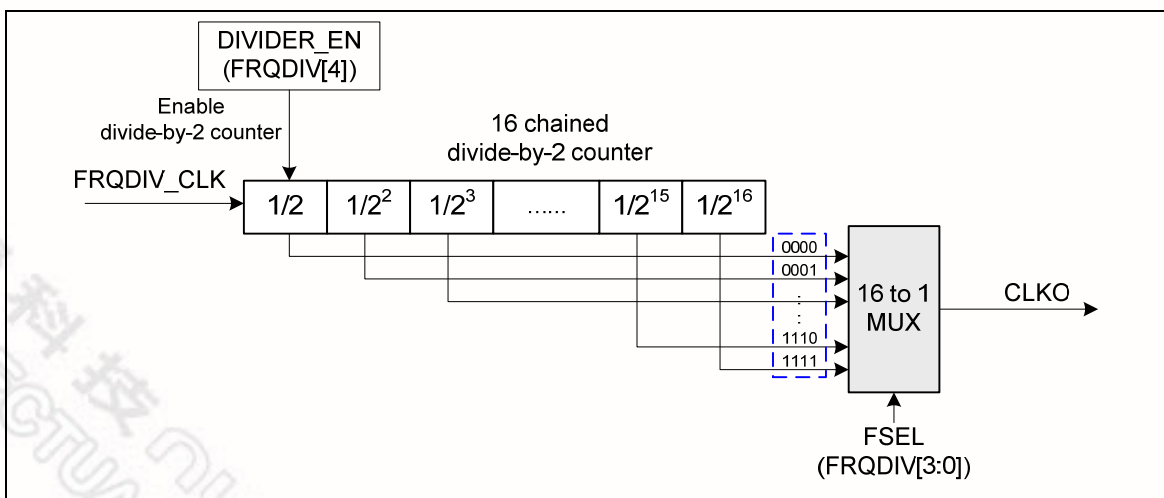


图 5-8 分频器的框图

5.4 通用 I/O (GPIO)

5.4.1 概述

NuMicro™ NUC130/NUC140 有 80 个通用 I/O 管脚，这些管脚可以和其他功能管脚共享，这取决于芯片的配置。80个管脚分配在GPIOA, GPIOB, GPIOC, GPIOD 与 GPIOE五个端口上，每个端口最多16个管脚。每个管脚都是独立的，都有相应的寄存器位来控制管脚功能模式与数据。

I/O 管脚上的 I/O 类型可由软件独立地配置为输入，输出，开漏或准双端模式。复位之后，所有管脚的 I/O 管脚类型均为准双端模式。端口数据寄存器 GPIOx_DOUT[15:0] 的值为 0x000_FFFF。每个 I/O 管脚有一个阻值110 K Ω ~300 K Ω 的弱上拉电阻接到 V_{DD}上，V_{DD}的范围从 5.0 V 到 2.5 V。

5.4.2 特征

- 四种 I/O 模式：
 - ◆ 准双端模式
 - ◆ 推挽输出
 - ◆ 开漏输出
 - ◆ 高阻态输入
- 可选的 TTL/Schmitt 触发输入
- I/O 管脚可配置为 边沿/电平触发的中断源
- 支持 high driver 与 high sink 的IO 模式

5.5 I²C 串行接口控制器 (Master/Slave) (I²C)

5.5.1 概述

I²C 为双线、双向串行总线，通过简单有效的连线方式实现设备间的数据交换。I²C 的标准是一个多主机总线，包括冲突检测和仲裁以防止两个或多个主机试图同时控制总线时发生的数据损坏。

数据在主机与从机之间通过 SCL 时钟线控制，在 SDA 数据线上按一字节一字节的同步传输。每个字节为 8 位长度，一个 SCL 时钟脉冲传输一个数据位，数据由最高位 MSB 开始传输，每个传输字节后跟随一个应答位，每个位在 SCL 为高时采样；因此，SDA 线只有在 SCL 为低时才可以改变，在 SCL 为高时 SDA 保持稳定。当 SCL 为高时，SDA 线上的跳变视为命令中断 (START or STOP)。更多关于 I²C 总线时序的细节请参考图 5-9。

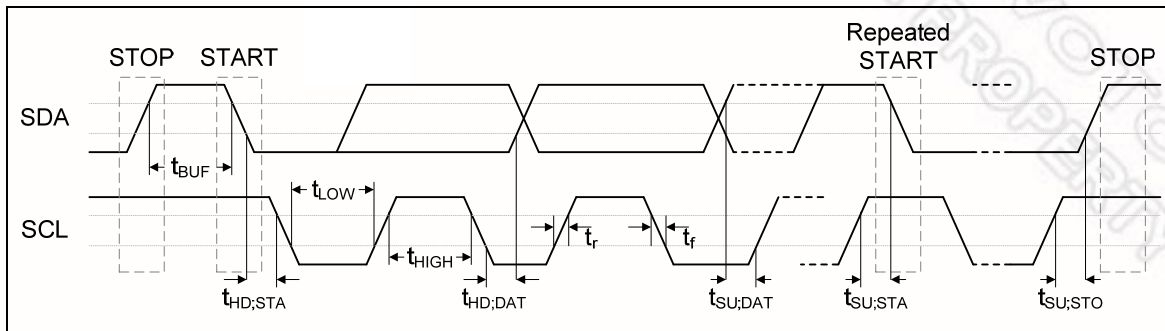


图 5-9 I²C 总线时序

设备的片上 I²C 逻辑提供符合 I²C 总线规范的串行接口。I²C 端口自动处理字节传输，将 I2CON 的 ENS1 设置为 '1'，即可使能该端口。I²C H/W 接口通过 SDA 与 SCL 两个引脚连到 I²C 总线。用于 I²C 操作的两个管脚需要上拉电阻，因为这个两个管脚为开漏脚。当 I/O 管脚作为 I²C 端口使用时，用户必须事先设定 I/O 管脚功能为 I²C 功能。

5.5.2 特征

I²C 总线通过两条线 (SDA 和 SCL) 在连接到总线上的设备之间传输信息。总线的主要特征:

- 支持主机/从机 模式
- 主从机之间双向数据传输
- 多主机总线支持 (无中心主机)
- 多主机间同时传输数据仲裁, 避免总线上串行数据损坏
- 总线采用串行同步时钟, 可实现设备之间以不同的速率传输
- 串行同步时钟可作为握手方式控制总线上数据暂停及恢复传送
- 内建14位溢出计数器, 当 I²C 总线中止且定时计数器溢出, 产生 I²C 中断
- 需要外部上拉确保高电平输出
- 可编辑的时钟适用于不同速率控制
- 支持 7 位地址模式
- I²C 总线控制器支持多地址识别 (4组从机地址带 mask 选项)

5.6 PWM 发生器和捕捉定时器 (PWM)

5.6.1 概述

NuMicro™ NUC130/NUC140 有 2 组 PWM，支持 4 组 PWM 发生器，这些发生器可以配置成 8 个独立的 PWM 输出 PWM0~PWM7，或 4 组互补的 PWM 对，(PWM0, PWM1), (PWM2, PWM3), (PWM4, PWM5) 和 (PWM6, PWM7) 带 4 个可编程的死区发生器。

每组 PWM 发生器带有一个 8-位预分频，一个提供 5 级时钟源 (1, 1/2, 1/4, 1/8, 1/16) 的时钟除频器，两个包含 2 个时钟选择的 PWM 定时器，两个用于 PWM 周期控制的 16 位 PWM 向下计数计数器，两个 16 位比较器用于 PWM 占空比控制及死区发生器。4 组 PWM 发生器提供 8 个独立的由硬件置位的 PWM 中断标志，当相应的 PWM 向下计数周期达到 0 时触发中断。每个 PWM 中断源通过相应的使能位允许 CPU 来请求 PWM 中断。PWM 发生器可以定义为产生单周期 PWM 周期信号的单触发模式或连续输出 PWM 波形的连续模式。

当 PCR.DZEN01 置位，PWM0 与 PWM1 形成互补的 PWM 功能，这一对 PWM 的周期，占空比和死区时间由 PWM0 定时器和死区发生器 0 决定。同样，PWM 互补对 (PWM2, PWM3), (PWM4, PWM5) 与 (PWM6, PWM7) 分别由 PWM2, PWM4 与 PWM6 定时器和死区发生器 2, 4, 6 控制。参考 錯誤! 找不到参照来源。到 錯誤! 找不到参照来源。查看 PWM 定时器的结构。

为防止 PWM 输出抖动不稳定波形，16 位向下计数计数器和 16 位比较器采用两组缓存。当用户向计数器/比较器寄存器内写入值时，只有当计数器/比较器的值计数到 0 后，写入值才会被重新写入计数器/比较器。该两组缓存可以避免 PWM 输出时产生干扰波形。

当 16 位向下计数计数器达到 0 时，中断请求产生。如果 PWM 定时器被定义为连续模式，当向下计数器达到 0 时，会自动重新导入 PWM 计数寄存器 (CNRx) 的设定值并重新开始运行下一个周期。如果定时器设为单触发模式，向下计数器达到 0 时停止计数，并产生中断请求。

比较器数据用于脉冲高宽度调节，计数控制逻辑在向下计数器计数到比较值时将 PWM 输出变高。

PWM-定时器其中之一特性是数字输入捕捉功能。若捕捉功能使能，则 PWM 的输出管脚会被切换成捕捉输入模式。捕捉器 0 和 PWM0 共用 PWM0 中的定时器；捕捉器 1 和 PWM1 共用 PWM1 定时器，以此类推。因此用户在使用捕捉功能之前，必须预先配置 PWM 定时器。使能捕捉器特性后，当输入通道有上升沿时，捕捉器总是将 PWM-计数器的值锁存到捕捉上升沿锁存寄存器 (CRLR)，当输入通道有下降沿时，捕捉器总是将 PWM-计数器的值锁存到捕捉下降沿锁存寄存器 (CFLR)。捕捉器通道 0 中断可以通过编程设定 CCR0.CRL_IE0[1]（上升沿触发中断有效）和 CCR0.CFL_IE0[2]（下降沿触发中断有效）来决定中断发生的条件。同样设定 CCR0.CRL_IE1[17] 和 CCR0.CFL_IE1[18]，可以设定捕捉器通道 1。类似的捕捉器每组的通道 2 到 3 通过设定 CCR2 的相应位也有同样的特性。对每组而言，每当捕捉器触发中断 0/1/2/3 时，PWM 计数器 0/1/2/3 也会同时被重置。

最大的捕捉频率由捕捉中断延迟决定。当捕捉中断发生时，软件至少执行以下三步：第一步，读 PIIR 获取中断源，第二步，读 CRLRx/CFLRx(x=0~3) 获取捕捉值，以及最后写 1 清 PIIR 为 0。如果中断延迟花 T0 完成，捕捉信号在 (T0) 间隔内必须不能改变。此条件下，最大捕捉频率为 1/T0。例如：

HCLK = 50 MHz, PWM_CLK = 25 MHz, 中断延时为 900 ns

因此最大捕捉频率为 $1/900\text{ns} \approx 1000\text{ kHz}$

5.6.2 特征

5.6.2.1 PWM 功能特性:

- PWM 组有两个PWM发生器。每个PWM支持8-位预分频器，一个时钟除频器，两个PWM 定时器（向下计数），一个死区发生器和两个 PWM 输出。
- 最高 16-位 解析度
- PWM 中断请求与 PWM 周期同步
- One-shot 或 Auto-reload 模式
- 最高 2 个 PWM 组(PWMA/PWMB) 可支持 8 路 PWM 通道或 4 对 PWM 通道

5.6.2.2 捕捉功能特征:

- 与 PWM 发生器共用定时器模块
- 支持 8 个捕捉输入通道，共享 8 个 PWM 输出通道
- 每个通道支持 1 个上升沿锁存寄存器 (CRLR)，一个下降沿锁存寄存器 (CFLR) 和 捕捉中断标志 (CAPIFx)

5.7 实时时钟 (RTC)

5.7.1 概述

实时时钟 (RTC) 控制器用于记录实时时间及日历功能。RTC 的时钟源由外部 32.768 kHz 晶振提供，管脚为 X32I 和 X32O（请参考管脚描述）或者管脚 X32I 外接 32.768 kHz 振荡器输出信号源。RTC 控制器提供时间信息（秒、分、时）在时间载入寄存器 (TLR) 以及通过日历载入寄存器 (CLR) 提供日历信息（日、月、年）。时间信息由 BCD 码格式进行表示。该控制器也提供闹钟功能，用户可以预先在时间闹钟寄存器 (TAR) 中设置闹钟时间、日历闹钟寄存器 (CAR) 中设置闹钟日期来进行闹铃设置。

RTC 控制器支持周期时间节拍和闹钟匹配中断。通过设定 TTR (TTR[2:0])，周期中断有 8 个周期选项 1/128, 1/64, 1/32, 1/16, 1/8, 1/4, 1/2 及 1 秒。当闹钟中断使能 (RIER.AIER=1) 的情况下，RTC 计数器内的值 TLR 和 CLR 分别等于闹钟设定时间寄存器 TAR 和 CAR 时，中断标志 (RIIR.AIF) 将被置，并产生闹钟中断请求。如果唤醒芯片功能被使能 (TWKE (TTR[3])=1)，那么 RTC 时间与闹钟匹配时能够将芯片从掉电模式中唤醒。

5.7.2 特征

- 支持时间计数（秒，分，时）和日历计数（日，月，年），用户可以用来查看时间
- 闹钟寄存器（秒，分，时，日，月，年）
- 12-小时或 24-小时模式可选择
- 闰年自动识别
- 一周天数计数器
- 频率补偿寄存器 (FCR)
- 所有时间日期由 BCD 码表示
- 支持周期时间节拍中断，提供 8 个周期选项供选择 1/128, 1/64, 1/32, 1/16, 1/8, 1/4, 1/2 及 1 秒
- 支持 RTC 定时节拍和闹钟定时中断
- 支持从掉电模式下唤醒芯片

5.8 串行外围设备接口 (SPI)

5.8.1 概述

SPI 接口是工作于全双工模式下的同步串行数据传输接口。共支持四组双向主/从模式传输。NuMicro™ NUC130/NUC140 系列包括4组 SPI 控制器，将从外设得到的数据进行串并转换, 或将数据进行并串转换，发送到外设。每组 SPI 控制器可以被作为一个主机，还可以被设置为外围设备的从机。

该控制器支持不同串行时钟以适应不同应用，也支持 2 位传输模式，可同时连接两个片外从机设备，SPI 控制器也支持 PDMA 功能访问数据缓冲。

5.8.2 特征

- 最多支持四组 SPI 控制器
- 支持主机或从机模式操作
- 支持 1 位或 2 位传输模式
- 最大传输字可达32位，一次最多可传输2个字，即一次最多可传输64位数据
- 提供 burst 操作模式，在一次传输过程中，发送/接收可执行两次字传输
- 支持 MSB 或 LSB 为最先传输模式
- 主机模式下有 2 条设备/从机选择线，从机模式下有 1 条设备/从机选择线
- 支持数据寄存器字节重排序
- 支持字节或字休眠模式
- 主机模式下，支持不同输出串行时钟频率
- 主机模式下，支持两个可编程的串行时钟频率
- 支持两个通道的 PDMA 请求，一个用于发送，一个用于接收
- 支持 FIFO 模式
- 支持三线，没有从机选择信号的双向接口
- SPI 时钟可以配置等于系统时钟

5.9 定时器控制器 (TMR)

5.9.1 概述

定时器控制器包含 4 组 32-位定时器，TIMER0~TIMER3，提供用户便捷的计数定时功能。定时器模块可支持例如频率测量，计数，间隔时间测量，时钟产生，延迟时间等功能。定时器可在计时溢出时产生中断信号，也可在操作过程中提供计数的当前值。

5.9.2 特征

- 4 组 32-位定时器，带24位向上定时器和一个8位的预分频计数器
- 每个定时器都有独立的时钟源
- 提供 one-shot, periodic, toggle 和 continuous 计数操作模式
- 超时周期 = (输入的定时器时钟周期) * (8-位预分频计数器 + 1) * (24-位 TCMP)
- 最大计数周期 = $(1 / T \text{ MHz}) * (2^8) * (2^{24})$ ，T 是定时器周期
- 通过 TDR（定时器数据寄存器）可读取内部 24 位向上计数器的值
- 支持事件计数功能可用于计数外部管脚的事件
- 支持输入捕捉功能可用于捕捉或复位计数值

5.10 看门狗定时器 (WDT)

5.10.1 概述

看门狗定时器的用途是在软件出问题执行系统复位功能，可以防止系统无限止地挂机，除此之外，看门狗定时器还可将芯片由掉电模式唤醒。看门狗定时器包含一个18位的自动运行的计数器，可编程其定时溢出间隔。表 5-5为看门狗定时溢出间隔选择，图 5-10 为看门狗中断信号与复位信号的时序。

设置 WTE(WDTCR[7]) 使能看门狗定时器和 WDT 计数器开始计数。当计数器达到选择的定时溢出间隔，看门狗定时器中断标志 WTIF 将被立即置位，并请求 WDT 中断（如果看门狗定时器中断使能位 WTIE 置位），同时紧接着会有一个指定周期 ($1024 * T_{WDT}$) 的延时。用户必须在指定周期内设置 WTR (WDTCR[0])（看门狗定时器复位）为高，重置18位 WDT 计数器，防止芯片复位。WTR 位在 WDT 计数重置后自动由硬件清零。通过设置 WTIS (WDTCR[10:8]) 有8个定时溢出间隔可选择。如果在指定延迟时间终止后，WDT 计数没有被清零，看门狗定时器将置看门狗定时器复位标志 (WTRF) 为高并使芯片复位。这个复位将持续 63个 WDT 时钟 (T_{RST})，然后芯片重启，并从复位向量 (0x0000_0000) 处执行程序。WTRF 将不被看门狗复位清零。用户可用软件轮询 WTRF 识别复位源。WDT 还提供唤醒功能，当芯片在掉电状态，且看门狗定时器唤醒功能使能位 (WDTR[4]) 置位，如果 WDT 计数器达到了由 WTIS (WDTCR [10:8]) 定义的指定时间间隔，芯片将由掉电状态唤醒。例1，如果 WTIS 被置为 000，则芯片从掉电状态唤醒的指定时间间隔为 $2^4 * T_{WDT}$ 。当软件设定掉电命令时，然后芯片进入掉电状态。在 $2^4 * T_{WDT}$ 时间过去后，芯片从掉电状态唤醒。例2，如果 WTIS (WDTCR [10:8]) 被置为 111，则芯片从掉电状态唤醒的指定时间间隔为 $2^{18} * T_{WDT}$ 。当软件设定掉电命令时，然后芯片进入掉电状态。在 $2^{18} * T_{WDT}$ 时间过去后，芯片从掉电状态唤醒。注意，如果 WTRE (WDTCR [1]) 为 1，一旦芯片被唤醒，就必须通过设定 WTR (WDTCR [0]) 为 1清除看门狗定时器计数。否则，如果在芯片被唤醒开始到软件清除看门狗定时器计数时间超过 $1024 * T_{WDT}$ ，没有通过设置 WTR (WDTCR [0]) 为 1清除看门狗定时器计数，芯片将被看门狗定时器复位。

WTIS	Timeout Interval Selection T_{TIS}	Interrupt Period T_{INT}	WTR Timeout startingInterval (WDT_CLK=10 kHz) MIN. T_{WTR} ~ Max. T_{WTR}
000	$2^4 * T_{WDT}$	$1024 * T_{WDT}$	1.6 ms ~ 104 ms
001	$2^6 * T_{WDT}$	$1024 * T_{WDT}$	6.4 ms ~ 108.8 ms
010	$2^8 * T_{WDT}$	$1024 * T_{WDT}$	25.6 ms ~ 128 ms
011	$2^{10} * T_{WDT}$	$1024 * T_{WDT}$	102.4 ms ~ 204.8 ms
100	$2^{12} * T_{WDT}$	$1024 * T_{WDT}$	409.6 ms ~ 512 ms
101	$2^{14} * T_{WDT}$	$1024 * T_{WDT}$	1.6384 s ~ 1.7408 s
110	$2^{16} * T_{WDT}$	$1024 * T_{WDT}$	6.5536 s ~ 6.656 s
111	$2^{18} * T_{WDT}$	$1024 * T_{WDT}$	26.2144 s ~ 26.3168 s

表 5-5 看门狗定时溢出间隔选择

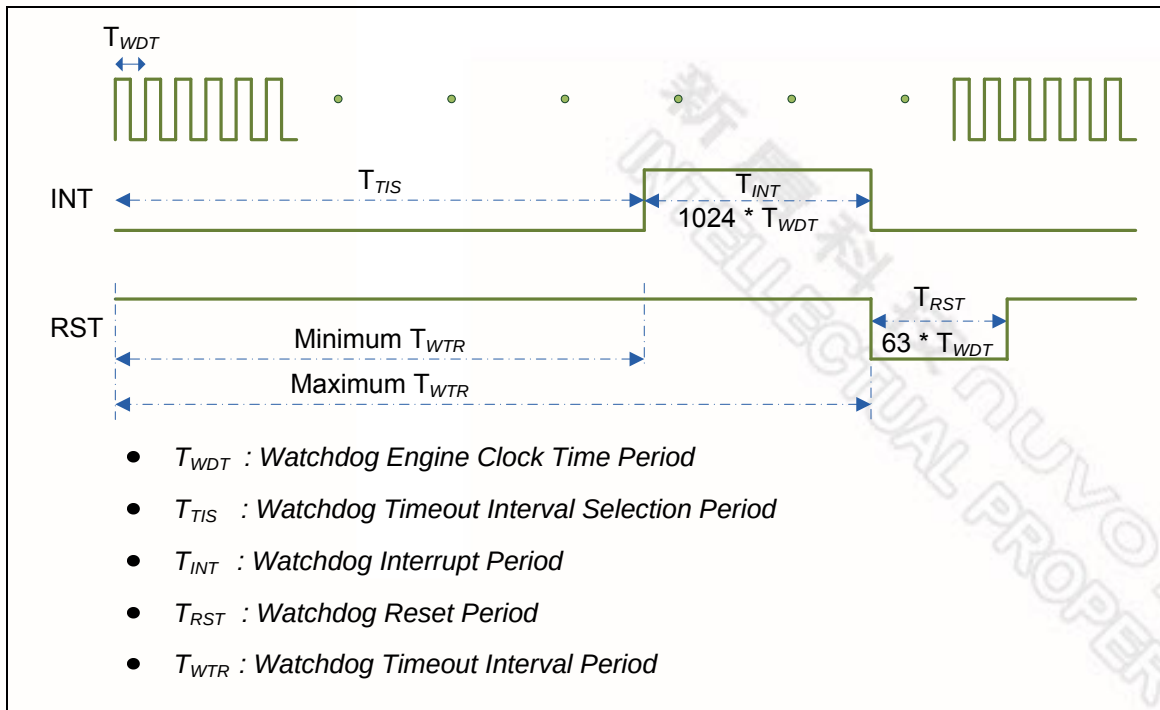


图 5-10 中断和复位信号时序

5.10.2 特征

- 18-位计数器避免芯片跑飞。
- 可选择的定时溢出间隔 ($2^4 \sim 2^{18}$)，定时溢出间隔为 104 ms ~ 26.3168 s（如果 WDT_CLK = 10 kHz）。
- 复位周期 = $(1 / 10 \text{ kHz}) * 63$ ，如果 WDT_CLK = 10 kHz。

5.11 UART 接口控制器 (UART)

NuMicro™ NUC130/NUC140 提供最多 3 个通用异步收发器 (UART) 通道。UART0 支持高速 UART，UART1~2 支持普通速度 UART，此外，只有 UART0 和 UART1 支持流控制功能。

5.11.1 概述

通用异步收发器 (UART) 在从外设收到数据的时候执行串行到并行的转换，从 CPU 发送数据的时候执行并行到串行的转换。该串口控制器同时支持 IrDA SIR 功能，LIN 主机/从机模式功能和 RS-485 模式功能。每个 UART 通道支持 7 种类型的中断，包括发送 FIFO 空中断 (INT_THRE)，接收阈值到达中断 (INT_RDA)，线状态中断（奇偶校验错误，格式错误或者 break 中断）(INT_RLS)，接收缓存超时中断 (INT_TOUT)，MODEM/唤醒状态中断 (INT_MODEM)，缓冲错误中断 (INT_BUF_ERR) 和 LIN 接收间断域检测中断 (INT_LIN_RX_BREAK)。Interrupts of UART0 和 UART2 共享中断号 12（向量号为 28）；中断号 13（向量号为 29）仅支持 UART1 中断。参考 NVIC 章节对系统中断的描述。

UART0 内嵌一个 64-位发送 FIFO (TX_FIFO) 和一个 64-位接收 FIFO (RX_FIFO) 来降低 CPU 的中断出现的数量，UART1~2 内嵌一个 16-位发送 FIFO (TX_FIFO) 和一个 16-位接收 FIFO (RX_FIFO)。在操作过程中 CPU 可以随时读 UART 的状态。报告的状态信息包括已经被 UART 执行的传输操作的类型和条件，也包括当接收数据可能发生的 4 种错误条件 (parity error, framing error, break interrupt 和 buffer error)。UART 包括一个可编程的波特率发生器，它可以将输入晶振除以一个除数来得到收发器需要的串行时钟。波特率公式为波特率 = $\text{UART_CLK} / M * [\text{BRD} + 2]$ ，其中 M 和 BRD 在波特率分频寄存器 (UA_BAUD) 中定义。表 5-6 列举了不同变量条件下的等式，表 5-7 为 UART 波特率设置表。

Mode	DIV_X_EN	DIV_X_ONE	Divider X	BRD	Baud rate equation
0	0	0	B	A	$\text{UART_CLK} / [16 * (A+2)]$
1	1	0	B	A	$\text{UART_CLK} / [(B+1) * (A+2)]$, B must ≥ 8
2	1	1	Don't care	A	$\text{UART_CLK} / (A+2)$, A must ≥ 3

表 5-6 UART 波特率公式

System clock = internal 22.1184 MHz high speed oscillator						
Baud rate	Mode0		Mode1		Mode2	
	Parameter	Register	Parameter	Register	Parameter	Register
921600	x	x	A=0,B=11	0x2B00_0000	A=22	0x3000_0016
460800	A=1	0x0000_0001	A=1,B=15 A=2,B=11	0x2F00_0001 0x2B00_0002	A=46	0x3000_002E
230400	A=4	0x0000_0004	A=4,B=15 A=6,B=11	0x2F00_0004 0x2B00_0006	A=94	0x3000_005E
115200	A=10	0x0000_000A	A=10,B=15 A=14,B=11	0x2F00_000A 0x2B00_000E	A=190	0x3000_00BE

57600	A=22	0x0000_0016	A=22,B=15 A=30,B=11	0x2F00_0016 0x2B00_001E	A=382	0x3000_017E
38400	A=34	0x0000_0022	A=62,B=8 A=46,B=11 A=34,B=15	0x2800_003E 0x2B00_002E 0x2F00_0022	A=574	0x3000_023E
19200	A=70	0x0000_0046	A=126,B=8 A=94,B=11 A=70,B=15	0x2800_007E 0x2B00_005E 0x2F00_0046	A=1150	0x3000_047E
9600	A=142	0x0000_008E	A=254,B=8 A=190,B=11 A=142,B=15	0x2800_00FE 0x2B00_00BE 0x2F00_008E	A=2302	0x3000_08FE
4800	A=286	0x0000_011E	A=510,B=8 A=382,B=11 A=286,B=15	0x2800_01FE 0x2B00_017E 0x2F00_011E	A=4606	0x3000_11FE

表 5-7 UART 波特率配置表

UART0 和 UART1 控制器用 2 种低电平信号支持自动流控制功能，/CTS (clear-to-send) 和 /RTS (request-to-send)，用来控制 UART 和外部设备（如：Modem）之间的数据流传输。当使能自动流控制是，UART 将不允许接收数据直到 UART 向外部设备发送 /RTS。当 RX FIFO 内地字节数等于 RTS_TRI_LEV (UA_FCR [19:16]) 的值，/RTS 信号停止。当 UART 控制器从外部设备侦测到 /CTS信号时，向外发送数据。如果 /CTS 未被检测到，UART 将不向外发送数据。

UART 控制器提供串行 IrDA (SIR, 串行红外) 功能（用户需置位 IrDA_EN (UA_FUN_SEL [1]) 使能 IrDA 功能）。SIR 定义短距离红外异步串行传输模式，该模式有 1 个开始位，8 个数据位和 1 个停止位。最大数据速率为 115.2 Kbps（半双工）。IrDA SIR 模块包括 IrDA SIR 协议编码/解码器。仅具有 IrDA SIR 半双工协议，所以不能同时传输和接收数据。IrDA SIR 物理层规定在传输和接收之间至少 10ms 输出延时。该特性由软件执行。

UART 控制器的另一个可选功能是 LIN (Local Interconnect Network) 功能。通过设置 UA_FUN_SEL 寄存器的 LIN_EN 位进行选择。在 LIN 模式下，依照 LIN 标准需要 1 个开始位，8 个数据位和 1 个停止位。

NuMicro™ NUC100 系列，UART 控制器的另一个可选功能是 RS-485 9-位模式功能，由 RTS 脚控制方向或由软件编程 GPIO (PB.2 for RTS0 and PB.6 for RTS1) 执行该功能。RS-485 模式由设置寄存器 UA_FUN_SEL 来选择。RS-485 驱动控制通过使用异步串行端口的 RTS 控制信号使能 RS-485 驱动。在 RS-485 模式，RX 和 TX 的许多特性与 UART 相同。

5.11.2 特征

- 全双工，异步通信
- 独立接收/发送 64/16/16 字节 (UART0/UART1/UART2) FIFO，用于数据装载。
- 支持硬件自动流控制/流控制功能 (CTS, RTS) 和可编程的 RTS 流控制触发电平 (UART0 和 UART1 支持)
- 可编程的接收缓冲触发极限值
- 每个通道独立的可编程的波特率发生器
- 支持 CTS 唤醒功能 (UART0 and UART1 支持)
- 支持 7-位接收缓存定时溢出检测功能
- UART0/UART1 可以采用 DMA 控制器
- 在上一次的停止位与下一次的开始位之间通过设置寄存器 UA_TOR [DLY] 可编程发送数据延迟时间
- 支持 break error, frame error, parity error 和 receive/transmit 缓存溢出检测功能。
- 完全可编程的串口特性
 - 可编程为 5-, 6-, 7-, 8-位的数据位
 - 可编程的奇偶校验位, even, odd, no parity 或 stick parity bit 产生和侦测
 - 可编程为 1, 1.5, 或 2 位的停止位
- 支持 IrDA SIR 功能模式
 - 普通模式下支持 3-/16-位时间
- 支持 LIN 功能模式
 - 支持 LIN 主机/从机模式
 - 发送器支持可编程的 break 产生功能
 - 接收器支持 break 侦测功能
- 支持 RS-485 功能模式
 - 支持 RS-485 9-位模式
 - 由 RTS 管脚提供支持硬件或软件直接使能控制

5.12 控制器局域网 (CAN)

5.12.1 概述

C_CAN 由 CAN 内核，报文 RAM，报文处理器，控制寄存器和模块接口构成。CAN 内核通信符合 CAN 协议规范 2.0A 和 2.0B。位速率可达到 1MBit/s。为了和物理层相连，需要另外的收发器硬件。

在 CAN 网络中通信，各个报文对象是可配置的。报文对象和用于接收报文过滤的标识符掩码存储在报文 RAM 中。所有关于报文处理的功能在报文处理器中执行。这些功能包括接收过滤、CAN 内核与报文 RAM 之间的报文传输和传送请求以及模块中断的产生。

C_CAN 的寄存器组可以通过模块接口被软件直接访问，这些寄存器用来控制/配置 CAN 内核和报文处理器，以及访问报文 RAM。

5.12.2 特征

- 支持 CAN 协议规范 2.0 A 和 2.0 B。
- 位速率最大达 1 MBit/s。
- 32 个报文对象。
- 每个报文对象都有自己的标识符掩码。
- 可编程的 FIFO 模式（链接报文对象）
- 可屏蔽中断。
- 对于时间触发的 CAN 应用可禁用自动重传模式。
- 自检测操作时的可编程环回模式。
- 16-bit 模块接口到 AMBA APB 总线。
- 支持唤醒功能。

5.13 PS/2 设备控制器 (PS2D)

5.13.1 概述

PS/2 设备控制器为 PS/2 通讯提供基本的时序控制。所有在设备和主机之间的通讯都是通过 CLK 和 DATA 管脚管理的。不同于 PS/2 键盘和鼠标设备控制器，接收/传送代码需要固件进行代码转换成有意义的代码。在接收到发送请求后设备控制器启动发送 CLK 信号，但是在通信过程中主机拥有最终的控制权。主机发送到设备的数据 (DATA) 是在上升沿读取，设备发送到主机的数据在上升沿之后被改变。设备向主机发送数据。一个 16 字节的 FIFO 被应用于减少 CPU 的介入。S/W 可选择 1 ~ 16 字节的连续传输。

5.13.2 特征

- 主机通讯禁止和发送侦测请求
- 接收帧错误侦测
- 可编程的 1~16 字节传送缓存用以减少 CPU 干扰
- 双数据缓冲功能
- S/W override 总线

5.14 I²S 控制器 (I²S)

5.14.1 概述

I²S 控制器由 IIS 协议与外部音频 CODEC 接口组成。两个 8 字的 FIFO 分别用于读和写通道，可以处理 8 ~ 32 位字大小。DMA 控制器处理 FIFO 和 内存之间的数据移动。

5.14.2 特征

- I²S 可工作与主机模式或从机模式
- 可处理 8-, 16-, 24- 和 32-位字大小
- 支持单声道和立体声的音频数据
- 支持 I²S 和 MSB 校正数据格式
- 提供两个 8 字的 FIFO 数据缓存，一个用于发送，一个用于接收
- 当缓存超过可编程边界时，产生中断请求
- 两个 DMA 请求，一个用于发送，一个用于接收

5.15 模拟数字转换 (ADC)

5.15.1 概述

NuMicro™ NUC100 系列包含一个 12-位 8 通道逐次逼近式的模拟-数字转换器 (SAR A/D converter)。A/D 转换器支持三种操作模式：单一 (single)，单周期扫描 (single-cycle scan) 和连续扫描模式 (continuous scan mode)。A/D 转换器可由软件和外部 STADC 管脚开启。

5.15.2 特征

- 模拟输入电压范围：0~Vref (Max to 5.0 V)
- 12-位分辨率和 10-位精确度保证
- 多达 8 路单端模拟输入通道或 4 路差分模拟输入通道
- 最大 ADC 时钟频率为 16 MHz
- 高达 700K SPS 转换速率
- 三种操作模式
 - 单一模式：A/D 转换在指定通道完成一次
 - 单周期扫描模式：A/D 转换在所有指定通道完成一个周期，转换顺序从最小号通道到最大号通道
 - 连续扫描模式：A/D 转换器持续执行单周期扫描直到软件停止 A/D 转换
- A/D 转换开始条件
 - 软件向 ADST 位写 1
 - 外部管脚 STADC
- 每个通道转换结果存储在数据寄存器内，并带有 valid/overrun 标志
- 转换结果可和指定的值相比较，当转换值和比较寄存器中的设定值相等时，用户可以选择是否产生一个中断请求
- 通道 7 支持 3 输入源：外部模拟电压，内部带隙电压和内部温度传感器输出
- 支持自校正功能以最小化转换误差

5.16 模拟比较器 (CMP)

5.16.1 概述

NuMicro™ NUC100 系列包含 2 路模拟比较器。该比较器可应用于不同的配置。当正极输入大于负极输入时，比较器输出为逻辑 1，反之为逻辑 0。当比较器输出值改变时，每一路比较器都可通过配置产生中断。

5.16.2 特征

- 模拟输入电压范围：0~5.0 V
- 支持迟滞功能 (Hysteresis function)
- 2 路模拟比较器，其负极可选内部参考电压输入
- 2 路模拟比较器共享同一个中断向量

5.17 PDMA 控制器 (PDMA)

5.17.1 概述

NuMicro™ NUC130/NUC140 包括一个外设直接存储器存取 (PDMA) 控制器，用于 APB 设备和存储器之间的数据传输。PDMA 有 9 路 DMA 通道（外设到存储器或存储器到外设或存储器到存储器）。每路 PDMA 通道 (PDMA CH0~CH8)，在外围 APB 设备和存储器之间有一个字大小的缓存作为传输缓存。

通过设定禁用 PDMA [PDMACEN] 位，软件可以停止 PDMA 的操作。通过软件轮询或者收到内部的 PDMA 中断，CPU 可以识别 PDMA 运作的完成。PDMA 控制器可增加源和目的地址或者也能将其固定。

注：部分 NuMicro™ NUC130/NUC140 仅有 1 PDMA 通道 (channel 0)。

5.17.2 特征

- 支持 9 DMA 通道。每个通道能支持一个单向传输
- AMBA AHB 主机/从机接口兼容，用于数据传输和寄存器读/写
- 支持源地址与目的地址增加模式或固定模式
- 硬件通道优先级。DMA 通道 0 拥有最高优先级，通道 8 拥有最低优先级

5.18 外部总线接口 (EBI)

5.18.1 概述

NuMicro™ NUC130/NUC140 LQFP-64 和 LQFP-100 封装配备了一个外部总线接口 (EBI)，以供外部设备使用。

为节省外部设备与芯片的连接线，EBI 支持地址总线与数据总线多路复用的模式，而且地址锁存使能 (ALE) 信号支持地址与数据周期的差别。

5.18.2 特征

外部总线接口有下列功能：

- 支持外部设备最大 64K-字节（8 位数据宽度）/128K-字节（16位数据宽度）
- 支持可变的外部总线基本时钟 (MCLK)
- 支持 8-位 或 16-位 数据宽度
- 支持可变的数据访问时间 (tACC)，地址锁存使能时间 (tALE) 和地址保持时间 (tAHD)
- 支持地址总线和数据总线多路复用以节省地址管脚
- 支持可配置的空闲周期以用于不同访问条件：写命令完成 (W2X), 连续读 (R2R)

6 FLASH 内存控制器 (FMC)

6.1 概述

NuMicro™ NUC100 系列配置了 128/64/32K 字节的片上 Flash，用于应用程序内存 (APROM)，用户可通过 ISP 更新该部分。当芯片焊接在 PCB 上时，在系统编程 (ISP) 功能允许用户更新程序内存。芯片上电后，Cortex-M0 CPU 依据 Config0 中的启动选择 (CBS) 从 APROM 或 LDROM 中读取代码。此外，NuMicro™ NUC100 系列还提供额外的数据 Flash 用于用户在芯片断电之前存储一些应用所需的数据。对于 128K 字节的 APROM 设备，数据 flash 与原始的 128K 程序内存共享，其起始地址是可配置的，由用户在 Config1 中定义。对于 64K/32K 字节的 APROM 设备，数据 flash 固定为 4K。

6.2 特征

- 零等待状态，可达 50 MHz 的连续的地址读访问
- 128/64/32KB 应用程序内存 (APROM)
- 4KB 在系统编程 (ISP) 加载程序内存 (LDROM)
- 可配置或固定 4KB 的数据 flash，带有 512 字节页擦除单元
- 可配置 128K APROM 设备的数据 flash 起始地址
- 在系统编程 (ISP) 用于更新片上 Flash

7 电气特性

7.1 绝对最大额定值

参数	符号	最小值	最大值	单位
直流电源电压	VDD-VSS	-0.3	+7.0	V
输入电压	VIN	VSS-0.3	VDD+0.3	V
振荡器频率	1/t _{CLCL}	4	24	MHz
工作温度	TA	-40	+85	°C
贮存温度	TST	-55	+150	°C
VDD 最大流入电流		-	120	mA
VSS 最大流出电流			120	mA
单一 I/O 管脚最大灌电流			35	mA
单一 I/O 管脚最大拉电流			35	mA
所有 I/O 管脚最大灌电流总和			100	mA
所有 I/O 管脚最大拉电流总和			100	mA

注：上表所列的条件中，其极限值可能对器件的提升和稳定有反作用。

7.2 DC 电气特性

7.2.1 NuMicro™ NUC130/NUC140 DC 电气特性

(VDD-VSS=3.3 V, TA = 25°C, FOSC = 50 MHz 除非其他特别说明)

参数	符号	规格				测试条件
		最小值	典型值	最大值	单位	
工作电压	V _{DD}	2.5		5.5	V	V _{DD} = 2.5 V ~ 5.5 V up to 50 MHz
电源地	V _{SS} AV _{SS}	-0.3			V	
LDO 输出电压	V _{LDO}	-10%	2.5	+10%	V	V _{DD} > 2.7 V
模拟工作电压	AV _{DD}	0		V _{DD}	V	
模拟参考电压	V _{ref}	0		AV _{DD}	V	
普通模式下的工作电流 @ 50 MHz	I _{DD1}		51		mA	V _{DD} = 5.5 V@50 MHz, enable all IP and PLL, XTAL=12 MHz
	I _{DD2}		25		mA	V _{DD} = 5.5 V@50 MHz, disable all IP and enable PLL, XTAL=12 MHz
	I _{DD3}		48		mA	V _{DD} = 3 V@50 MHz, enable all IP and PLL, XTAL=12 MHz
	I _{DD4}		23		mA	V _{DD} = 3 V@50 MHz, disable all IP and enable PLL, XTAL=12 MHz
普通模式下的工作电流 @ 12 MHz	I _{DD5}		19		mA	V _{DD} = 5.5 V@12 MHz, enable all IP and disable PLL, XTAL=12 MHz
	I _{DD6}		7		mA	V _{DD} = 5.5 V@12 MHz, disable all IP and disable PLL, XTAL=12 MHz
	I _{DD7}		17		mA	V _{DD} = 3 V@12 MHz, enable all IP and disable PLL, XTAL=12 MHz

参数	符号	规格				测试条件
		最小值	典型值	最大值	单位	
	I _{DD8}		6		mA	V _{DD} = 3 V@12 MHz, disable all IP and disable PLL, XTAL=12 MHz
普通模式下的工作电流 @ 4 MHz	I _{DD9}		11		mA	V _{DD} = 5 V@4 MHz, enable all IP and disable PLL, XTAL=4 MHz
	I _{DD10}		3		mA	V _{DD} = 5 V@4 MHz, disable all IP and disable PLL, XTAL=4 MHz
	I _{DD11}		10		mA	V _{DD} = 3 V@4 MHz, enable all IP and disable PLL, XTAL=4 MHz
	I _{DD12}		2.5		mA	V _{DD} = 3 V@4 MHz, disable all IP and disable PLL, XTAL=4 MHz
空闲模式下的工作电流 @ 50 MHz	I _{IDLE1}		35		mA	V _{DD} = 5.5 V@50 MHz, enable all IP and PLL, XTAL=12 MHz
	I _{IDLE2}		15		mA	V _{DD} =5.5 V@50 MHz, disable all IP and enable PLL, XTAL=12 MHz
	I _{IDLE3}		33		mA	V _{DD} = 3 V@50 MHz, enable all IP and PLL, XTAL=12 MHz
	I _{IDLE4}		13		mA	V _{DD} = 3 V@50 MHz, disable all IP and enable PLL, XTAL=12 MHz
空闲模式下的工作电流 @ 12 MHz	I _{IDLE5}		10		mA	V _{DD} = 5.5 V@12 MHz, enable all IP and disable PLL, XTAL=12 MHz
	I _{IDLE6}		4.5		mA	V _{DD} = 5.5 V@12 MHz, disable all IP and disable PLL, XTAL=12 MHz
	I _{IDLE7}		9		mA	V _{DD} = 3 V@12 MHz, enable all IP and disable PLL, XTAL=12 MHz

参数	符号	规格				测试条件
		最小值	典型值	最大值	单位	
	I_{IDLE8}		3.5		mA	$V_{DD} = 3\text{ V@}12\text{ MHz}$, disable all IP and disable PLL, XTAL=12 MHz
空闲模式下的工作电流 @ 4 MHz	I_{IDLE9}		4		mA	$V_{DD} = 5\text{ V@}4\text{ MHz}$, enable all IP and disable PLL, XTAL=4 MHz
	I_{IDLE10}		2.5		mA	$V_{DD} = 5\text{ V@}4\text{ MHz}$, disable all IP and disable PLL, XTAL=4 MHz
	I_{IDLE11}		3.5		mA	$V_{DD} = 3\text{ V@}4\text{ MHz}$, enable all IP and disable PLL, XTAL=4 MHz
	I_{IDLE12}		1.5		mA	$V_{DD} = 3\text{ V@}4\text{ MHz}$, disable all IP and disable PLL, XTAL=4 MHz
掉电模式下的工作电流	I_{PWD1}		12		μA	$V_{DD} = 5.5\text{ V}$, RTC OFF, No load @ Disable BOV function
	I_{PWD2}		9		μA	$V_{DD} = 3.3\text{ V}$, RTC OFF, No load @ Disable BOV function
	I_{PWD3}				μA	$V_{DD} = 5.5\text{ V}$, RTC run, No load @ Disable BOV function
	I_{PWD4}				μA	$V_{DD} = 3.3\text{ V}$, RTC run, No load @ Disable BOV function
PA, PB, PC, PD, PE 输入电流 (准双向模式)	I_{IN1}		-50	-60	μA	$V_{DD} = 5.5\text{ V}$, $V_{IN} = 0\text{ V}$ or $V_{IN}=V_{DD}$
/RESET ^[1] 管脚输入电流	I_{IN2}	-55	-45	-30	μA	$V_{DD} = 3.3\text{ V}$, $V_{IN} = 0.45\text{ V}$
PA, PB, PC, PD, PE输入漏电流	I_{LK}	-2	-	+2	μA	$V_{DD} = 5.5\text{ V}$, $0 < V_{IN} < V_{DD}$
PA~PE 逻辑 1至 0 转换时的电 流 (准双向模式)	$I_{TL}^{[3]}$	-650	-	-200	μA	$V_{DD} = 5.5\text{ V}$, $V_{IN} < 2.0\text{ V}$
PA, PB, PC, PD, PE 输入低电压 (TTL 输入)	V_{IL1}	-0.3	-	0.8	V	$V_{DD} = 4.5\text{ V}$
		-0.3	-	0.6		$V_{DD} = 2.5\text{ V}$
PA, PB, PC, PD, PE 输入高电压 (TTL 输入)	V_{IH1}	2.0	-	$V_{DD} + 0.2$	V	$V_{DD} = 5.5\text{ V}$
		1.5	-	$V_{DD} + 0.2$		$V_{DD} = 3.0\text{ V}$

参数	符号	规格				测试条件
		最小值	典型值	最大值	单位	
PA, PB, PC, PD, PE 输入低电压 (Schmitt 输入)	V_{IL2}	-0.5	-	$0.4 V_{DD}$	V	
PA, PB, PC, PD, PE 输入高电压 (Schmitt 输入)	V_{IH2}	$0.6 V_{DD}$	-	$V_{DD}+0.5$	V	
PA~PE 迟滞电压 (Schmitt 输入)	V_{HY}		$0.2 V_{DD}$		V	
XT1 ^[*2] 管脚输入低电压	V_{IL3}	0	-	0.8	V	$V_{DD} = 4.5 V$
		0	-	0.4		$V_{DD} = 3.0 V$
XT1 ^[*2] 管脚输入高电压	V_{IH3}	3.5	-	$V_{DD} + 0.2$	V	$V_{DD} = 5.5 V$
		2.4	-	$V_{DD} + 0.2$		$V_{DD} = 3.0 V$
X32I ^[*2] 管脚输入低电压	V_{IL4}	0	-	0.4	v	
X32I ^[*2] 管脚输入高电压	V_{IH4}	1.7		2.5	V	
/RESET 管脚负向阈值电压 (Schmitt 输入)	V_{ILS}	-0.5	-	$0.3 V_{DD}$	V	
/RESET 管脚正向阈值电压 (Schmitt 输入)	V_{IHS}	$0.7 V_{DD}$	-	$V_{DD}+0.5$	V	
PA, PB, PC, PD, PE 拉电流 (准双向模式)	I_{SR11}	-300	-370	-450	μA	$V_{DD} = 4.5 V, V_S = 2.4 V$
	I_{SR12}	-50	-70	-90	μA	$V_{DD} = 2.7 V, V_S = 2.2 V$
	I_{SR12}	-40	-60	-80	μA	$V_{DD} = 2.5 V, V_S = 2.0 V$
PA, PB, PC, PD, PE 拉电流 (推挽模式)	I_{SR21}	-20	-24	-28	mA	$V_{DD} = 4.5 V, V_S = 2.4 V$
	I_{SR22}	-4	-6	-8	mA	$V_{DD} = 2.7 V, V_S = 2.2 V$
	I_{SR22}	-3	-5	-7	mA	$V_{DD} = 2.5 V, V_S = 2.0 V$
PA, PB, PC, PD, PE 灌电流 (准双向和推挽模式)	I_{SK1}	10	16	20	mA	$V_{DD} = 4.5 V, V_S = 0.45 V$
	I_{SK1}	7	10	13	mA	$V_{DD} = 2.7 V, V_S = 0.45 V$
	I_{SK1}	6	9	12	mA	$V_{DD} = 2.5 V, V_S = 0.45 V$
BOV_VL [1:0] = 00b 的欠压电压	$V_{BO2.2}$	2.1	2.2	2.3	V	
BOV_VL [1:0] = 01b 的欠压电压	$V_{BO2.7}$	2.6	2.7	2.8	V	
BOV_VL [1:0] = 10b 的欠压电压	$V_{BO3.8}$	3.6	3.8	4.0	V	
BOV_VL [1:0] = 11b 的欠压电压	$V_{BO4.5}$	4.3	4.5	4.7	V	
BOD 电压的迟滞范围	V_{BH}	30	-	150	mV	$V_{DD} = 2.5 V \sim 5.5 V$

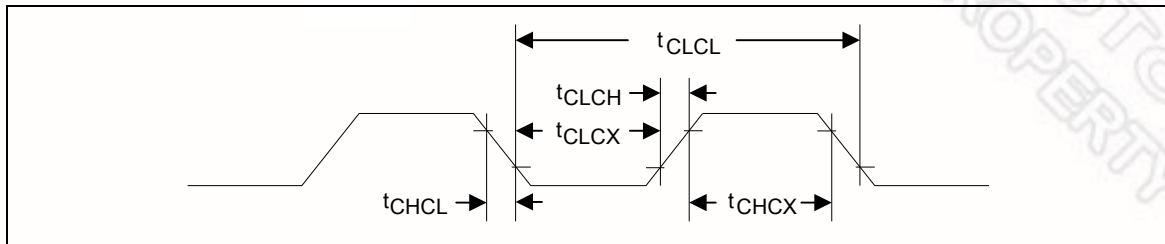
参数	符号	规格				测试条件
		最小值	典型值	最大值	单位	
带隙电压	V_{BG}	1.20	1.26	1.32	V	$V_{DD} = 2.5\text{ V} \sim 5.5\text{ V}$

注：

1. /RESET 管脚为 Schmitt 触发输入。
2. 晶振输入为 CMOS 输入。
3. 当 PA, PB, PC, PD 和 PE 管脚被外部由 1 驱动到 0 时，可以作为转换电流的源。在 $V_{DD} = 5.5\text{ V}$ 条件下，当 V_{IN} 接近 2 V，转换电流达到它的最大值。

7.3 AC 电气特性

7.3.1 外部 4~24 MHz 高速振荡器



注：占空比为 50%。

符号	参数	条件	最小值	典型值	最大值	单位
t_{CHCX}	时钟高电平时间		20	-	-	nS
t_{CLCX}	时钟低电平时间		20	-	-	nS
t_{CLCH}	时钟上升沿时间		-	-	10	nS
t_{CHCL}	时钟下降沿时间		-	-	10	nS

7.3.2 外部 4~24 MHz 高速晶振

参数	条件	最小值	典型值	最大值	单位
输入时钟频率	外部晶振	4	12	24	MHz
温度	-	-40	-	85	℃
VDD	-	2.5	5	5.5	V

7.3.2.1 典型晶振应用电路

晶振	C1	C2	R
----	----	----	---

4 MHz ~ 24 MHz	不需要	不需要	不需要
----------------	-----	-----	-----

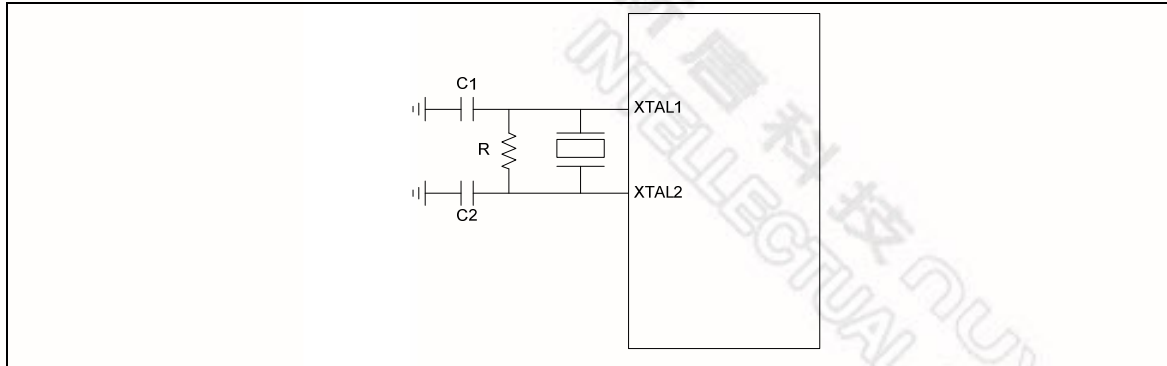


图 7-1 典型晶振应用电路

7.3.3 外部 32.768 kHz 低速晶振

参数	条件	最小值	典型值	最大值	单位
输入时钟频率	外部晶振	-	32.768	-	kHz
温度	-	-40	-	85	°C
VDD	-	2.5	-	5.5	V

7.3.4 内部 22.1184 MHz 高速振荡器

参数	条件	最小值	典型值	最大值	单位
工作电压 ^[1]	-	2.5	-	5.5	V
中心频率	-	-	22.1184	-	MHz
校验内部振荡器频率	+25 °C; V _{DD} =5 V	-1	-	+1	%
	-40 °C~+85 °C; V _{DD} =2.5 V~5.5 V	-3	-	+3	%
工作电流	V _{DD} =5 V	-	500	-	uA

7.3.5 内部 10 kHz 低速振荡器

参数	条件	最小值	典型值	最大值	单位
工作电压 ^[1]	-	2.5	-	5.5	V
中心频率	-	-	10	-	kHz
校验内部振荡器频率	+25 °C; V _{DD} =5 V	-30	-	+30	%
	-40 °C~+85 °C; V _{DD} =2.5 V~5.5 V	-50	-	+50	%

注：内部工作电压来自 LDO。

7.4 模拟量特性

7.4.1 12-位 SARADC 规格

符号	参数	最小值	典型值	最大值	单位
-	分辨率	-	-	12	Bit
DNL	非线性差分误差	-	±3	-	LSB
INL	非线性积分误差	-	±4	-	LSB
EO	补偿误差	-	±1	10	LSB
EG	增益误差（传输增益）	-	1	1.005	-
-	一致性	Guaranteed			
FADC	ADC 时钟频率	-	-	16	MHz
TCAL	校准时间	-	127	-	Clock
TS	采样时间	-	7	-	Clock
TADC	转换时间	-	13	-	Clock
FS	采样率	-	-	600	K SPS
VLDO	工作电压	-	2.5	-	V
VADD		3	-	5.5	V
IDD	工作电流（平均）	-	0.5	-	mA
IDDA		-	1.5	-	mA
VREF	参考电压	-	VDDA	-	V
IREFP	参考电流（平均）	-	1	-	mA
VIN	参考电压	0	-	VREF	V
CIN	电容	-	5	-	pF

7.4.2 LDO 规格和电源管理

参数	最小值	典型值	最大值	单位	备注
输入电压	2.7	5	5.5	V	V _{DD} 输入电压
输出电压	-10%	2.5	+10%	V	V _{DD} > 2.7 V
温度	-40	25	85	°C	
静态电流 (PD=0)	-	100	-	uA	
静态电流 (PD=1)	-	5	-	uA	
Iload (PD=0)	-	-	100	mA	
Iload (PD=1)	-	-	100	uA	
Cbp	-	10	-	uF	Resr=1ohm

注：

1. 建议接一颗 10uF 或更大的电容和一颗 100nF 旁路电容在 VDD 与 VSS 之间。
2. 为保证电源稳定，要在 LDO 与 VSS 之间接一颗 10uF 或更大的电容。

7.4.3 低压复位说明

参数	条件	最小值	典型值	最大值	单位
工作电压	-	1.7	-	5.5	V
静态电流	VDD5V=5.5 V	-	-	5	uA
温度	-	-40	25	85	℃
阈值电压	温度=25°	1.7	2.0	2.3	V
	温度=-40°	-	2.4	-	V
	温度=85°	-	1.6	-	V
迟滞	-	0	0	0	V

7.4.4 欠压检测说明

参数	条件	最小值	典型值	最大值	单位
工作电压	-	2.5	-	5.5	V
静态电流	AVDD=5.5 V	-	-	125	μA
温度	-	-40	25	85	℃
欠压电压	BOV_VL[1:0]=11	4.3	4.5	4.7	V
	BOV_VL [1:0]=10	3.6	3.8	4.0	V
	BOV_VL [1:0]=01	2.6	2.7	2.8	V
	BOV_VL [1:0]=00	2.1	2.2	2.3	V
迟滞	-	30	-	150	mV

7.4.5 上电复位说明 (5 V)

参数	条件	最小值	典型值	最大值	单位
温度	-	-40	25	85	℃
复位电压	V+	-	2	-	V
静态电流	Vin>复位电压	-	1	-	nA

7.4.6 温度传感器说明

参数	条件	最小值	典型值	最大值	单位
电源 ^[1]		2.5	-	5.5	V
温度		-40	-	125	°C
电流消耗		6.4	-	10.5	uA
增益			-1.76		mV/°C
偏移量	Temp=0 °C		720		mV

注：内部工作电压来自 LDO。

7.4.7 比较器说明

参数	条件	最小值	典型值	最大值	单位
温度	-	-40	25	85	°C
VDD	-	2.4	3	5.5	V
VDD 电流	20 uA@VDD=3 V	-	20	40	uA
输入偏移电压	-	-	5	15	mV
输出漂移（偏差）	-	0.1	-	VDD-0.1	V
共模输入范围	-	0.1	-	VDD-1.2	V
DC 增益	-	-	70	-	dB
延迟	@VCM=1.2 V and VDIFF=0.1 V	-	200	-	ns
比较电压	20 mV@VCM=1 V 50 mV@VCM=0.1 V 50 mV@VCM=VDD-1.2 @10 mV for non- hysteresis	10	20	-	mV
迟滞	One bit control W/O and W. hysteresis @VCM=0.4 V ~ VDD-1.2 V	-	±10	-	mV
唤醒时间	@CINP=1.3 V CINN=1.2 V	-	-	2	us

7.4.8 USB PHY 说明

7.4.8.1 USB DC 电气特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{IH}	输入高 (driven)		2.0			V
V_{IL}	输入低				0.8	V
V_{DI}	差分输入	PADP-PADM	0.2			V
V_{CM}	差分同模范围	Includes V_{DI} range	0.8		2.5	V
V_{SE}	单端接收器阈值		0.8		2.0	V
	接收器迟滞			200		mV
V_{OL}	输出低 (driven)		0		0.3	V
V_{OH}	输出高 (driven)		2.8		3.6	V
V_{CRS}	输出信号串扰电压		1.3		2.0	V
R_{PU}	上拉电阻		1.425		1.575	k Ω
R_{PD}	下拉电阻		14.25		15.75	k Ω
V_{TRM}	上行端口上的上拉电阻的极限电压(RPU)		3.0		3.6	V
Z_{DRV}	驱动输出阻抗	稳态驱动*		10		Ω
C_{IN}	发射器电容	Pin to GND			20	pF

*驱动输出阻抗不包括串联电阻阻抗

7.4.8.2 USB 全速驱动器电气特性

符号	参数	条件	最小值	典型值	最大值	单位
T_{FR}	上升时间	$C_L=50p$	4		20	ns
T_{FF}	下降时间	$C_L=50p$	4		20	ns
T_{FRFF}	上升和下降时间比值	$T_{FRFF}=T_{FR}/T_{FF}$	90		111.11	%

7.4.8.3 USB 电源功耗

符号	参数	条件	最小值	典型值	最大值	单位
I_{VDDREG}	VDDD 和 VDDREG 供给电流	待机		50		μA



(全速)	(稳态)	输入模式				uA
		输出模式				uA

7.5 SPI 动态特性

符号	参数	最小值	典型值	最大值	单位
SPI 主机模式 (VDD = 4.5V ~ 5.5V, 30pF 负载电容)					
t_{DS}	数据准备时间	4	2	-	ns
t_{DH}	数据保持时间	0	-	-	ns
t_V	数据输出有效时间	-	7	11	ns
SPI 主机模式 (VDD = 3.0V ~ 3.6V, 30pF 负载电容)					
t_{DS}	数据准备时间	5	3	-	ns
t_{DH}	数据保持时间	0	-	-	ns
t_V	数据输出有效时间	-	13	18	ns
SPI 从机模式 (VDD = 4.5V ~ 5.5V, 30pF 负载电容)					
t_{DS}	数据准备时间	0	-	-	ns
t_{DH}	数据保持时间	$2 \cdot PCLK + 4$	-	-	ns
t_V	数据输出有效时间	-	$2 \cdot PCLK + 11$	$2 \cdot PCLK + 19$	ns
SPI 从机模式 (VDD = 3.0V ~ 3.6V, 30pF 负载电容)					
t_{DS}	数据准备时间	0	-	-	ns
t_{DH}	数据保持时间	$2 \cdot PCLK + 6$	-	-	ns
t_V	数据输出有效时间	-	$2 \cdot PCLK + 19$	$2 \cdot PCLK + 25$	ns

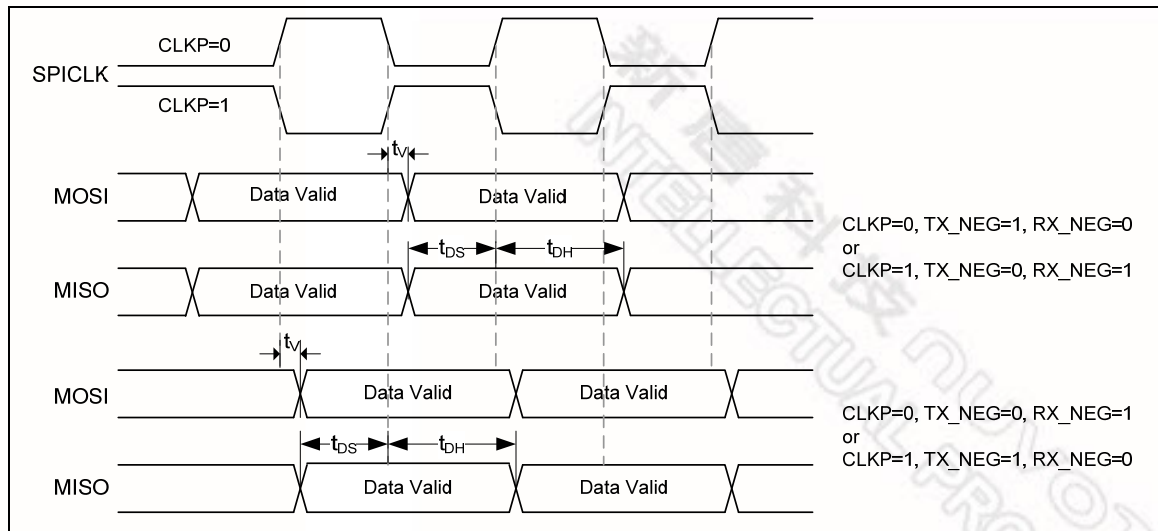


图 7-2 SPI 主机动态特性时序图

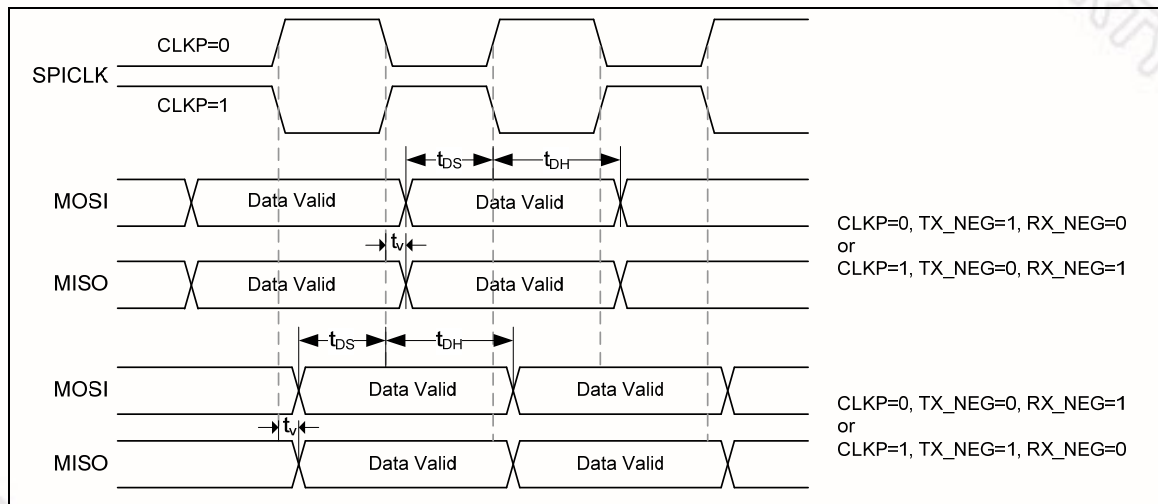
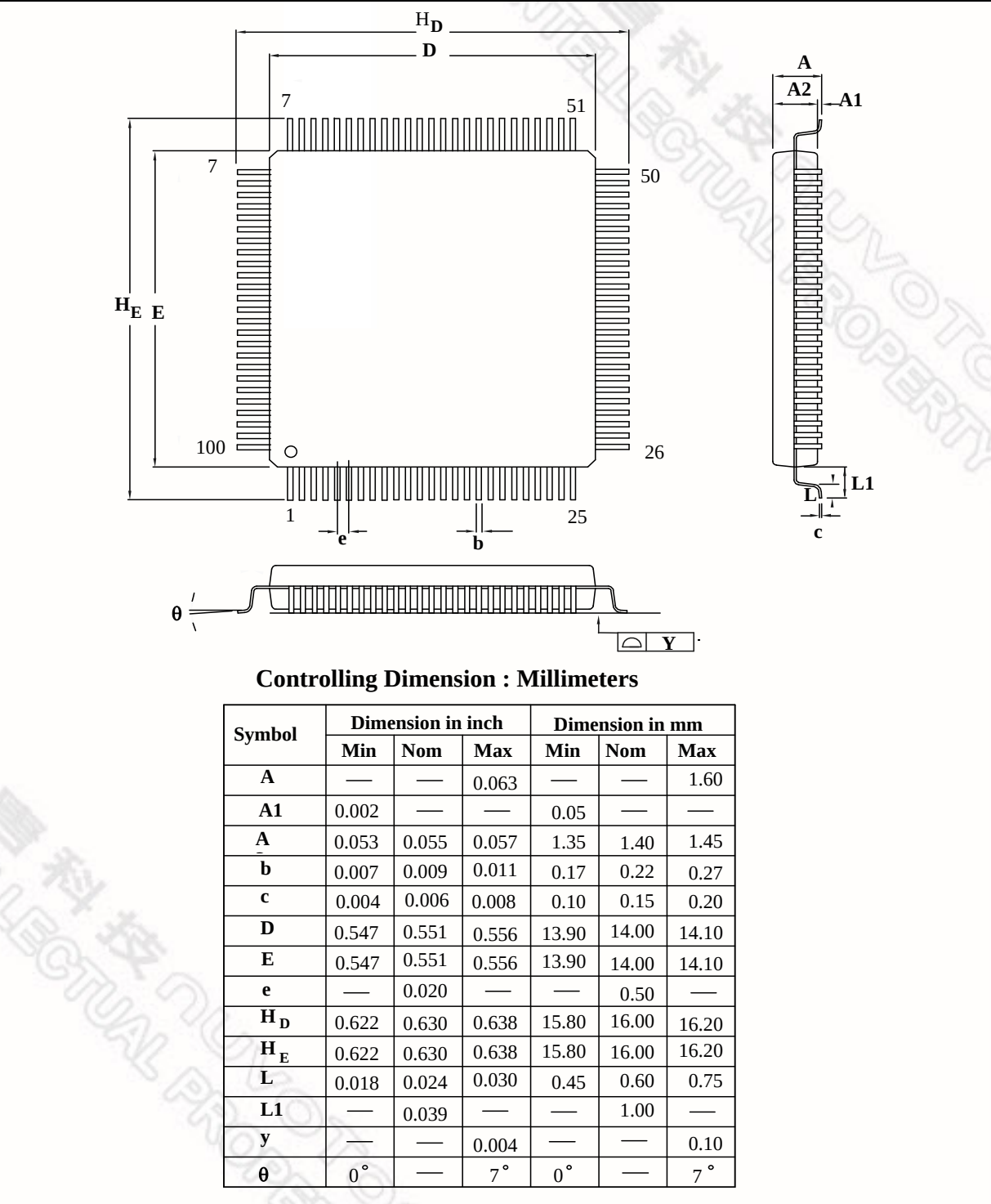


图 7-3 SPI 从机动态特性时序图

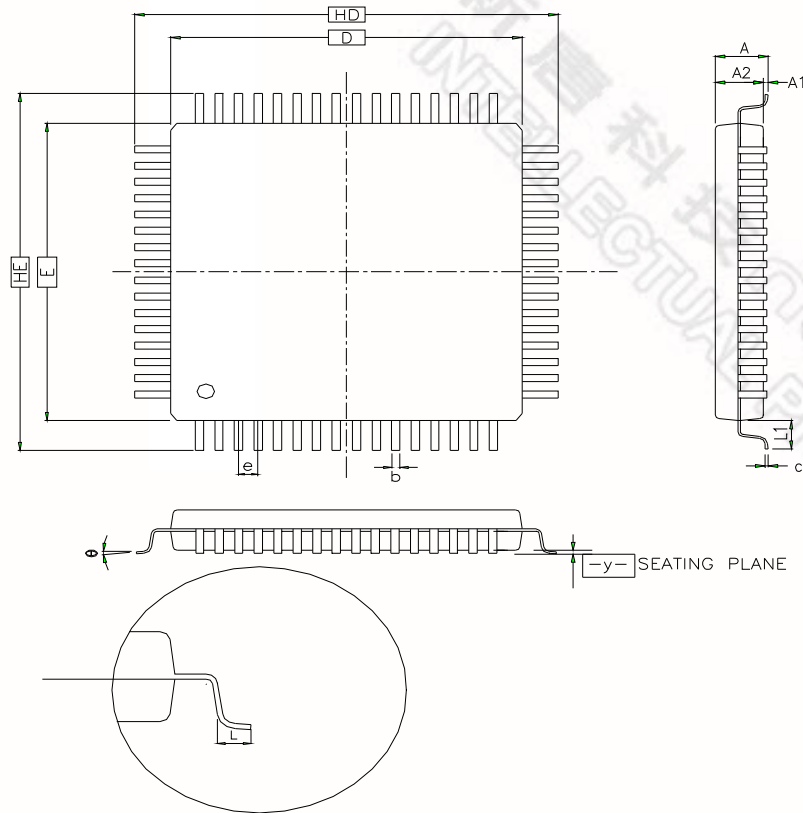


8 封装定义

8.1 100L LQFP (14x14x1.4 mm footprint 2.0mm)

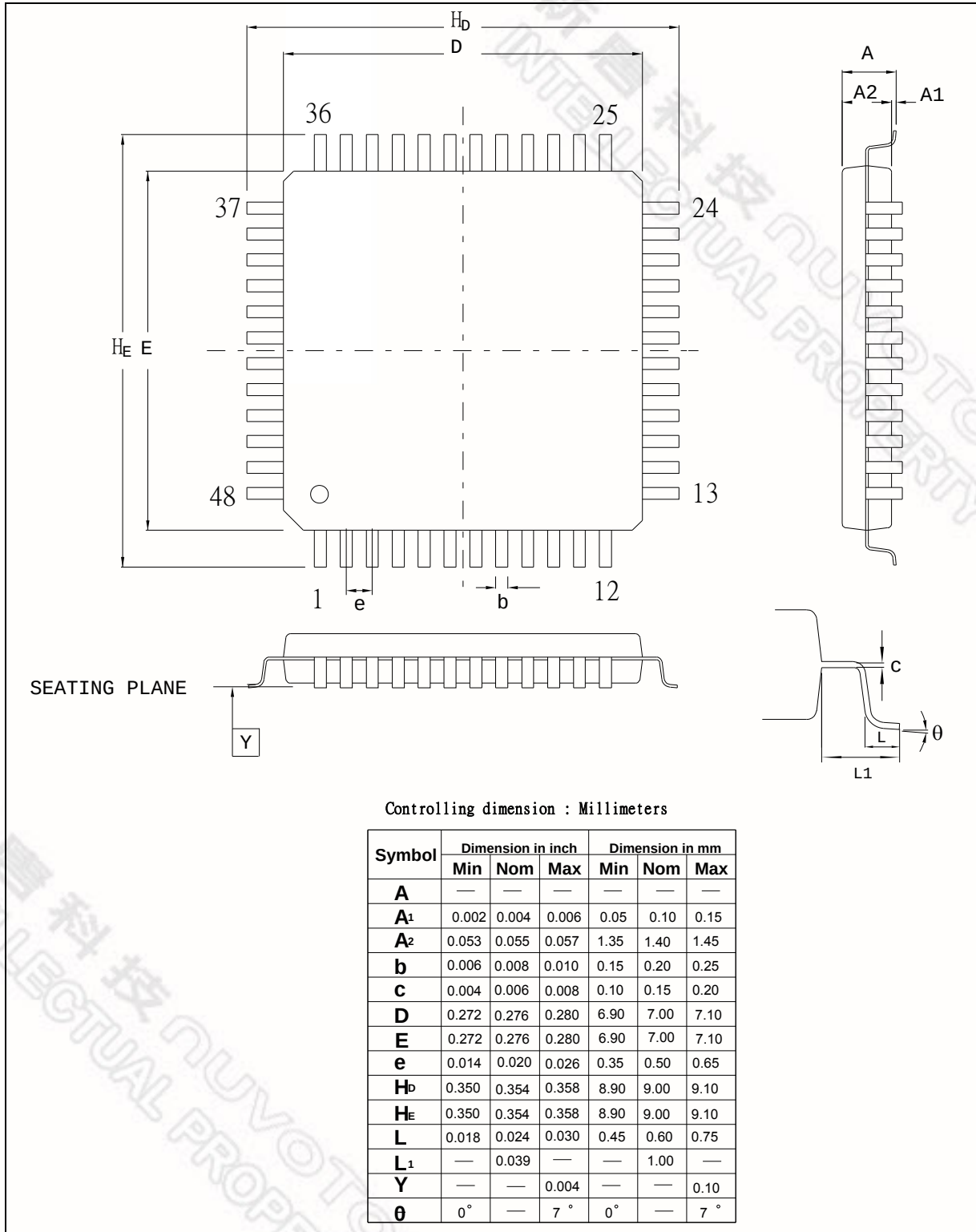


8.2 64L LQFP (10x10x1.4mm footprint 2.0 mm)



Symbol	Dimension in inch			Dimension in mm		
	Min	Nom	Max	Min	Nom	Max
A	—	—	0.063	—	—	1.60
A₁	0.002	—	0.006	0.05	—	0.15
A₂	0.053	0.055	0.057	1.35	1.40	1.45
b	0.007	0.008	0.011	0.17	0.20	0.27
c	0.004	—	0.008	0.09	—	0.20
D	—	0.393	—	—	10.00	—
E	—	0.393	—	—	10.00	—
e	—	0.020	—	—	0.50	—
H_D	—	0.472	—	—	12.00	—
H_E	—	0.472	—	—	12.00	—
L	0.018	0.024	0.030	0.45	0.60	0.75
L₁	—	0.039	—	—	1.00	—
y	—	0.004	—	—	0.10	—
θ	0°	3.5°	7°	0°	3.5°	7°

8.3 48L LQFP (7x7x1.4mm footprint 2.0mm)



9 版本历史

版本	日期	页/ 章节.	说明
V1.00	2010年3月1日	-	初次发行
V1.01	2010年4月9日	Ch4	修改框图
V1.02	2010年5月31日	7.2	Add operation current of DC characteristics
V1.03	2010年8月23日	7.2	Modify operation current of DC characteristics
V2.00	2010年11月11日	-	更新 low density 和选型表
V3.00	2011年5月6日	All	修订 NUC130XXXAN 或 NUC130XXXBN 为 NUC130XXXCN 修订 NUC130 选型指南 修订功能描述 修订 DC 电气特性
V3.01	2011年6月22日	錯誤! 找不到參照來源。 3.3.1.1 錯誤! 找不到參照來源。 錯誤! 找不到參照來源。	更新温度传感器规格 修订多功能管脚 T2EX, T3EX, nRD, nWR 描述的位置 更新 SPI 动态特性标题 更新 BOD 规格

Important Notice

Nuvoton Products are neither intended nor warranted for usage in systems or equipment, any malfunction or failure of which may cause loss of human life, bodily injury or severe property damage. Such applications are deemed, "Insecure Usage".

Insecure usage includes, but is not limited to: equipment for surgical implementation, atomic energy control instruments, airplane or spaceship instruments, the control or operation of dynamic, brake or safety systems designed for vehicular use, traffic signal instruments, all types of safety devices, and other applications intended to support or sustain life.

All Insecure Usage shall be made at customer's risk, and in the event that third parties lay claims to Nuvoton as a result of customer's Insecure Usage, customer shall indemnify the damages and liabilities thus incurred by Nuvoton.

Please note that all data and specifications are subject to change without notice.
All the trademarks of products and companies mentioned in this datasheet belong to their respective owners.