

ARM CORTEX® -M0

32位微控制器

NuMicro™ Family
NUC122 规格书

The information described in this document is the exclusive intellectual property of Nuvoton Technology Corporation and shall not be reproduced without permission from Nuvoton.

Nuvoton is providing this document only for reference purposes of NuMicro™ microcontroller based system design. Nuvoton assumes no responsibility for errors or omissions.

All data and specifications are subject to change without notice.

For additional information or questions, please contact: Nuvoton Technology Corporation.

www.nuvoton.com

目录

1	概述	7
2	NUC122 特性	8
3	选型表与引脚图	11
3.1	NuMicro™ NUC122 产品选型表	11
3.2	NuMicro™ NUC122 引脚图	12
3.2.1	NuMicro™ NUC122 LQFP 64-pin	12
3.2.2	NuMicro™ NUC122 LQFP 48-pin	13
3.2.3	NuMicro™ NUC122 QFN 33-pin	14
3.3	NuMicro™ NUC122 LQFP64/LQFP48/QFN33引脚描述	15
4	NUMICRO™ NUC122框图	19
5	功能描述	20
5.1	ARM® Cortex®-M0 内核	20
5.2	系统管理器	22
5.2.1	简介	22
5.2.2	系统复位	22
5.2.3	系统电源分配	22
5.2.4	系统定时器 (SysTick)	23
5.2.5	嵌套向量中断控制器 (NVIC)	24
5.3	时钟控制器	28
5.3.1	概述	28
5.3.2	时钟发生器	29
5.3.3	系统时钟与 SysTick 时钟	30
5.3.4	外围设备时钟	31
5.3.5	掉电模式时钟	31
5.4	FLASH 内存控制器 (FMC)	32
5.4.1	概述	32
5.4.2	特征	32
5.5	通用 I/O (GPIO)	33
5.5.1	概述和特征	33
5.5.2	功能描述	33
5.6	定时器控制器 (TMR)	35
5.6.1	概述	35
5.6.2	特征	35
5.7	PWM 发生器和捕捉定时器 (PWM)	36
5.7.1	简介	36
5.7.2	特性	36

5.8	看门狗定时器 (WDT)	38
5.8.1	特征	39
5.9	实时时钟 (RTC)	40
5.9.1	简介	40
5.9.2	特征	40
5.10	UART 接口控制器 (UART)	41
5.10.1	概述	41
5.10.2	特征	42
5.11	PS/2 设备控制器 (PS2D)	43
5.11.1	概述	43
5.11.2	特性	43
5.12	I2C 总线控制器 (Master/Slave) (I2C)	44
5.12.1	简介	44
5.13	串行外围设备接口 (SPI)	45
5.13.1	概述	45
5.13.2	特征	45
5.14	USB 设备控制器	46
5.14.1	简介	46
5.14.2	特征	46
6	电气特性	47
6.1	绝对最大额定值	47
6.2	直流电气特性	48
6.3	交流特性	52
6.3.1	外部 4~24 MHz 高速晶体交流特性	52
6.3.2	外部 4~24 MHz 高速晶体	52
6.3.3	外部 32.768 KHz 低速晶体	53
6.3.4	内部 22.1184 MHz 高速振荡器	53
6.3.5	内部 10 KHz 低高速振荡器	53
6.4	模拟特性	54
6.4.1	LDO和电源管理规格	54
6.4.2	低压复位规格	55
6.4.3	欠压检测规格	55
6.4.4	上电复位规格 (5 V)	55
6.4.5	USB PHY 规格	56
6.5	SPI 动态特性	57
6.5.1	数据输入输出的动态特性	57
7	封装信息	59



7.1 64L LQFP (7x7x1.4mm footprint 2.0 mm)..... 59

7.2 48L LQFP (7x7x1.4mm footprint 2.0mm)..... 60

7.3 33L QFN (5x5x0.8mm)..... 61

8 历史版本信息..... 62



图

图 4-1 NuMicro™ NUC122 框图..... 19

图 5-1 功能框图..... 20

图 5-2 NuMicro™ NUC122 电源分配图..... 23

图 5-3 时钟发生器全局图 29

图 5-4 时钟发生器框图..... 29

图 5-5 系统时钟框图 30

图 5-6 节拍时钟控制框图 30

图 5-7 推挽输出..... 33

图 5-8 开漏输出..... 34

图 5-9 准双向I/O模式 34

图 5-10 中断时序和复位信号 39

图 5-11 I²C 总线时序..... 44

图 6-1 典型晶体应用电路 52

图 6-2 SPI 主模式时序..... 58

图 6-3 SPI 从模式时序..... 58



表格

表 1-1 支持连接表 7

表 5-1 异常模式..... 25

表 5-2 系统中断映射 26

表 5-3 向量表格式..... 27

表 5-4 看门狗定时器定时间隔时间选择 38

表 5-5 UART 波特率等式 41

表 5-6 UART 波特率设置表 42

1 概述

NuMicro™ NUC122 系列是32位 Cortex®-M0内核微控制器，最高工作频率60MHz。内建32K/64K FLASH，4K/8K SRAM，4K数据FLASH和4K用于ISP的LDROM。集成了Timers, Watchdog Timer, RTC, UART, SPI, I²C, PWM Timer, GPIO, USB 2.0 Full Speed Device, 低压复位和低压检测。

Product Line	UART	SPI	I ² C	USB	PS/2
NUC122	Y	Y	Y	Y	Y

表 1-1 支持连接表

2 NUC122 特性

- 内核
 - ARM® Cortex®-M0内核最高运行60 MHz
 - 一个 24-位系统定时器
 - 低功耗掉电模式
 - 单指令周期32位硬件乘法器
 - 嵌套向量中断控制器NVIC 用于控制32个中断源，每个中断源可设置4个优先级
 - 支持串行线调试（SWD）带2个观察点/4个断点
- 内建LDO, 宽电压工作范围为2.5 V 到 5.5 V
- Flash 存储器
 - 32K/64K字节FLASH用于存储程序代码
 - 4KB FLASH用于存储ISP引导代码
 - 支持在系统编程 (ISP)方式更新应用程序
 - 支持512 字节单页擦除
 - 4K字节数据FLASH
 - 通过SWD/ICE接口，支持2线 ICP升级方式
 - 支持外部编程器并行高速编程模式
- SRAM 存储器
 - 4K/8K 字节内建SRAM
- 时钟控制
 - 针对不同应用可灵活选择时钟
 - 内部 22.1184 MHz 高速振荡器可用于系统运行
 - ◆ 在+25 °C， $V_{DD} = 3.3\text{ V}$ 时，精度校正到± 1 %
 - ◆ 在-40 °C ~ +85 °C 和 $V_{DD} = 2.5\text{ V} \sim 5.5\text{ V}$ 范围内，精度为± 5 %
 - 内部低功耗 10 KHz 低速振荡器用于看门狗及掉电模式唤醒等功能
 - 支持一组PLL，高至 60MHz，用于高性能的系统运行
 - 外部 4~24 MHz 高速晶振输入用于USB和精准的时序操作
 - 外部 32.768 KHz 低速晶振输入用于RTC及低功耗模式操作
- GPIO
 - 四种I/O模式：
 - ◆ 准双向模式
 - ◆ 推挽输出模式
 - ◆ 开漏输出模式
 - ◆ 高阻输入模式
 - TTL/Schmitt触发输入可选
 - I/O管脚可被配置为边沿/电平触发模式的中断源
 - 支持大电流驱动/灌入I/O模式
- Timer
 - 支持4组32位定时器，每个定时器包括一个24位向上计数定时器和一个8位预分频计数器
 - 计数自动加载

- Watchdog Timer
 - 多个时钟源可选
 - 从1.6ms到26316.8ms有8个可选的定时溢出周期(取决于所选的时钟源)
 - WDT可用作掉电模式的唤醒
 - 看门狗定时溢出的中断/复位选择
- RTC
 - 通过频率补偿寄存器(FCR) 支持软件频率补偿功能
 - 支持RTC计数(秒, 分, 小时) 及万年历功能(日, 月, 年)
 - 支持闹铃寄存器(秒, 分, 小时, 日, 月, 年)
 - 可选择为12小时制或24小时制
 - 闰年自动识别
 - 支持周期时间滴答中断
 - 支持唤醒功能
- PWM/Capture
 - 内建两个16位PWM产生器,可输出4路PWM或2组互补配对PWM
 - 每个PWM产生器配有一个时钟源选择器, 一个时钟分频器, 一个8位时钟预分频和一个用于互补配对PWM的死区发生器
 - 4路16位捕捉定时器(共享PWM定时器)提供4路输入的上升/下降沿的捕捉功能
 - 支持捕捉(Capture)中断
- UART
 - 两组UART控制器
 - 支持流控(TXD, RXD, CTS and RTS)
 - UART 带14-字节FIFO用于标准模式
 - 支持IrDA(SIR)协议
 - 支持 RS-485 9 位模式和方向控制.
 - 可编程波特率发生器频率高至1/16系统时钟
- SPI
 - 两组SPI控制器
 - 主机速率高至 25 Mbps , 从机高至12Mbps (5V工作电压)
 - 支持 SPI 主机/从机模式
 - 全双工同步串行数据传输
 - 可变数据长度(从1位至32位)传输模式
 - 可设置MSB 或LSB 优先的传输模式
 - 当作为主机时2条从机片选线, 作为从机时1条从机片选线
 - 支持32位传输模式下的字节睡眠模式

- I²C
 - 一组I²C 设备
 - 支持主/从机模式
 - 主从机之间双向数据传输
 - 多主机总线支持 (无中心主机)
 - 多主机同时传输数据时仲裁, 避免总线上串行数据损坏
 - 总线采用串行同步时钟, 可实现设备之间以不同的速率传输
 - 串行同步时钟可作为握手方式控制总线上数据暂停及恢复传送
 - 可编程的时钟适用于不同速率控制
 - I²C总线上支持多地址识别 (4个从机地址带mask选项)
- USB 2.0全速从机模式
 - USB 2.0 12Mbps
 - 内建USB收发器
 - 四个中断事件, 一个中断源
 - 支持控传输, 批量传输, 中断传输和同步传输
 - 支持6组可编程端点(endpoints)
 - 512字节内部SRAM作为USB的缓存区
 - 支持远程唤醒功能
- 欠压检测(Brown-out detector)
 - 支持四级检测电压: 4.5 V/3.8 V/2.7 V/2.2 V
 - 支持欠压中断和复位选择
- 内建LDO
- 低压复位
- 工作温度: -40 °C ~ 85 °C
- 封装:
 - 无铅封装 (RoHS)
 - LQFP 64-pin (7X7mm)
 - LQFP 48-pin
 - QFN 33-pin

3 选型表与引脚图

3.1 NuMicro™ NUC122 产品选型表

Part number	Flash (KB)	ISP ROM (KB)	SRAM (KB)	I/O	Timer	Connectivity						I ² S	Comp.	PWM	ADC	RTC	ISP ICP	Package
						UART	SPI	I ² C	USB	LIN	PS/2							
NUC122ZD2AN	64 KB	4KB	8 KB	up to 18	4x32-bit	1	2	1	1	-	-	-	-	-	-	-	v	QFN33
NUC122ZC1AN	32 KB	4KB	4 KB	up to 18	4x32-bit	1	2	1	1	-	-	-	-	-	-	-	v	QFN33
NUC122LD2AN	64 KB	4KB	8 KB	up to 30	4x32-bit	2	2	1	1	-	1	-	-	4	-	v	v	LQFP48
NUC122LC1AN	32 KB	4KB	4 KB	up to 30	4x32-bit	2	2	1	1	-	1	-	-	4	-	v	v	LQFP48
NUC122SD2AN	64 KB	4KB	8 KB	up to 41	4x32-bit	2	2	1	1	-	1	-	-	4	-	v	v	LQFP64
NUC122SC1AN	32 KB	4KB	4 KB	up to 41	4x32-bit	2	2	1	1	-	1	-	-	4	-	v	v	LQFP64



3.2 NuMicro™ NUC122 引脚图

3.2.1 NuMicro™ NUC122 LQFP 64-pin

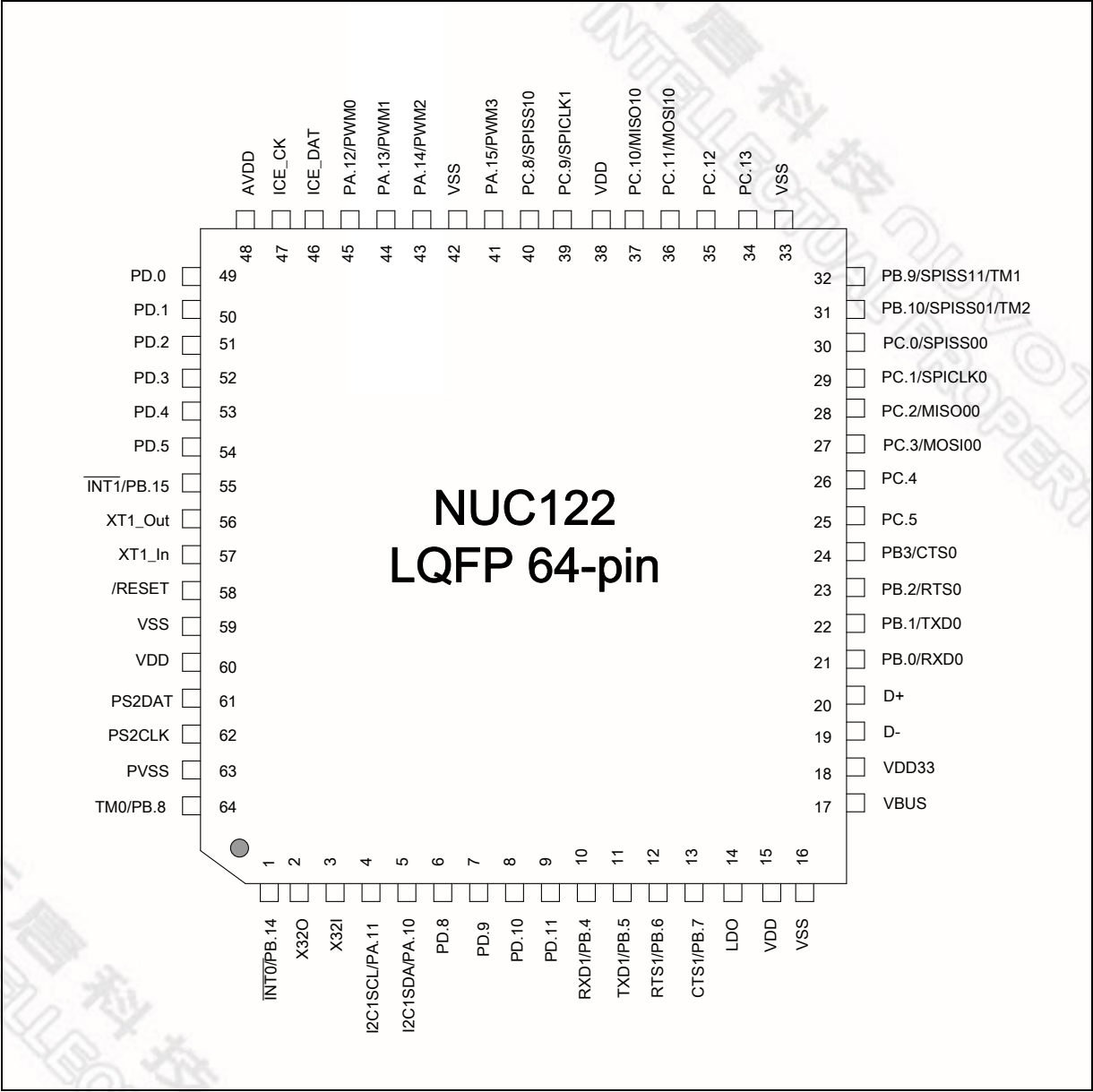


图 3-1 NuMicro™ NUC122 LQFP 64-pin 引脚图



3.2.2 NuMicro™ NUC122 LQFP 48-pin

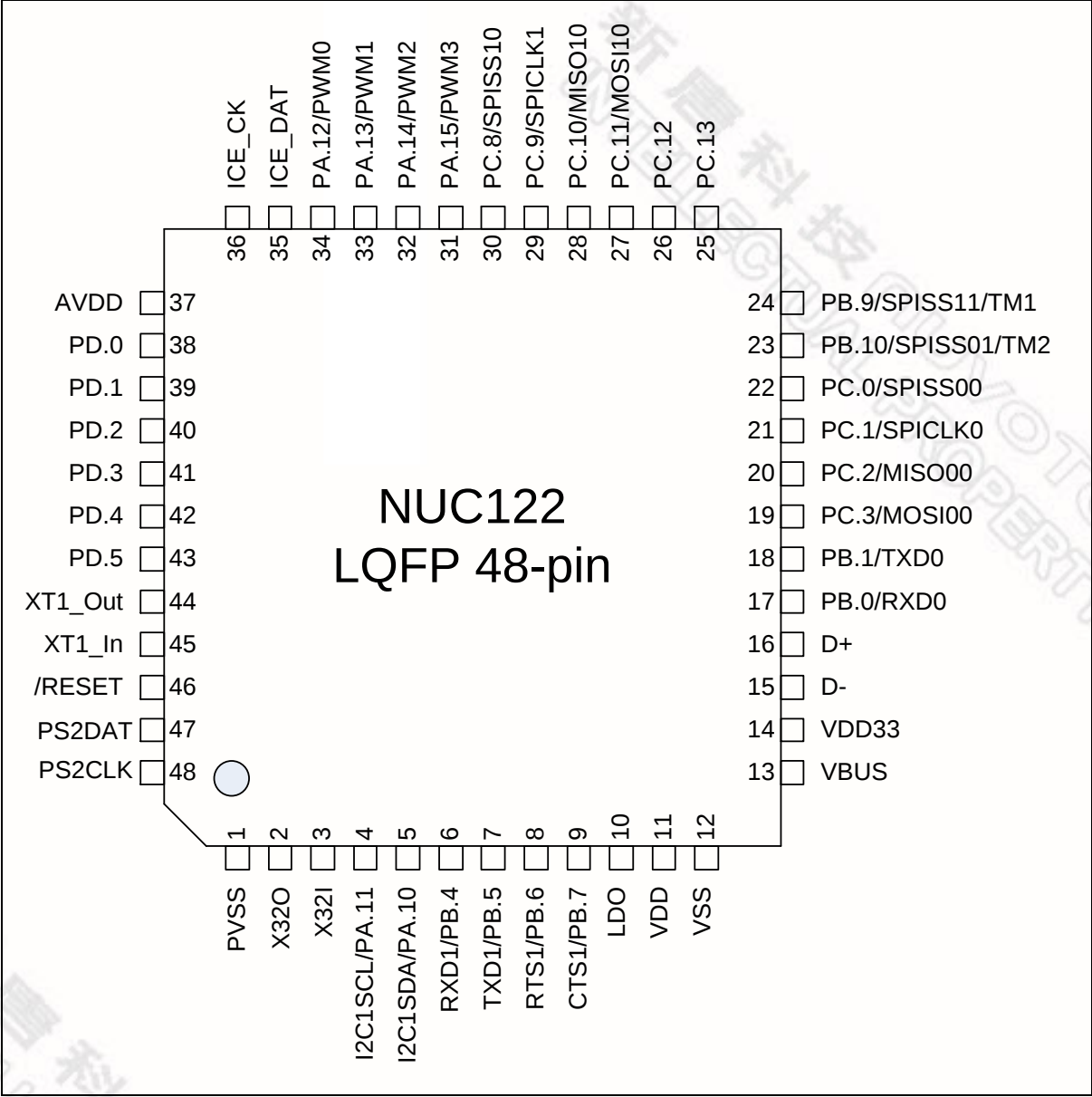


图 3-2 NuMicro™ NUC122 LQFP 48-pin 引脚图

Pin	Signal	Pin	Signal
1	$\overline{\text{INT0}}/\text{PB.14}$	16	PC.0/SPISS00
2	I2C1SCL/PA.11	15	PC.1/SPICLK0
3	I2C1SDA/PA.10	14	PC.2/MISO00
4	SPISS11/RXD1/PB.4	13	PC.3/MOSI00
5	TXD1/PB.5	12	D+
6	LDO	11	D-
7	VDD	10	VDD33
8	VSS	9	VBUS
9		32	PVSS
10		31	/RESET
11		30	XT1_In
12		29	XT1_Out
13		28	PD.3
14		27	PD.2
15		26	SPISS01/PD.1
16		25	AVDD
17	PC.13	24	ICE_CK
18	PC.12	23	ICE_DAT
19	PC.11/MOSI10	22	PC.8/SPISS10
20	PC.10/MISO10	21	PC.9/SPICLK1

图 3-3 NuMicro™ NUC122 QFN 33-pin 引脚图

3.3 NuMicro™ NUC122 LQFP64/LQFP48/QFN33 引脚描述

管脚号.			管脚名	管脚类型	描述
LQFP 64	LQFP 48	QFN 33			
1		1	PB.14	I/O	通用IO口
			/INT0	I	/INT0: 外中断 0 输入引脚
2	2		X32O	O	32.768 KHz 低速晶体输出引脚
3	3		X32I	I	32.768 KHz 低速晶体输入引脚
4	4	2	PA.11	I/O	通用IO口
			I2C1SCL	I/O	I2C1SCL: I ² C1 时钟引脚
5	5	3	PA.10	I/O	通用IO口
			I2C1SDA	I/O	I2C1SDA: I ² C1 数据输入输出引脚
6			PD.8	I/O	通用IO口
7			PD.9	I/O	通用IO口
8			PD.10	I/O	通用IO口
9			PD.11	I/O	通用IO口
10	6	4	PB.4	I/O	通用IO口
			RXD1	I	RXD1: UART1 的接收引脚
			SPISS11	I/O	SPISS11: SPI1 从器件选择 (仅对于 QFN33)
11	7	5	PB.5	I/O	通用IO口
			TXD1	O	TXD1: UART1 的数据发送
12	8		PB.6	I/O	通用IO口
			RTS1	O	RTS1: UART1 的请求发送
13	9		PB.7	I/O	通用IO口
			CTS1	I	CTS1: UART1 的清除发送
14	10	6	LDO	P	LDO 输出, 请接 10 UF 退藕电容
15	11	7	VDD	P	IO口和LDO的电源
16	12	8	VSS	P	地
17	13	9	VBUS	P	电源: 从 USB 主机来的供给 HUB.

管脚号.			管脚名	管脚类型	描述
LQFP 64	LQFP 48	QFN 33			
18	14	10	VDD33	P	内部 3.3 V 稳压输出, 请接 10 UF 退耦电容
19	15	11	D-	USB	USB 差分信号 D-
20	16	12	D+	USB	USB 差分信号 D+
21	17		PB.0	I/O	通用IO口
			RXD0	I	RXD0: UART0 的数据接收
22	18		PB.1	I/O	通用IO口
			TXD0	O	TXD0: UART0 的数据发送
23			PB.2	I/O	通用IO口
			RTS0	O	RTS0: UART0 的请求发送
24			PB.3	I/O	通用IO口
			CTS0	I	CTS0: UART0 的清除发送
25			PC.5	I/O	通用IO口
26			PC.4	I/O	通用IO口
27	19	13	PC.3	I/O	通用IO口
			MOSI00	O	MOSI00: SPI0 MOSI 主模式输出, 从模式输入
28	20	14	PC.2	I/O	通用IO口
			MISO00	I	MISO00: SPI0 MISO 主模式输入, 从模式输出
29	21	15	PC.1	I/O	通用IO口
			SPICLK0	I/O	SPICLK0: SPI0 时钟
30	22	16	PC.0	I/O	通用IO口
			SPISS00	I/O	SPISS00: SPI0 从器件片选
31	23		PB.10	I/O	通用IO口
			TM2	I/O	TM2: Timer2 反转输出/或计数输入
			SPISS01	I/O	SPISS01: SPI0 第二个从器件片选
32	24		PB.9	I/O	通用IO口
			TM1	I/O	TM1: Timer1 反转输出/或计数输入
			SPISS11	I/O	SPISS11: SPI1 第二个从器件选择

管脚号.			管脚名	管脚类型	描述
LQFP 64	LQFP 48	QFN 33			
33			VSS	P	地
34	25	17	PC.13	I/O	通用IO口
35	26	18	PC.12	I/O	通用IO口
36	27	19	PC.11	I/O	通用IO口
			MOSI10	O	MOSI10: SPI1 MOSI 主模式输出, 从模式输入
37	28	20	PC.10	I/O	通用IO口
			MISO10	I	MISO10: SPI1 MISO 主模式输入, 从模式输出
38			VDD	P	通用IO口电源
39	29	21	PC.9	I/O	通用IO口
			SPICLK1	I/O	SPICLK1: SPI1 时钟
40	30	22	PC.8	I/O	通用IO口
			SPISS10	I/O	SPISS10: SPI1 从器件片选
41	31		PA.15	I/O	通用IO口
			PWM3	O	PWM3 输出
42			VSS	P	Ground
43	32		PA.14	I/O	通用IO口
			PWM2	O	PWM2 输出
44	33		PA.13	I/O	通用IO口
			PWM1	O	PWM1 输出
45	34		PA.12	I/O	通用IO口
			PWM0	O	PWM0 输出
46	35	23	ICE_DAT	I/O	调试数据线
47	36	24	ICE_CK	I	调试时钟线
48	37	25	AVDD	AP	模拟电源
49	38		PD.0	I/O	通用IO口
50	39	26	PD.1	I/O	通用IO口
			SPISS01	I/O	SPISS01: SPI0 第二个片选 (仅对于 QFN33)

管脚号.			管脚名	管脚类型	描述
LQFP 64	LQFP 48	QFN 33			
51	40	27	PD.2	I/O	通用IO口
52	41	28	PD.3	I/O	通用IO口
53	42		PD.4	I/O	通用IO口
54	43		PD.5	I/O	通用IO口
55			PB.15	I/O	通用IO口
			/INT1	I	/INT1: 外中断 1 输入
56	44	29	XT1_OUT	O	晶体输出
57	45	30	XT1_IN	I	晶体输入
58	46	31	/RESET	I	复位脚, 内带上拉, 低有效.
59		33	VSS	P	地
60			VDD	P	通用IO 口电源
61	47		PS2DAT	I/O	PS/2 数据线
62	48		PS2CLK	I/O	PS/2 时钟线
63	1	32	PVSS	P	PLL 地
64			PB.8	I/O	通用IO口
			TM0	O	TM0: Timer0 反转输出/或计数输入

Note: Pin Type I=Digital Input, O=Digital Output; AI=Analog Input; P=Power Pin; AP=Analog Power



4 NUMICRO™ NUC122框图

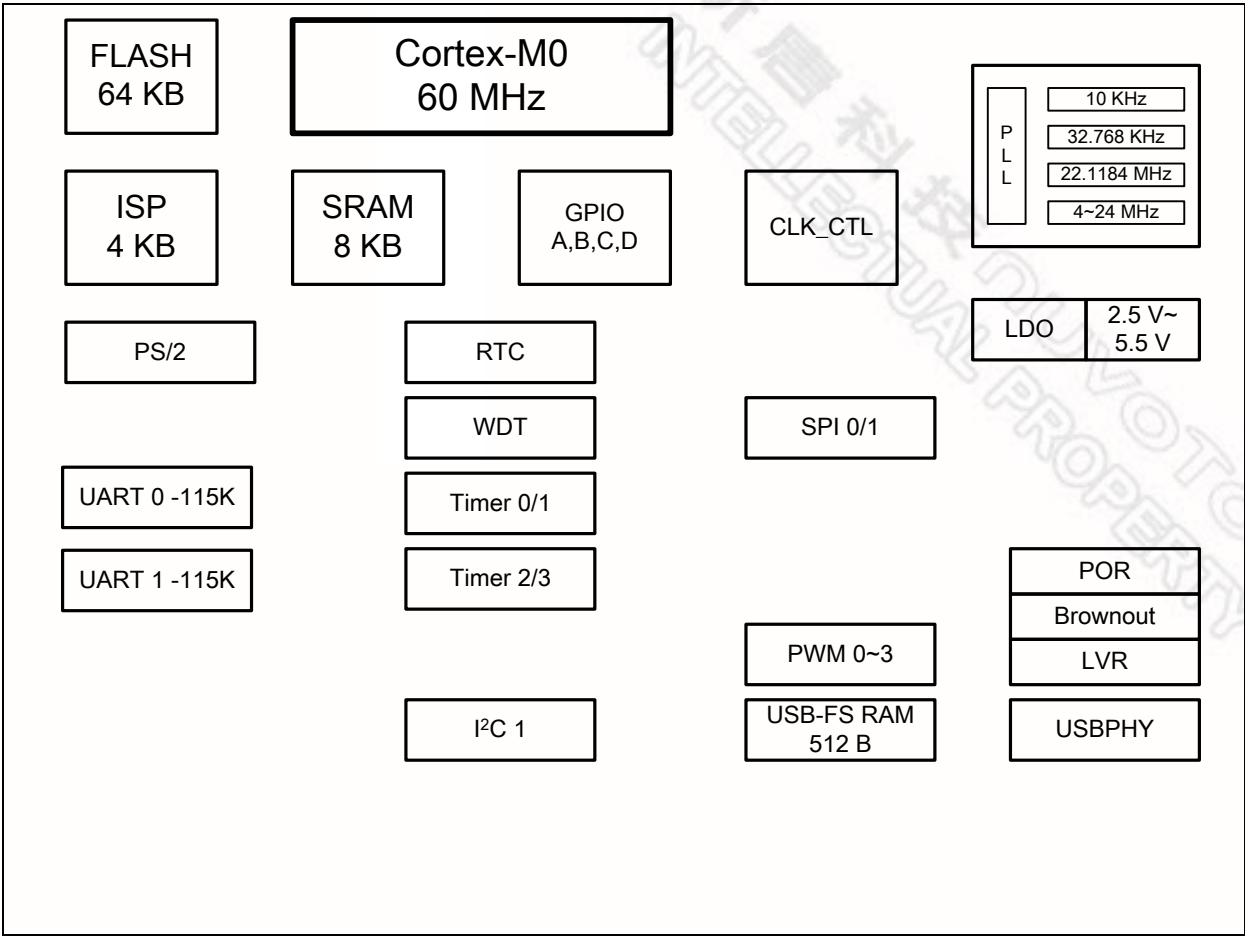


图 4-1 NuMicro™ NUC122 框图

5 功能描述

5.1 ARM® Cortex®-M0 内核

Cortex®-M0处理器是32位可配置的多级流水线RISC处理器。它有AMBA AHB-Lite接口和嵌套向量中断控制器（NVIC）。具有可选的硬件调试功能。可以执行Thumb指令，并与其它Cortex®-M系列兼容。下图为处理器的功能图。

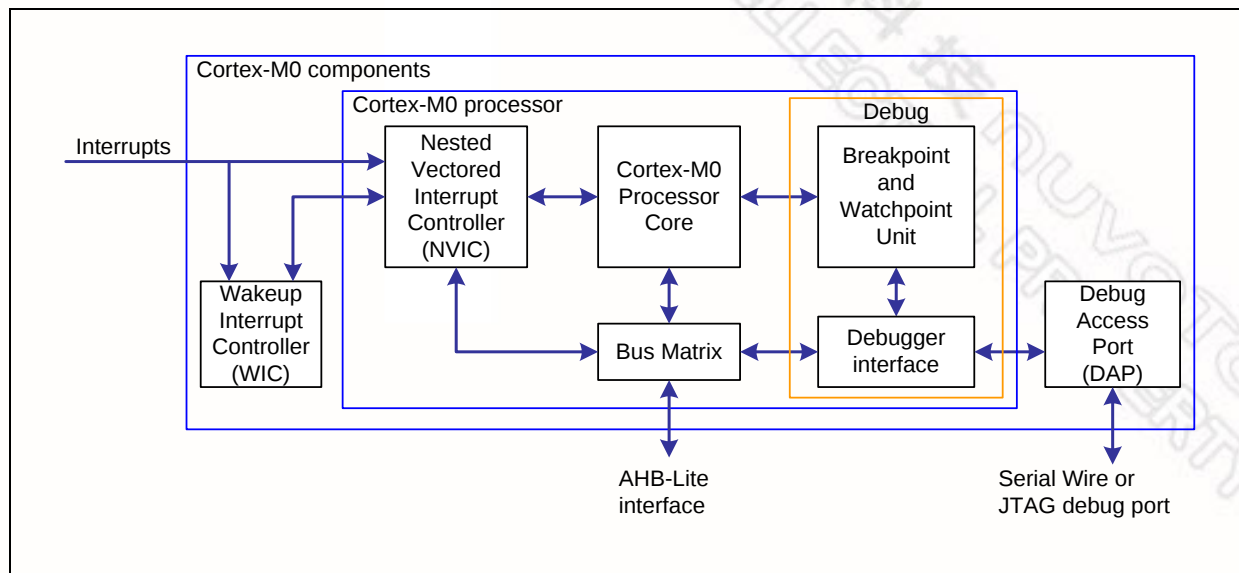


图 5-1 功能框图

设备提供:

- 低门数处理器特征:

- ARM® v6-M Thumb® 指令集
- Thumb-2 技术
- ARM® v6-M 兼容 24-位 SysTick 定时器
- 32-位 硬件乘法器
- 系统接口支持小端（little-endian）数据访问
- 准确而及时的中断处理能力
- 加载、存储多个数据和多周期乘法指令可被终止然后重新开始从而实现快速中断处理
- C 应用程序二进制接口的异常兼容模式（C-ABI）。这个 ARM® v6-M 的模式允许用户使用纯 C 函数实现中断处理
- 使用中断唤醒（WFI）与事件唤醒（WFE）指令进入低功耗的休眠模式，或者从中断退出休眠模式

1. NVIC特征:

- 32 个外部中断，每个中断具有 4 级优先级
- 专用的不可屏蔽中断（NMI）。
- 同时支持电平和脉冲中断触发
- 中断唤醒控制器(WIC), 支持极低功耗休眠模式。

2. 调试支持

- 四个硬件断点.
- 两个观察点.
- 用于非侵入式代码分析的程序计数采样寄存器 (PCSR) .
- 单步和向量捕获能力.

3. 总线接口:

- 提供简单的集成到所有系统外设和存储器的单一 32 位 AMBA-3 ABH-Lite 系统接口.
- 支持DAP(Debug Access Port)的单一32位的从机端口.

5.2 系统管理器

5.2.1 简介

系统管理器包括如下功能：

- 系统复位
- 系统内存映射
- 产品ID、芯片复位、模块功能复位和多功能管脚控制的系统管理寄存器
- 系统定时器(SysTick)
- 嵌套向量中断控制器(NVIC)
- 系统控制寄存器

5.2.2 系统复位

以下事件可产生复位位信号，由哪个事件引起复位可从寄存器 RSTSRC 中读出。

- 上电复位
- 复位脚 (/RESET) 上有低电平
- 看门狗复位
- 低压复位
- 欠压检测器复位
- Cortex®-M0 复位
- 系统复位

系统复位和上电复位都可以让包括片内外设在内的整个芯片复位，上电复位会复位外部晶振电路和位 ISPCON.BS，系统复位不会。

5.2.3 系统电源分配

该器件的电源分为三个部分。

- 由AVDD 和AVSS提供的模拟电源，为模拟部分工作提供电压。
- 由VDD与VSS提供的数字电源，提供一个固定的1.8V的数字电源，用于数字操作和I/O引脚的内部稳压电源。
- VBUS提供给USB 的电源，用于USB模块传输操作。

内部电压调节器输出，LDO和VDD33，需要在相应的引脚上外接电容，AVDD的电压应与VDD的电压一样。下图是电源分配图。

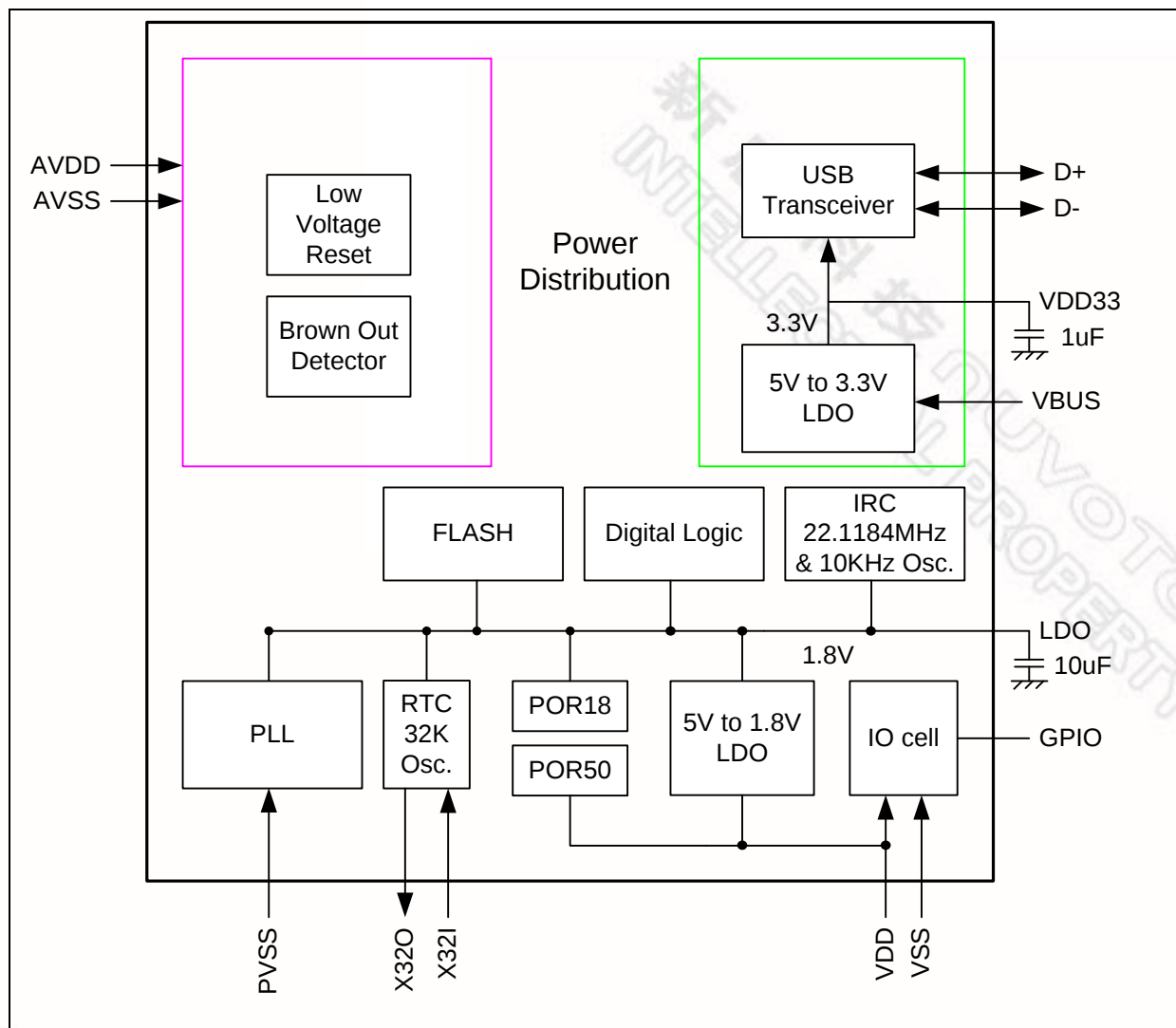


图 5-2 NuMicro™ NUC122 电源分配图

5.2.4 系统定时器 (SysTick)

Cortex®-M0 包含系统定时器SysTick，24位，写清零、递减、自装载同时具有可灵活控制机制的计数器。该计数器可用于多种用途，比如：

- RTOS中的节拍定时器。
- 对内核时钟计数的高速报警定时器。
- 做为可变时间闹钟或做为信号定时器，周期依时钟源而定。
- 简单的计数器，用于软件定时
- 控制和状态寄存器里的位COUNTFLAG 可用于查寻时间是否到定时周期

使能后，定时器从SysTick 当前值寄存器(SYST_CVR)的值向下计数到0，并在下一个时钟周期，重新加载寄存器(SYST_RVR) 的值。当计数器减到0时，标志位COUNTFLAG置位，读COUNTFLAG位使其清零。

复位后，SYST_CVR 的值未知。使能前，软件应该向寄存器写入值清0。这样确保定时器以 SYST_RVR 中的值计数，而非任意值。

若 SYST_RVR 是0，在重新加载后，定时器将保持当前值0。这个功能可以在计数器使能后用来禁止计数的功能。

详情请参考“ARM® Cortex®-M0 Technical Reference Manual”与“ARM® v6-M Architecture Reference Manual”。

5.2.5 嵌套向量中断控制器 (NVIC)

Cortex®-M0提供中断控制器，用于总体管理异常，称之为“嵌套向量中断控制器(NVIC)”。NVIC和处理内核紧密相连，它提供以下特征：

- 支持嵌套和向量中断
- 自动保存和恢复处理器状态
- 动态改变优先级
- 简化的和确定的中断时间

NVIC依照优先级处理所有支持的异常，所有异常在“处理器模式”处理。NVIC结构支持32(IRQ[31:0])个离散中断，每个中断可以支持4级离散中断优先级。所有的中断和大多数系统异常可以配置为不同优先级。当中断发生时，NVIC将比较新中断与当前中断的优先级，如果新中断优先级高，则立即处理新中断。

发生中断时，ISR的开始地址可从内存的向量表中取得。不需要确定哪个中断被响应，也不要软件分配相关中断服务程序（ISR）的开始地址。当开始地址取得时，NVIC将自动保存处理状态到栈中，包括以下寄存器“PC, PSR, LR, R0~R3, R12”的值。在ISR结束时，NVIC 将从栈中恢复相关寄存器的值，进行正常操作，因此花费少量且确定的时间处理中断请求。

NVIC支持末尾连锁“Tail Chaining”，有效处理背对背中断“back-to-back interrupts”，即无需保存和恢复当前状态从而减少在切换当前ISR时的延迟时间。NVIC还支持迟到“Late Arrival”，改善同时发生的ISR的效率。当较高优先级中断请求发生在当前ISR开始执行之前（保持处理器状态和获取起始地址阶段），NVIC将立即处理更高优先级的中断，从而提高了实时性。

详情请参考“ARM® Cortex®-M0 Technical Reference Manual”和“ARM® v6-M Architecture Reference Manual”。

5.2.5.1 异常模式和系统中断映射

NuMicro™ NUC122 支持下表 5-1 所列的异常模式. 与所有中断一样, 软件可以对其中一些中断设置4级优先级. 最高优先级为“0”, 最低优先级为“3”, 所有用户可配置的优先级的默认值为“0”. 注意: 优先级为“0”在整个系统中为第4优先级, 排在“Reset”, “NMI”与“Hard Fault”之后.

异常名称	向量号	优先级
Reset	1	-3
NMI	2	-2
Hard Fault	3	-1
保留	4 ~ 10	保留
SVCall	11	可配置
保留	12 ~ 13	保留
PendSV	14	可配置
SysTick	15	可配置
Interrupt (IRQ0 ~ IRQ31)	16 ~ 47	可配置

表 5-1 异常模式

向量号	中断号 (Bit in Interrupt Registers)	中断名称	源 IP	中断描述
0 ~ 15	-	-	-	系统异常
16	0	BOD_OUT	Brown-Out	欠压检测中断
17	1	WDT_INT	WDT	看门狗定时器中断
18	2	EINT0	GPIO	PB.14脚上的外部信号中断
19	3	EINT1	GPIO	PB.15脚上的外部信号中断
20	4	GPAB_INT	GPIO	PA[15:0]/PB[13:0] 的外部信号中断
21	5	GPCD_INT	GPIO	PC[15:0]/PD[15:0] 的外部信号中断
22	6	PWMA_INT	PWM0~3	PWM0, PWM1, PWM2 与 PWM3 中断
23	7	保留	保留	保留
24	8	TMR0_INT	TMR0	Timer 0中断
25	9	TMR1_INT	TMR1	Timer 1中断

26	10	TMR2_INT	TMR2	Timer 2中断
27	11	TMR3_INT	TMR3	Timer 3中断
28	12	UART0_INT	UART0	UART0 中断
29	13	UART1_INT	UART1	UART1中断
30	14	SPI0_INT	SPI0	SPI0中断
31	15	SPI1_INT	SPI1	SPI1中断
32	16	保留	保留	保留
33	17	保留	保留	保留
34	18	保留	保留	保留
35	19	I2C1_INT	I ² C1	I ² C1中断
36	20	保留	保留	保留
37	21	保留	保留	保留
38	22	保留	保留	保留
39	23	USB_INT	USBD	USB 2.0 FS设备中断
40	24	PS2_INT	PS/2	PS/2 中断
41	25	保留	保留	保留
42	26	保留	保留	保留
43	27	保留	保留	保留
44	28	PWRWU_INT	CLKC	掉电唤醒中断
45	29	保留	保留	保留
46	30	保留	保留	保留
47	31	RTC_INT	RTC	RTC中断

表 5-2 系统中断映射

5.2.5.2 向量表

响应中断时，处理器自动从内存的向量表中取出ISR的起始地址。对于ARM® v6-M，向量表的基地址为0x00000000。向量表包括复位后堆栈的初始值以及所有异常处理器的入口地址。向量号表示处理异常的先后次序。

向量表字偏移量	描述
0	SP_main – 主栈指针
向量号	异常入口指针，用向量号表示

表 5-3 向量表格式

5.2.5.3 操作说明

通过写相应中断使能置位寄存器或清使能寄存器，可以使能NVIC中断或禁用NVIC中断，这些寄存器通过写1使能和写1清零，读取寄存器都返回当前相应中断的使能状态，当中断禁用时，中断声明将使中断挂起，因此中断不被激活，如果在禁用时中断被激活，该中断就保持在激活状态，直到通过复位或异常返回来清除。清使能位可以阻止新的相应中断被激活。

使能/禁用NVIC 中断，可使用寄存器Set-Pending Register（写1禁用）与 Clear-Pending（写1使能），读这些寄存器返回相应中断的挂起状态。寄存器 Clear-Pending 在中断响应时，不影响执行状态。

可通过配置32位寄存器中的8位字段（每个寄存器支持4个中断）来设置NVIC中断的优先级。

与NVIC相关的寄存器都可以在内存的某一块寄存器区域中设置，下一节将作出描述。

5.3 时钟控制器

5.3.1 概述

时钟控制器为整个芯片提供时钟源，包括系统时钟和所有外围设备时钟，该控制器还通过个别时钟的关或开，时钟源选择和分频选择来控制功耗。使能PWR_DOWN_EN位，执行WFI指令后，芯片将进入掉电状态，等唤醒中断发生将退出掉电状态。在掉电状态下，外部 4~24 MHz 晶振和内部 22.1184 MHz 振荡器将被关闭，以降低整个系统的功耗。

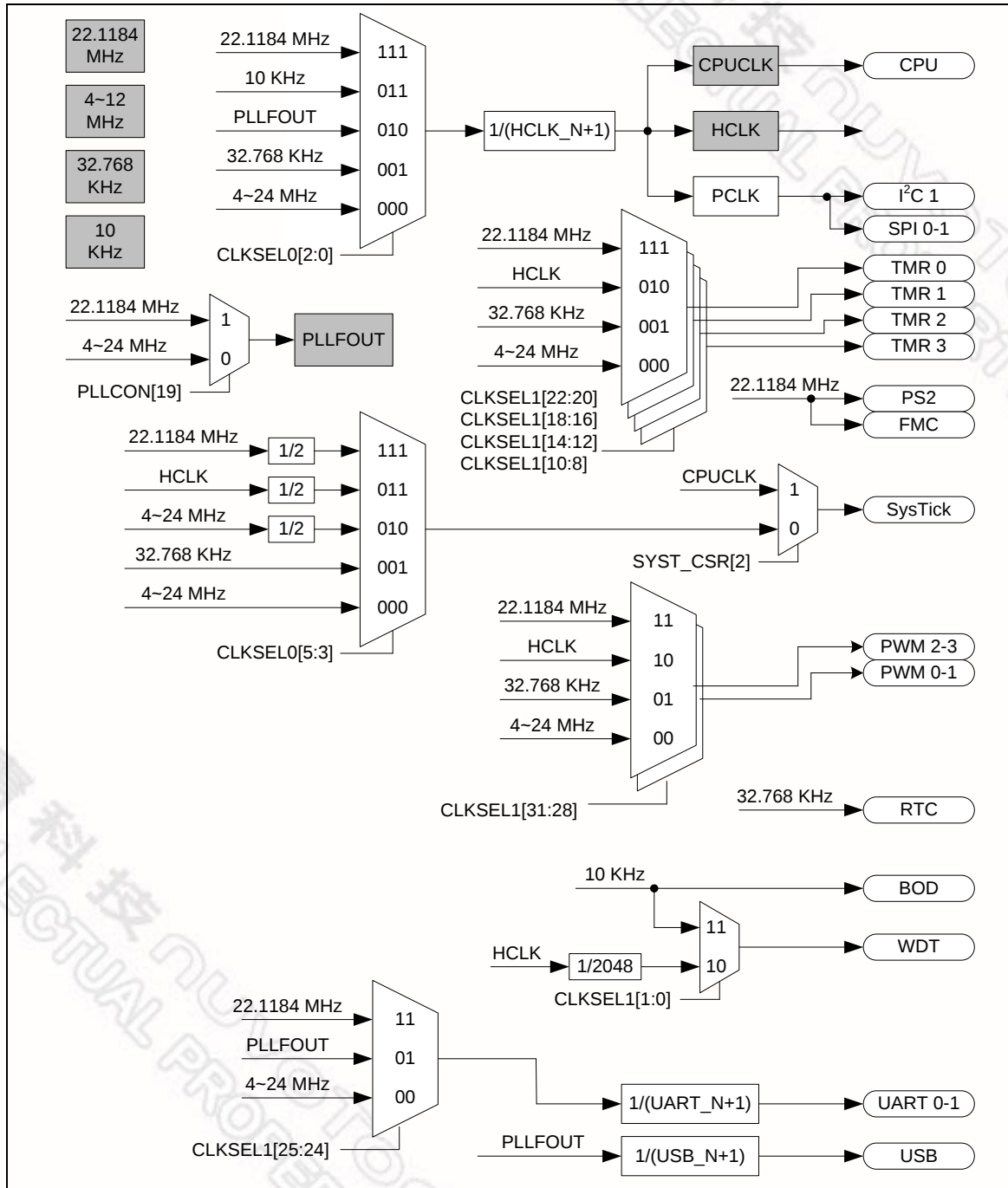


图 5-3 时钟发生器全局图

5.3.2 时钟发生器

时钟发生器由如下5个时钟源组成:

- 一个外部 32.768 KHz 低速晶振
- 一个外部 4~24 MHz 高速晶振
- 一个可编程的 PLL FOUT(PLL 由外部 4~24 MHz 高速晶振和内部 22.1184 MHz 高速振荡器提供时钟源)
- 一个内部 22.1184 MHz 高速振荡器
- 一个内部 10 KHz 低速振荡器

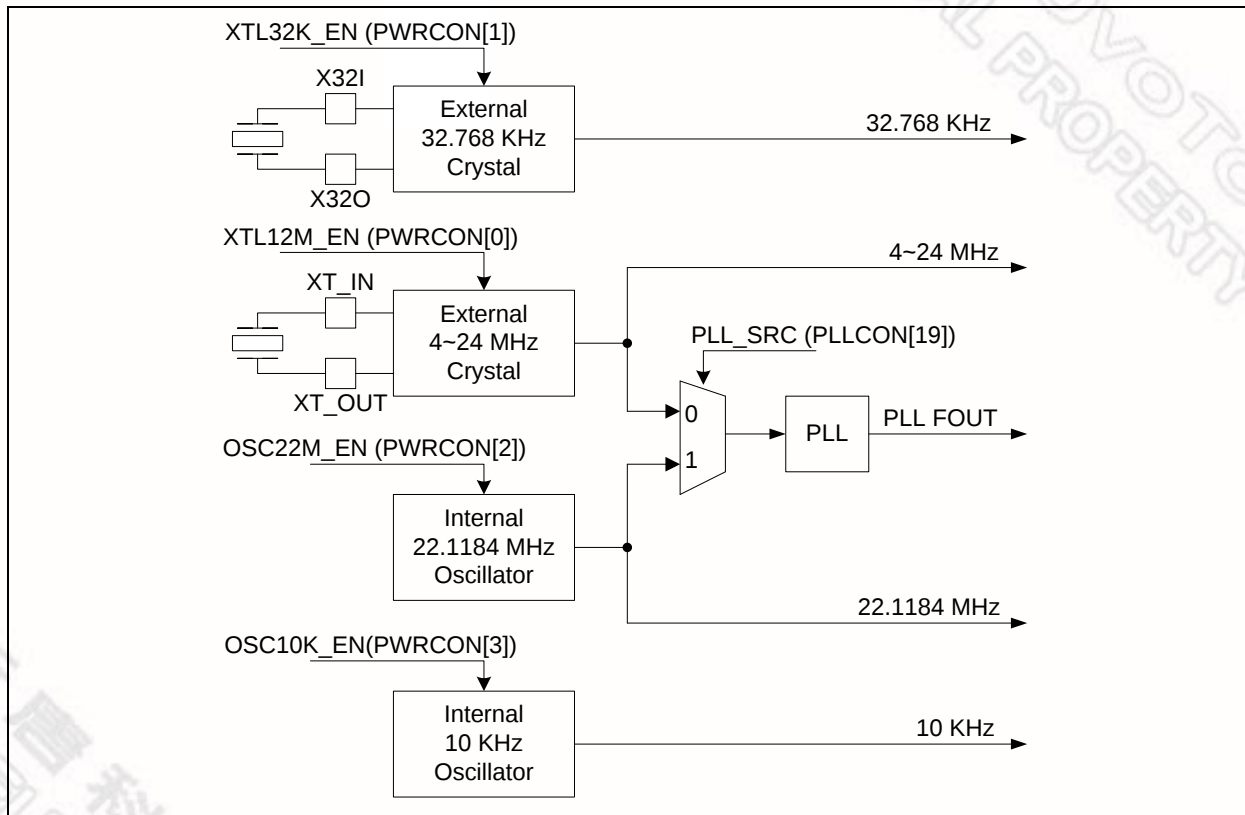


图 5-4 时钟发生器框图

5.3.3 系统时钟与 SysTick 时钟

系统时钟有5个时钟源，由时钟发生器产生。时钟源切换取决于寄存器HCLK_S(CLKSEL0[2:0])，如图 5-5 所示

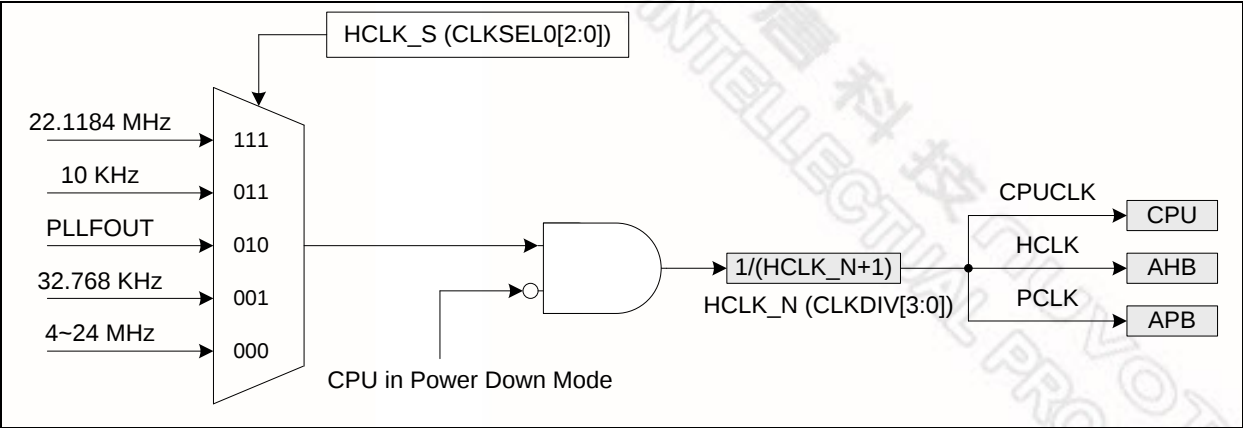


图 5-5 系统时钟框图

Cortex®-M0内核的SysTick 时钟源可以选择CPU时钟或外部时钟(SYST_CSR[2]).如果使用外部时钟，SysTick 时钟 (STCLK) 有 5 个时钟源，由时钟发生器产生。时钟源切换取决于寄存器 STCLK_S(CLKSEL0[5:3]). 框图如图 5-6.

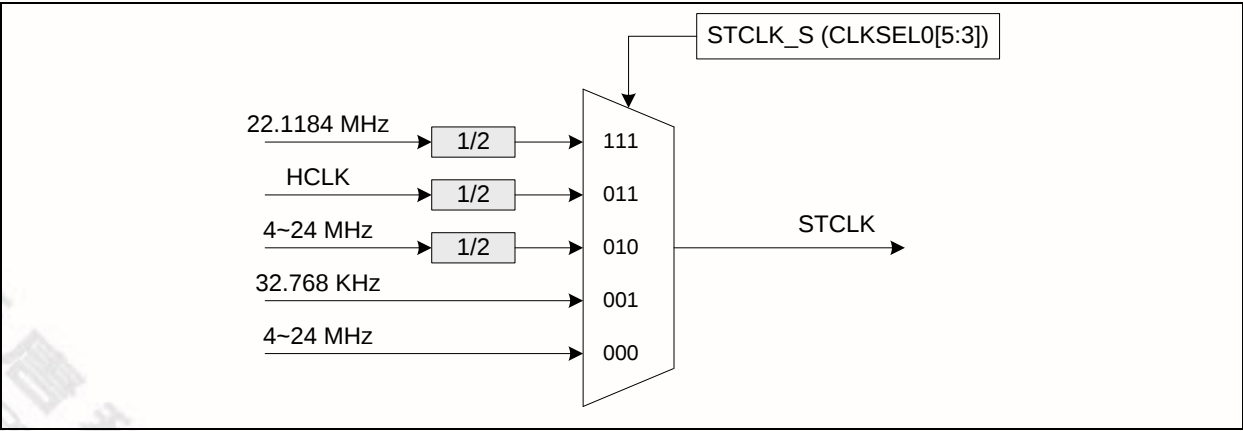


图 5-6 节拍时钟控制框图

5.3.4 外围设备时钟

不同的外设，可切换的时钟源不同。

5.3.5 掉电模式时钟

当芯片进入掉电模式后，一些时钟源、外设时钟和系统时钟被关闭，也有一些时钟源与外设时钟仍在工作。

如下时钟仍在工作：

- 时钟发生器
 - ◆ 内部 10 KHz 低速振荡器时钟
 - ◆ 外部 32.768 KHz 低速晶振时钟
- 外设时钟 (当WDT采用内部10 KHz作为时钟源时，或RTC采用外部32.768 KHz作为时钟源时)

5.4 FLASH 内存控制器 (FMC)

5.4.1 概述

NuMicro™ NUC122 有64/32k FLASH存储应用程序 (APROM)，4K字节的LDROM用来存放ISP代码。用户可通过ISP更新焊接在PCB板上的芯片中的程序。上电后，CPU检测Config0的CBS位来确定从APROM还是LDROM读取代码。NuMicro™ NUC122还为用户提供4k字节的数据FLASH。

5.4.2 特征

- 60 MHz工作连续地址访问时间，零等待状态
- 64/32KB 应用程序内存 (APROM)
- 4KB 在系统编程 (ISP)内存 (LDROM)
- 固定的4KB数据FLASH，带有512字节页擦除单元
- 在系统编程 (ISP) 用于更新片上FLASH

5.5 通用 I/O (GPIO)

5.5.1 概述和特征

NuMicro™ NUC122 有 41 个通用 I/O 引脚，可以和其他功能引脚共享，分配在GPIOA, GPIOB, GPIOC, 与 GPIOD四个端口上，每个端口最多16个引脚。每个引脚都是独立的，都有相应的寄存器位来控制引脚功能模式与数据。

I/O类型可独立地配置为输入，输出，开漏或准双端模式。复位之后，所有引脚的I/O引脚类型均为准双向模式，端口数据寄存器GPIOx_DOUT[15:0]的值为0x000_FFFF。VDD从5.0 V 到2.5 V时，I/O口上拉阻值为110KΩ~300KΩ。

5.5.2 功能描述

5.5.2.1 输入模式说明

设置 GPIOx_PMD (PMDn[1:0]) 为 00b，GPIOx port [n] 为输入模式，I/O引脚为三态（高阻），没有输出驱动能力。GPIOx_PIN的值反映相应端口的状态。

5.5.2.2 输出模式的说明

设置 GPIOx_PMD (PMDn[1:0]) 为 01b，GPIOx port [n] 为输出模式，I/O支持数字输出功能，有 source/sink电流能力。GPIOx_DOUT 相应位的值被送到相应引脚上。

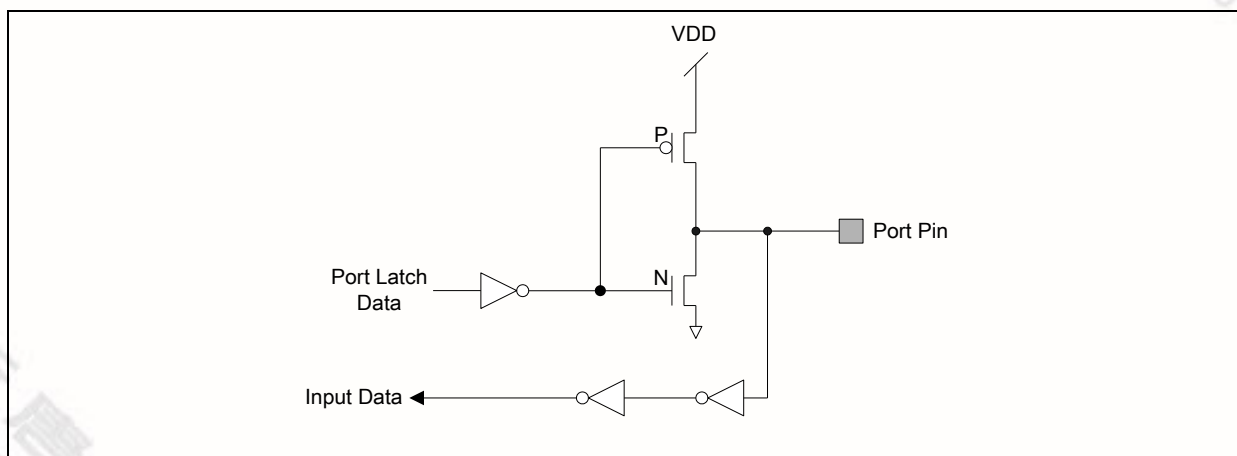


图 5-7 推挽输出

5.5.2.3 开漏模式的说明

设置 GPIOx_PMD (PMDn[1:0]) 为 10b，GPIOx port [n]为开漏模式，输出功能仅支持灌电流，需要一个外加上拉接电阻用于驱动到高电平。如果GPIOx_DOUT 相应位bit [n]的值为“0”，引脚上输出低。如果GPIOx_DOUT 相应位bit [n]的值为“1”，可由外部上拉电阻到高电平。

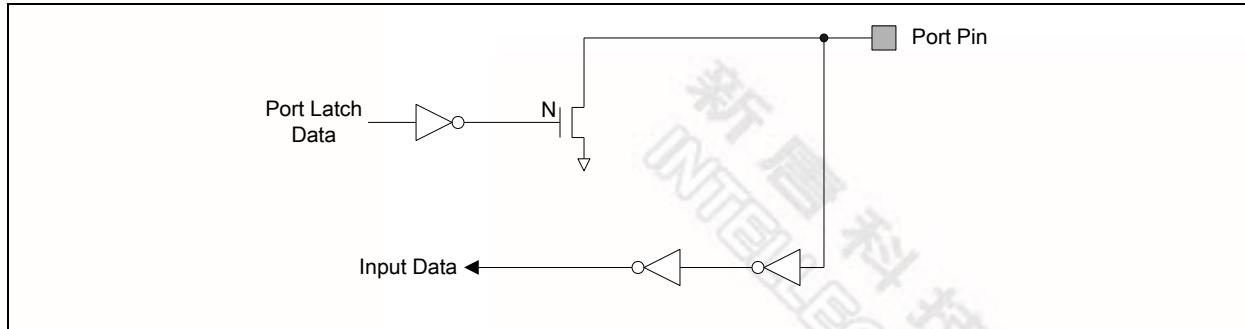


图 5-8 开漏输出

5.5.2.4 准双端模式的说明

设置GPIOx_PMD (PMDn[1:0])为 11b, GPIOx port [n] 为准双向模式, I/O同时支持数字输出和输入功能, 但拉电流能力仅有数百uA。要实现数字输入, 需要先将GPIOx_DOUT 相应位置1。准双端输出是80C51及其派生产品所共有的模式。若GPIOx_DOUT相应位bit[n]为“0”, 引脚上输出“低”。若GPIOx_DOUT相应位bit[n]为“1”, 该引脚将检测引脚值。若引脚值为高, 没有任何动作, 若引脚值为低, 该引脚在2个时钟周期内强制置高, 然后禁止强输出驱动, 引脚状态由内部上拉电阻控制。注: 准双端模式的电流大小仅有200 uA到30 uA(VDD从5.0 V到2.5 V)。

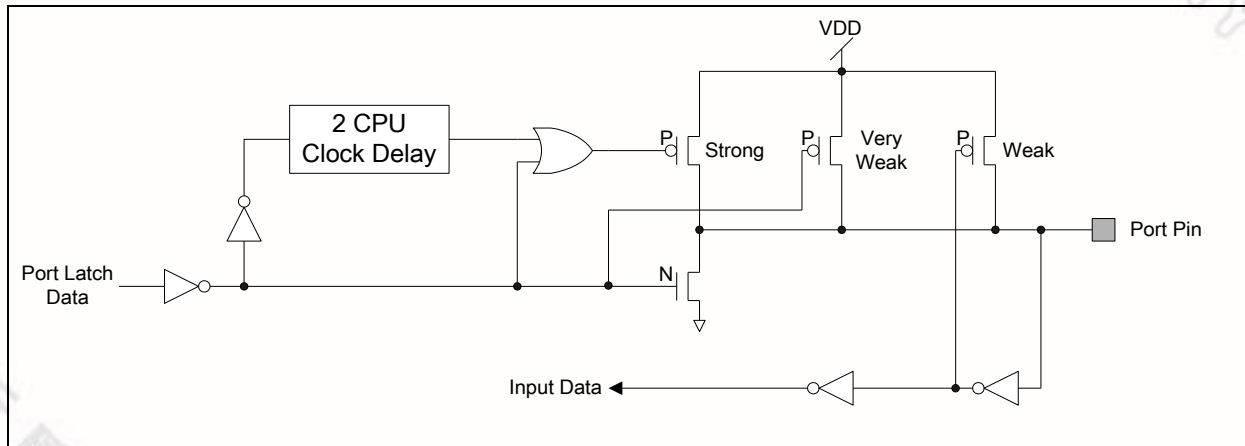


图 5-9 准双向 I/O 模式

5.6 定时器控制器 (TMR)

5.6.1 概述

定时器模块包含4组32位定时器，TIMER0~TIMER3，提供用户便捷的计数定时功能。定时器模块可支持例如频率测量，计数，间隔时间测量，时钟产生，延迟时间等功能。定时器可在计时溢出时产生中断信号，也可在操作过程中提供计数的当前值。

5.6.2 特征

- 4 组 32-位定时器，带24位向上定时器和一个8位的预分频计数器
- 每个定时器都有独立的时钟源
- 提供一次定时, 周期定时, 反转模式和自动重载模式计数操作
- $\text{超时周期} = (\text{输入的定时器时钟周期}) * (8\text{-bit预分频计数器} + 1) * (24\text{-bit TCMP})$
- $\text{最大计数周期} = (1 / T \text{ MHz}) * (2^8) * (2^{24})$ ，T是定时器时钟
- 通过 TDR（定时器数据寄存器）可读取内部24位向上计数器的值
- 支持管脚输入的外部事件计数功能

5.7 PWM 发生器和捕捉定时器 (PWM)

5.7.1 简介

NuMicro™ NUC122有1组PWM，2个PWM发生器，可配置成4个独立的PWM输出PWM0~PWM3，或2组互补的PWM对，(PWM0, PWM1), (PWM2, PWM3)，有可编程的死区发生器。

每个PWM发生器带有一个8位预分频器，一个5级分频器(1, 1/2, 1/4, 1/8, 1/16)，两个PWM定时器包括2个时钟选择，两个16位向下计数器用于PWM周期控制，两个16位比较计数器用于PWM 占空比控制，还有一个死区发生器。2个PWM发生器提供8个独立的中断标志，当PWM向下计数周期达到零时触发中断。PWM发生器可以定义为单次触发模式或连续输出PWM波形模式。

当PCR.DZEN01置位，PWM0 与 PWM1形成互补的PWM周期，这一对PWM的周期，占空比和死区时间由PWM0定时器和死区发生器0决定。同样 PWM 互补对(PWM2, PWM3)由 PWM2定时器和死区发生器2控制。

为防止PWM输出抖动不稳定波形，16位向下计数器和16位比较计数器采用两级缓存。当用户向计数器/比较计数器内写入值后，只有当计数器/比较计数器的值计数到0后，新值才会被写入计数器/比较器。该两级缓存可以避免PWM输出时产生干扰波形。

当16位向下计数计数器达到0时，中断请求产生。如果PWM定时器被定义为连续模式，当向下计数器达到0时，会自动重新导入设定值(CNRx)并从新开始运行下一个周期。如果定时器设为单触发模式，向下计数器停止计数，并产生中断请求。

比较计数器数据用于设定脉宽，计数控制逻辑在计数器计数到比较值时将PWM输出变高。

使能模块的输入捕捉功能，PWM输出引脚切换作捕捉功能。捕捉器0和PWM0使用同一个定时器，捕捉器1和PWM1使用另一组定时器，以此类推。在使用捕捉功能之前，必须预先配置PWM定时器。输入端口有上升沿时，PWM计数器的值锁存入CRLR，输入端口有下降沿时PWM计数器锁存入CFLR。设定CCR0.CRL_IE0[1] (上升沿触发中断有效)和CCR0.CFL_IE0[2] (下降沿触发中断有效)，可以使捕捉器通道0作为中断源。同样设定CCR0.CRL_IE1[17] 和CCR0.CFL_IE1[18]，可以设定通道1。依照上述方法，通过设定相对应CCR2的寄存器可设定捕捉通道2和3。捕捉模块触发中断时，PWM计数器将被置为初值。

最大的捕捉频率由捕捉中断延迟决定。捕捉中断发生时，软件至少执行以下三步：第一步，读 PIIRx 获取中断源，第二步，读CRLRx/CFLRx(x=0~3) 获取捕捉值和写1清PIIRx为0。如果中断延迟花T0完成，捕捉信号在(T0)间隔内必须不能改变。此条件下，最大捕捉频率为1/T0。

例如：

HCLK = 50 MHz, PWM_CLK = 25 MHz, 中断延迟为 900 ns

因此最大捕捉频率为 $1/900\text{ns} \approx 1000\text{ kHz}$

5.7.2 特性

5.7.2.1 PWM功能特性:

- PWM 组有两个PWM发生器。每个都有8位预分频，一个5级时钟分频器，两个PWM定时器，一个死区发生器和两个PWM输出。
- 最高16位解析度
- PWM 中断与PWM周期同步
- One-shot 或 Auto-reload模式

- 可支持4路PWM通道或2对PWM通道

5.7.2.2 捕捉功能特征:

- 与PWM发生器共用定时器模块
- 支持4个捕捉输入通道，4个捕捉输入通道与4 PWM 输出通道共享
- 每个通道支持1个上升沿锁存寄存器(CRLR)，一个下降沿锁存寄存器 (CFLR) 和捕捉中断标志 (CAPIFx)

5.8 看门狗定时器 (WDT)

看门狗定时器是在软件出问题执行系统复位功能，可以防止系统无限止地挂机，除此之外，看门狗定时器还可将芯片由掉电模式唤醒。看门狗定时器包含一个18位的自动运行的计数器，可编程其定时溢出间隔。表 5-4 为看门狗定时溢出间隔选择，图 5-10 为看门狗中断信号与复位信号的时序。

设置WTE(WDTCR[7])使能看门狗定时器和WDT计数器开始计数。当计数器达到选择的定时溢出间隔，看门狗定时器中断标志WTIF被立即置位，如果中断使能位WTIE置位，会产生WDT中断请求，同时会有 $1024 * T_{WDT}$ 的延时。用户必须在 $1024 * T_{WDT}$ 时间内设置WTR(WDTCR[0]) (Watchdog timer reset)为高，重置18位WDT计数器，防止芯片复位，WTR在WDT计数重置后自动由硬件清零。通过设置WTIS(WDTCR[10:8])选择8个定时溢出间隔。如果在 $1024 * T_{WDT}$ 时间终止后，WDT计数器没有被清零，看门狗将置看门狗复位标志(WTRF)为高，并使芯片复位。这个复位将持续63个WDT时钟，然后芯片重启，并从复位向量(0x0000 0000)执行程序。WTRF将不被看门狗复位清零。用户可用软件检测WTRF来辨别复位源。WDT提供唤醒功能，当芯片在掉电状态，且看门狗定时器唤醒功能使能位 (WDTR[4])置位，如果WDT计数器到了由WTIS (WDTCR [10:8])指定的时间，芯片将从掉电状态被唤醒。

例如：WTIS选择000，芯片掉电使能后， $2^4 * T_{WDT}$ 个周期后芯片会从掉电状态被唤醒，如果WTIS (WDTCR [10:8]) 设置成 111，则 $2^{18} * T_{WDT}$ 个周期后芯片被唤醒。注意：如果WTRE (WDTCR [1])置1了，芯片被唤醒后；软件必须尽快对WTR(WDTCR [0])写1，以清0看门狗定时器，否则 $1024 * T_{WDT}$ 后芯片会复位。

WTIS	Time-out Interval Selection T_{TIS}	Interrupt Period T_{INT}	WTR Time-out Interval (WDT_CLK=10 KHz) Min. T_{WTR} ~ Max. T_{WTR}
000	$2^4 * T_{WDT}$	$1024 * T_{WDT}$	1.6 ms ~ 104 ms
001	$2^6 * T_{WDT}$	$1024 * T_{WDT}$	6.4 ms ~ 108.8 ms
010	$2^8 * T_{WDT}$	$1024 * T_{WDT}$	25.6 ms ~ 128 ms
011	$2^{10} * T_{WDT}$	$1024 * T_{WDT}$	102.4 ms ~ 204.8 ms
100	$2^{12} * T_{WDT}$	$1024 * T_{WDT}$	409.6 ms ~ 512 ms
101	$2^{14} * T_{WDT}$	$1024 * T_{WDT}$	1.6384 s ~ 1.7408 s
110	$2^{16} * T_{WDT}$	$1024 * T_{WDT}$	6.5536 s ~ 6.656 s
111	$2^{18} * T_{WDT}$	$1024 * T_{WDT}$	26.2144 s ~ 26.3168 s

表 5-4 看门狗定时器定时间隔时间选择

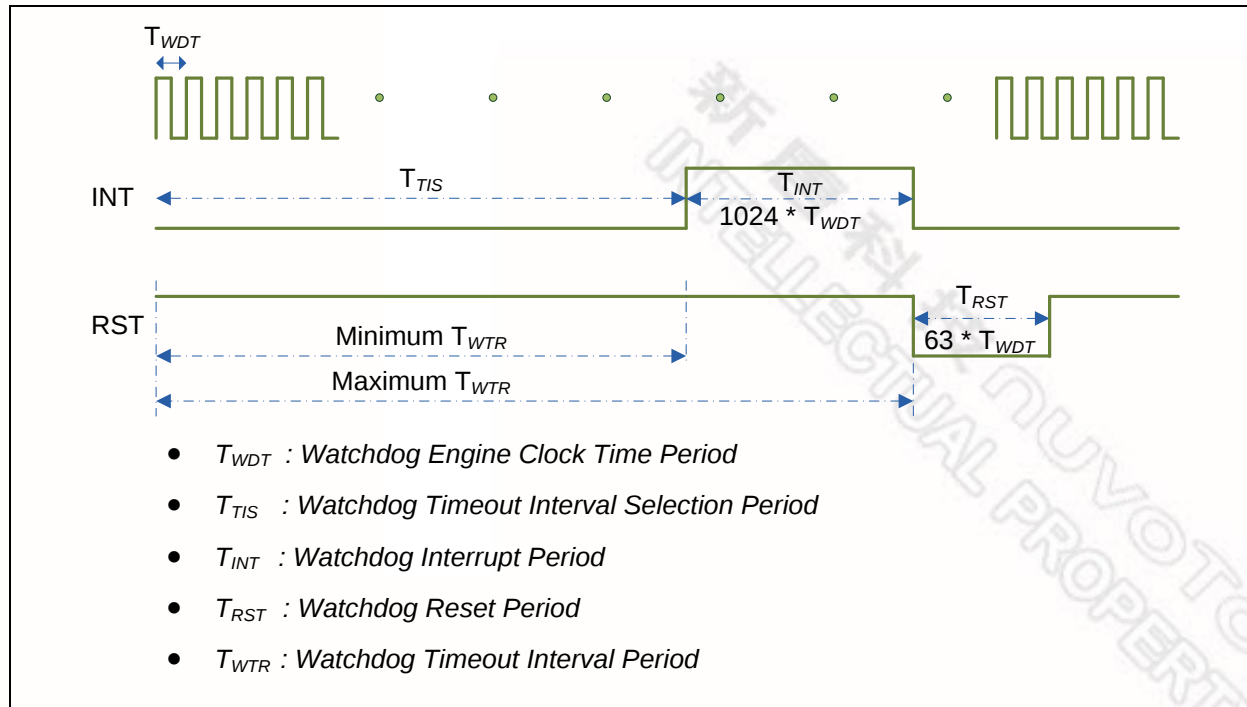


图 5-10 中断时序和复位信号

5.8.1 特征

- 18-位计数器以防止芯片跑飞.
- 可选择的定时溢出间隔 ($2^4 \sim 2^{18}$) , 定时溢出间隔为104 ms ~ 26.3168 s (if WDT_CLK = 10 kHz).
- 复位周期 = $(1 / 10 \text{ kHz}) * 63$, if WDT_CLK = 10 kHz.

5.9 实时时钟 (RTC)

5.9.1 简介

实时时钟 (RTC)模块用于记录实时时间及日历功能。时钟源由外部 32.768 KHz 低速晶振提供，管脚为X32I 及X32O 或者外接32.768 KHz 频率的信号源到X32I。RTC时间 (秒, 分, 时)寄存器(TLR), 日历 (日, 月, 年)寄存器(CLR)。数据格式由BCD格式存取。支持闹钟功能, (TAR)寄存器用于指示时间闹钟, (CAR)用于指示日期闹钟。

RTC 模块支持时间记步及闹钟中断, 通过设定TTR.TTR[2:0], 提供8级选择1/128, 1/64, 1/32, 1/16, 1/8, 1/4, 1/2 及1 秒。当中断使能(RIER.AIER=1), 并且RTC 计数器内的值TLR 和CLR 与TAR和CAR相等时, 中断标志 (RIIR.AIF)将被置, 中断发生。如果唤醒芯片功能使能(TWKE(TTR[3])=1)时, 当RTC时间与闹钟匹配时将芯片从空闲或掉电模式唤醒。

5.9.2 特征

- 支持时间计数 (秒, 分, 时)以及日历计数(日, 月, 年), 用户可用来查看时间
- 闹钟寄存器(秒, 分, 时, 日, 月, 年)
- 12-小时或 24-小时模式可选择
- 闰年自动识别
- 一周天数计数器
- 频率补偿寄存器 (FCR)
- 所有时间日期由BCD码组成
- 提供8级时间记步周期选择1/128, 1/64, 1/32, 1/16, 1/8, 1/4, 1/2 及1 秒
- 支持RTC定时滴答和闹钟定时中断
- 支持芯片唤醒功能 (空闲或掉电模式)

5.10 UART 接口控制器 (UART)

NuMicro™ NUC122提供2个UART通道，UART0与UART1，支持普通速度，支持流控。

5.10.1 概述

通用异步收/发器(UART0/1)支持IrDA SIR 功能和RS-485模式功能. 每个通道都有**7 种类型的中断**, 它们是发送FIFO 空中断(INT_THRE), 接收门限到达中断(Int_RDA), 线路状态中断 (校验错,帧错 或break 中断) (INT_RLS), 接收超时中断(INT_Tout), MODEM /唤醒 状态中断(INT_Modem), 缓冲错误中断(INT_BUF_ERR)。中断号13 (中断向量29) 支持UART0/1的中断. 参考NVIC章节对系统中断列表的描述.

UART0/1内嵌一个14-byte 发送FIFO (TX_FIFO) 和 14-byte 接收 FIFO (RX_FIFO)。在操作过程中CPU可以随时读UART的状态. 报告的状态信息包括已经被UART执行的传输操作的类型和条件, 也包括4种错误条件(parity error, overrun error, framing error, 或break中断). UART包括一个可编程的波特率发生器, 它可以将输入晶振除以一个除数来得到收发器需要的时钟. 波特率公式是 **Baud Rate = UART_CLK / M * [BRD + 2]**. 其中M和BRD在波特率分频寄存器UA_BAUD中定义, 下表列举了几种波特率选择方法. .

Mode	DIV_X_EN	DIV_X_ONE	Divider X	BRD	Baud rate equation
0	0	0	B	A	$UART_CLK / [16 * (A+2)]$
1	1	0	B	A	$UART_CLK / [(B+1) * (A+2)]$, B must ≥ 8
2	1	1	Don't care	A	$UART_CLK / (A+2)$, A must ≥ 3

表 5-5 UART 波特率等式

System clock = 22.1184 MHz high speed			
Baud rate	Mode0	Mode1	Mode2
921600	x	A=0,B=11	A=22
460800	A=1	A=1,B=15 A=2,B=11	A=46
230400	A=4	A=4,B=15 A=6,B=11	A=94
115200	A=10	A=10,B=15 A=14,B=11	A=190
57600	A=22	A=22,B=15 A=30,B=11	A=382
38400	A=34	A=62,B=8 A=46,B=11 A=34,B=15	A=574
19200	A=70	A=126,B=8 A=94,B=11 A=70,B=15	A=1150

9600	A=142	A=254,B=8 A=190,B=11 A=142,B=15	A=2302
4800	A=286	A=510,B=8 A=382,B=11 A=286,B=15	A=4606

表 5-6 UART 波特率设置表

UART0/1 有流控 /CTS 和 /RTS，使能流程时，/RTS 无效则UART将不接收数据，直到 UART向外部发送/RTS信号。当 Rx FIFO 中的数据个数和RTS_TRI_LEV (UA_FCR [19:16])相等时，UART向外发/RTS无效信号。发送时，如果 /CTS 无效，UART 将不向外发送数据。

UA_FUN_SEL[IrDA_EN] 置1时，UART工作在红外模IrDA (SIR, 串行红外)。该模式有1 个开始位, 8 个 数据位, 和1个 停止位。最大数据速率 为 115.2 Kbps (半双工)。IrDA SIR 包括 IrDA SIR 编码/解码协议。IrDA SIR 物理层规定在传输和接收之间至少有10ms 延时。这个由软件来完成。

NuMicro™ NUC122 UART控制器的另一个功能是RS-485 9位模式功能，由RTS脚控制方向或由软件编程(PB.2 for RTS0 and PB.6 for RTS1) 执行该功能。RS-485 模式由设置寄存器UA_FUN_SEL来选择。在 RS-485 模式, RX和TX的许多特性与UART相同。

5.10.2 特征

- 全双工，异步通信
- 收发各有14个字节FIFO
- 支持硬件流控(CTS/RTS)，触发电平可编程
- 每个通道独立的可编程波特率发生器
- CTS有唤醒CPU功能
- 支持8位接收超时功能
- 发送字节时，UA_TOR [DLY]可设置字节时间间隔。
- 支持break error, 帧错和收发缓冲溢出检测功能
- 完全可编程的串口特性
 - 支持5, 6, 7, 8位的数据位
 - 支持校验位：奇校验，偶校验，无校验，或校验位粘着产生和侦测
 - 支持 1, 1.5, 或 2 位停止位
- 支持红外模式
 - 普通模式下支持 3/16比特时间
- 支持 RS-485功能模式.
 - 支持 RS-485 9bit 模式
 - 由RTS引脚提供硬件或软件的方向控制

5.11 PS/2 设备控制器 (PS2D)

5.11.1 概述

PS/2 设备控制器为PS/2通讯提供基本时序控制。所有在设备和主机之间的通讯都是通过CLK 和 DATA 引脚控制。接收/传输代码需固件进行代码转换变成有意义的代码，这不同于 PS/2 键盘和鼠标设备控制器。在接收到发送请求后，PS/2设备发送CLK 信号，但是在通信过程中主机拥有最终的控制权。主机发送到设备的数据是在上升沿读取，设备发送到主机的数据在上升沿之后被改变，16个字节的 FIFO 可减少CPU的介入。软件可选择 1 ~ 16 字节的连续传输。

5.11.2 特性

- 主机通讯禁止和请求发送侦测
- 接收帧错检测
- 可编程1 ~ 16 字节传输缓冲以减少 CPU 干扰
- 接收双缓冲功能
- S/W override总线

5.12 I²C 总线控制器 (Master/Slave) (I2C)

5.12.1 简介

I²C为双线，双向串行总线，通过简单有效的连线方式实现器件间的数据交换。标准I²C是多主机总线，包括冲突检测和仲裁以防止在两个或多个主机试图同时控制总线时发生的数据损坏。

数据在主机与从机之间通过SCL时钟线控制在SDA数据线上实现一字节一字节的同步传输，每个字节为8位长度，一个SCL时钟脉冲传输一个数据位，数据由最高位MSB开发传输，每个传输字节后跟随一个应答位，每个位在SCL为高时采样；因此，SDA线只有在SCL为低时才可以改变，在SCL为高时SDA保持稳定。当SCL为高时，SDA线上的跳变视为命令中断（START 或 STOP）。参考下图 5-11 I²C 总线时序。

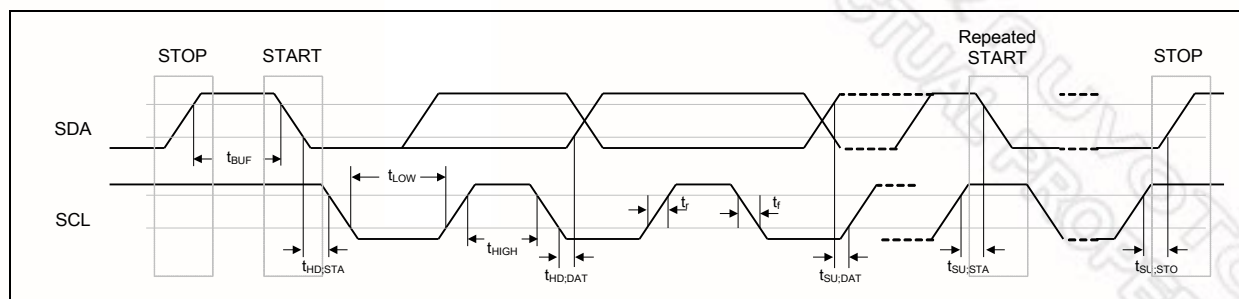


图 5-11 I²C 总线时序

片上I²C逻辑提供符合I²C总线标准的串连标准接口。I²C端口自动处理字节传输，将I2CON的ENS1位设置为1，即可使能该端口。I²C H/W 接口通过SDA(PA10)与 SCL(PA11)两个引脚连到I²C总线。用于I²C操作的两个引脚需要上拉电阻，因为这两个引脚为开漏脚。在I/O引脚作为I²C 端口使用时，用户必须预先设置引脚功能为I²C功能。

I²C总线通过SDA 及 SCL与连接在总线上的设备间传输数据，总线的主要特征：

- 支持主机模式或从机模式
- 主从机之间双向数据传输
- 多主机总线支持 (无中心主机)
- 总线上多主机间连续传输数据，实现无间断仲裁
- 总线上不同传输速率设备间，实现同步传输
- 总线上数据暂停传送及恢复传送时，实现同步时钟功能
- 内建14位超时定时器，对I²C总线上数据传输超时监测。
- 需要外部上拉确保高电平输出
- 可编辑的时钟适用于不同速率控制
- 支持7位地址模式
- 支持多个地址识别(四个地址，还有地址掩码)

5.13 串行外围设备接口 (SPI)

5.13.1 概述

SPI 接口是工作于全双工模式下的同步串行数据传输接口。共支持四组双向主/从模式传输。NuMicro™ NUC122 系列包括2组SPI控制器，将从外设得到的数据进行串并转换，或将数据进行并串转换，发送到外设。每组SPI控制器可以被作为一个主机，驱动最多2个外部从设备；还可以被设置为外围设备的从机。

该控制器支持不同串行时钟以适应不同应用，

5.13.2 特征

- 支持二组SPI传送控制器
- 支持主/从机模式
- 支持1位传输模式
- 最大传输字可达32位，一次最多可传输2个字，即一次最多可传输64位数据
- 支持burst操作模式，在一次传输过程中，发送/接收可执行两次字传输
- 支持MSB 或 LSB 为最先传输模式
- 主机模式下有2条设备/从机选择线，从机模式下有1条设备/从机选择线
- 支持数据寄存器字节重排序
- 支持字节或字休眠模式
- 主机模式下，支持不同输出串行时钟频率
- 主机模式下支持两个可编程的串行时钟频率

5.14 USB 设备控制器

5.14.1 简介

该器件有一组全速USB 2.0 设备控制器和收发器。符合USB 2.0规范，支持control, bulk, interrupt, isochronous 类型传输。

在该设备控制器里，包含两个主接口：APB总线与由USB PHY收发器出来的USB总线。CPU通过APB总线编程控制寄存器。该控制器内置512字节的SRAM作为输入或输出的数据缓存，通过APB接口或SIE对读写该SRAM中的数据。用户需要通过BUFSEGx为每个端点缓存设置有效的SRAM地址。

USB设备控制器共有6个可配置的端点，每个端点可以配置为IN, OUT类型。每个端点的数据传输，包括control/bulk/interrupt/isochronous传输都通过端点控制块操作。端点控制块还控制数据同步，端点状态，当前数据地址，收发状态和数据缓冲器状态。

该控制器有4个不同的中断事件。包括唤醒功能，设备插拔事件，USB事件（如IN ACK, OUT ACK等），和BUS事件（如挂起和恢复等）。这些事件都可以引起中断，用户只需在中断事件状态寄存器(USB_INTSTS)里检查相关事件标志以得知发生何种中断，然后检测相关USB端点状态寄存器(USB_EPSTS)以得知在该端点上发生哪种事件。

USB设备有一个软件禁用功能，用于模拟设备拔出主机的情况。如果用户使能DRVSE0位(USB_DRVSE0)，USB控制器将USB_DP和USB_DM输出低电平禁止其功能。在关闭DRVSE0位后，主机将重新枚举USB设备。

参考: 通用串行总线规格修订版 1.1

5.14.2 特征

该通用串行总线（USB）用一个连接器来连接所有的USB外设到主机系统。下面是USB的一些特征。

- 兼容USB 2.0 全速规格
- 提供1个中断向量，4个中断事件(WAKEUP, FLDET, USB 和 BUS)
- 支持Control/Bulk/Interrupt/Isochronous传输类型
- 支持没有总线活动超过3ms暂停功能
- 提供6个端点和最大512字节的缓存
- 提供远程唤醒功能

6 电气特性

6.1 绝对最大额定值

项 目	参数	最小值	最大值	单位
供电电压	VDD-VSS	-0.3	+7.0	V
输入电压	VIN	VSS-0.3	VDD+0.3	V
振荡频率	1/t _{CLCL}	4	24	MHz
工作温度	TA	-40	+85	°C
储存温度	TST	-55	+150	°C
VDD 最大电流		-	120	mA
VSS最大电流			120	mA
单个I/O最大灌电流			35	mA
单个I/O最大拉电流			35	mA
所有 I/O 最大灌电流			100	mA
所有 I/O 最大拉电流			100	mA

注意：工作条件超出以上值可能对芯片造成永久损坏。.

6.2 直流电气特性

(如无特别说明, 测试条件为 $V_{DD}-V_{SS}=3.3\text{ V}$, $T_A = 25\text{ }^{\circ}\text{C}$, $F_{OSC} = 60\text{ MHz}$)

参数	符号	明细表				测试条件
		最小值	典型值	最大值	单位	
工作电压	V_{DD}	2.5		5.5	V	$V_{DD} = 2.5\text{ V} \sim 5.5\text{ V}$ up to 60 MHz
LDO 输出电压	V_{LDO}	1.6	1.8	2.1	V	$V_{DD} \geq 2.5\text{ V}$
模拟工作电压	AV_{DD}	0		V_{DD}	V	
正常工作模式工作电流 @ 60 MHz	I_{DD1}		26		mA	$V_{DD} = 5.5\text{ V}$ @ 60 MHz, enable all IP and PLL, XTAL=12 MHz
	I_{DD2}		21		mA	$V_{DD} = 5.5\text{ V}$ @ 60 MHz, disable all IP and enable PLL, XTAL=12 MHz
	I_{DD3}		24		mA	$V_{DD} = 3.3\text{ V}$ @ 60 MHz, enable all IP and PLL, XTAL=12 MHz
	I_{DD4}		19		mA	$V_{DD} = 3.3\text{ V}$ @ 60 MHz, disable all IP and enable PLL, XTAL=12 MHz
正常工作模式工作电流 @ 12 MHz	I_{DD5}		6.5		mA	$V_{DD} = 5.5\text{ V}$ @ 12MHz, enable all IP and disable PLL, XTAL=12 MHz
	I_{DD6}		5		mA	$V_{DD} = 5.5\text{ V}$ @ 12 MHz, disable all IP and PLL, XTAL=12 MHz
	I_{DD7}		4.5		mA	$V_{DD} = 3.3\text{ V}$ @ 12 MHz, enable all IP and disable PLL, XTAL=12 MHz
	I_{DD8}		3.5		mA	$V_{DD} = 3.3\text{ V}$ @ 12 MHz, disable all IP and PLL, XTAL=12 MHz
正常工作模式工作电流 @ 4 MHz	I_{DD9}		3.5		mA	$V_{DD} = 5.5\text{ V}$ @ 4 MHz, enable all IP and disable PLL, XTAL=4 MHz
	I_{DD10}		3		mA	$V_{DD} = 5.5\text{ V}$ @ 4 MHz, disable all IP and PLL, XTAL=4 MHz

参数	符号	明细表				测试条件
		最小值	典型值	最大值	单位	
	I_{DD11}		3		mA	$V_{DD} = 3.3\text{ V @ }4\text{ MHz}$, enable all IP and disable PLL, XTAL=4 MHz
	I_{DD12}		2		mA	$V_{DD} = 3.3\text{ V @ }4\text{ MHz}$, disable all IP and PLL, XTAL=4 MHz
空闲模式工作电流 @ 60 MHz	I_{IDLE1}		17		mA	$V_{DD} = 5.5\text{ V @ }60\text{ MHz}$, enable all IP and PLL, XTAL=12 MHz
	I_{IDLE2}		12		mA	$V_{DD} = 5.5\text{ V @ }60\text{ MHz}$, disable all IP and enable PLL, XTAL=12 MHz
	I_{IDLE3}		15		mA	$V_{DD} = 3.3\text{ V @ }60\text{ MHz}$, enable all IP and PLL, XTAL=12 MHz
	I_{IDLE4}		11		mA	$V_{DD} = 3.3\text{ V @ }60\text{ MHz}$, disable all IP and enable PLL, XTAL=12 MHz
空闲模式工作电流 @ 12 MHz	I_{IDLE5}		4.5		mA	$V_{DD} = 5.5\text{ V @ }12\text{ MHz}$, enable all IP and disable PLL, XTAL=12 MHz
	I_{IDLE6}		3.5		mA	$V_{DD} = 5.5\text{ V @ }12\text{ MHz}$, disable all IP and PLL, XTAL=12 MHz
	I_{IDLE7}		3		mA	$V_{DD} = 3.3\text{ V @ }12\text{ MHz}$, enable all IP and disable PLL, XTAL=12 MHz
	I_{IDLE8}		2		mA	$V_{DD} = 3.3\text{ V @ }12\text{ MHz}$, disable all IP and PLL, XTAL=12 MHz
空闲模式工作电流 @ 4 MHz	I_{IDLE9}		3		mA	$V_{DD} = 5.5\text{ V @ }4\text{ MHz}$, enable all IP and disable PLL, XTAL=4 MHz
	I_{IDLE10}		2.5		mA	$V_{DD} = 5.5\text{ V @ }4\text{ MHz}$, disable all IP and PLL, XTAL=4 MHz
	I_{IDLE11}		2		mA	$V_{DD} = 3.3\text{ V @ }4\text{ MHz}$, enable all IP and disable PLL, XTAL=4 MHz
	I_{IDLE12}		1		mA	$V_{DD} = 3.3\text{ V @ }4\text{ MHz}$, disable all IP and PLL, XTAL=4 MHz

参数	符号	明细表				测试条件
		最小值	典型值	最大值	单位	
掉电模式耗电	I _{PWD1}		13		μA	V _{DD} = 5.5 V, RTC OFF, No load @ Disable BOV function
	I _{PWD2}		12		μA	V _{DD} = 3.3 V, RTC OFF, No load @ Disable BOV function
	I _{PWD3}		15		μA	V _{DD} = 5.5 V, RTC run, No load @ Disable BOV function
	I _{PWD4}		13		μA	V _{DD} = 3.3 V, RTC run, No load @ Disable BOV function
PA, PB, PC, PD 输入电流(准双向)	I _{IN1}	-60	-	+15	μA	V _{DD} = 5.5 V, V _{IN} = 0 V or V _{IN} =V _{DD}
/RESET ^[1] 输入电流	I _{IN2}	-55	-45	-30	μA	V _{DD} = 3.3 V, V _{IN} = 0.45 V
PA, PB, PC, PD 输入漏电流	I _{LK}	-2	-	+2	μA	V _{DD} = 5.5 V, 0<V _{IN} <V _{DD}
逻辑1至0转换时电流 PA~PD (准双向)	I _{TL} ^[3]	-650	-	-200	μA	V _{DD} = 5.5 V, V _{IN} <2.0 V
输入低电压 PA, PB, PC, PD (TTL input)	V _{IL1}	-0.3	-	0.8	V	V _{DD} = 4.5 V
		-0.3	-	0.6		V _{DD} = 2.5 V
输入高电压 PA, PB, PC, PD(TTL input)	V _{IH1}	2.0	-	V _{DD} +0.2	V	V _{DD} = 5.5 V
		1.5	-	V _{DD} +0.2		V _{DD} = 3.0 V
输入低电压 PA, PB, PC, PD (Schmitt input)	V _{IL2}	-0.5		0.4 V _{DD}	V	
输入高电压 PA, PB, PC, PD(Schmitt input)	V _{IH2}	0.6 V _{DD}		V _{DD} +0.5	V	
回差电压 PA~PD (Schmitt input)	V _{HY}		0.2 V _{DD}		V	
负向电压门限 (Schmitt input), /RESET	V _{ILS}	-0.5	-	0.3 V _{DD}	V	
正向电压门限 (Schmitt input), /RESET	V _{IHS}	0.7 V _{DD}	-	V _{DD} +0.5	V	
拉电流PA, PB, PC, PD (准双向)	I _{SR11}	-300	-370	-450	μA	V _{DD} = 4.5 V, V _S = 2.4 V
	I _{SR12}	-50	-70	-90	μA	V _{DD} = 2.7 V, V _S = 2.2 V
	I _{SR12}	-40	-60	-80	μA	V _{DD} = 2.5 V, V _S = 2.0 V
拉电流 PA, PB, PC, PD (推挽)	I _{SR21}	-22	-28	-32	mA	V _{DD} = 4.5 V, V _S = 2.4 V
	I _{SR22}	-4	-6	-8	mA	V _{DD} = 2.7 V, V _S = 2.2 V
	I _{SR22}	-3	-5	-7	mA	V _{DD} = 2.5 V, V _S = 2.0 V

参数	符号	明细表				测试条件
		最小值	典型值	最大值	单位	
灌电流PA, PB, PC, PD(准双向和推挽)	I_{SK1}	10	17	20	mA	$V_{DD} = 4.5\text{ V}, V_S = 0.45\text{ V}$
	I_{SK1}	7	10	13	mA	$V_{DD} = 2.7\text{ V}, V_S = 0.45\text{ V}$
	I_{SK1}	6	9	12	mA	$V_{DD} = 2.5\text{ V}, V_S = 0.45\text{ V}$
BOD电压门限 BOV_VL [1:0] =00b	$V_{BO2.2}$	2.1	2.2	2.3	V	
BOD电压门限 BOV_VL [1:0] =01b	$V_{BO2.7}$	2.6	2.7	2.8	V	
BOD电压门限 BOV_VL [1:0] =10b	$V_{BO3.8}$	3.6	3.75	3.9	V	
BOD电压门限 BOV_VL [1:0] =11b	$V_{BO4.5}$	4.2	4.4	4.6	V	
BOD电压回差	V_{BH}	30	-	150	mV	$V_{DD} = 2.5\text{ V} \sim 5.5\text{ V}$

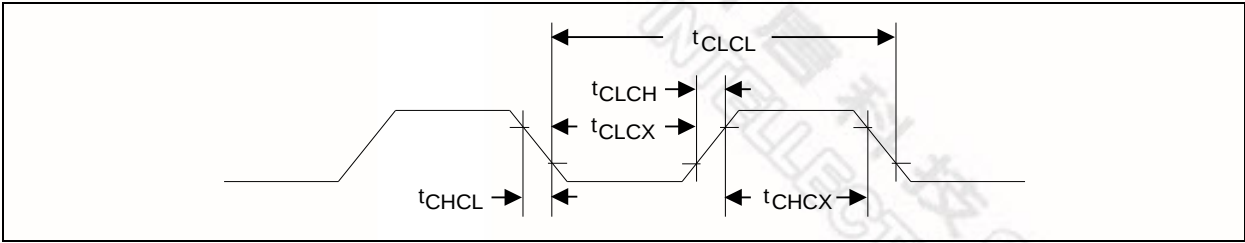
Note:

1. 复位脚是斯密特输入。
2. 晶振是CMOS输入。
3. 当PA, PB, PC和PD的引脚被外部驱动从1到0转变时, 引脚会有一个拉电流。 $V_{DD}=5\text{V}$ 时, V_{in} 在2V左右时, 拉电流达到最大值。



6.3 交流特性

6.3.1 外部 4~24 MHz 高速晶体交流特性



Note: Duty cycle is 50 %.

符号	参数	条件	最小值	典型值	最大值	单位
t _{CHCX}	Clock High Time		20	-	-	nS
t _{CLCX}	Clock Low Time		20	-	-	nS
t _{CLCH}	Clock Rise Time		-	-	10	nS
t _{CHCL}	Clock Fall Time		-	-	10	nS

6.3.2 外部 4~24 MHz 高速晶体

符号	参数	最小值	典型值	最大值	单位
输入频率	外部晶体	4	12	24	MHz
温度	-	-40	-	85	℃

6.3.2.1 典型晶体应用电路

晶体	C1	C2	R
4 MHz ~ 24 MHz	without	without	without

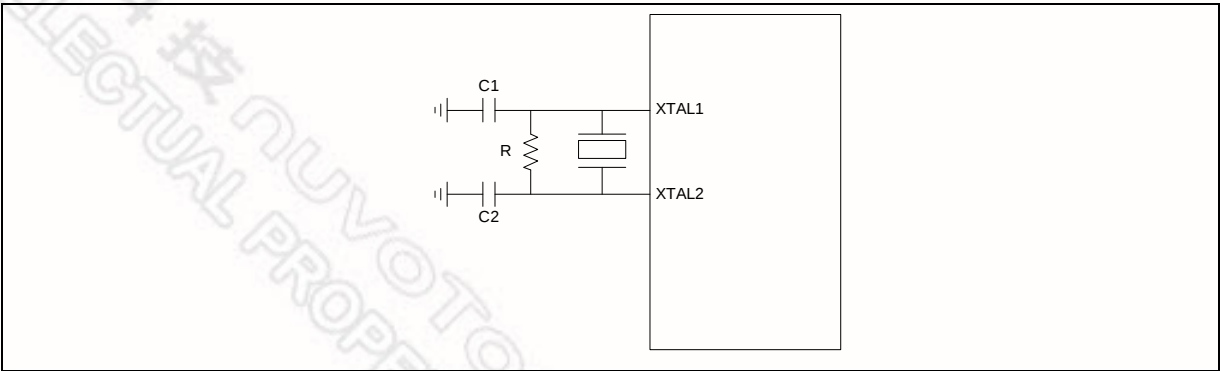


图 6-1 典型晶体应用电路

6.3.3 外部 32.768 KHz 低速晶体

符号	参数	最小值	典型值	最大值	单位
输入频率	外部晶体	-	32.768	-	KHz
温度范围	-	-40	-	85	°C

6.3.4 内部 22.1184 MHz 高速振荡器

符号	参数	最小值	典型值	最大值	单位
中心频率	-	-	22.1184	-	MHz
校正后频率	+25 °C; $V_{DD} = 3.3\text{ V}$	-1	-	+1	%
	-40 °C ~ +85 °C; $V_{DD} = 2.5\text{ V} \sim 5.5\text{ V}$	-5	-	+5	%

6.3.5 内部 10 KHz 低高速振荡器

符号	参数	最小值	典型值	最大值	单位
中心频率	-	-	10	-	KHz
校正后频率	+25 °C; $V_{DD} = 5\text{ V}$	-30	-	+30	%
	-40 °C ~ +85 °C; $V_{DD} = 2.5\text{ V} \sim 5.5\text{ V}$	-50	-	+50	%

6.4 模拟特性

6.4.1 LDO 和电源管理规格

参 数	最小值	典型值	最大值	单位	备注
输入电压	2.5	5	5.5	V	V _{DD} input voltage
输出电压	1.6	1.8	2.1	V	V _{DD} ≥ 2.5 V
温度	-40	25	85	°C	
静态电流 (PD=0)	-	100	-	μA	
静态电流 (PD=1)	-	5	-	μA	
负载电流 (PD=0)	-	-	100	mA	
负载电流 (PD=1)	-	-	100	μA	
外接旁路电容	-	4.7	-	μF	Resr=1 ohm

注意:

1. 在芯片每个VDD和它最近的VSS之间，都要接10UF电容再并一个0.1UF电容
2. 为保证供电稳定，在最靠近LDO引脚处要接一个至少4.7UF的电容。

6.4.2 低压复位规格

参 数	条 件	最小值	典型值	最大值	单位
静态电流	$V_{DD}=5.5\text{ V}$	-	-	5	μA
温度	-	-40	25	85	$^{\circ}\text{C}$
电压门限	Temperature=25 $^{\circ}\text{C}$	1.7	2.0	2.3	V
	Temperature=-40 $^{\circ}\text{C}$	-	-	-	V
	Temperature=85 $^{\circ}\text{C}$	-	-	-	V
电压回差	-	0	0	0	V

6.4.3 欠压检测规格

参 数	条 件	最小值	典型值	最大值	单位
静态电流	$AV_{DD}=5.5\text{ V}$	-	-	140	μA
温度	-	-40	25	85	$^{\circ}\text{C}$
电压门限值	BOV_VL[1:0]=11	4.2	4.4	4.6	V
	BOV_VL [1:0]=10	3.6	3.75	3.9	V
	BOV_VL [1:0]=01	2.6	2.7	2.8	V
	BOV_VL [1:0]=00	2.1	2.2	2.3	V
电压回差	-	30	-	150	mV

6.4.4 上电复位规格 (5 V)

参 数	条 件	最小值	典型值	最大值	单位
温度	-	-40	25	85	$^{\circ}\text{C}$
复位电压	V+	-	2	-	V
静态电流	$V_{in}>\text{reset voltage}$	-	1	-	nA

6.4.5 USB PHY 规格

6.4.5.1 USB 直流电气特性

符号	参数	条件	最小值	典型值	最大值	单位
V _{IH}	Input high (driven)		2.0			V
V _{IL}	Input low				0.8	V
V _{DI}	Differential input sensitivity	PADP-PADM	0.2			V
V _{CM}	Differential common-mode range	Includes V _{DI} range	0.8		2.5	V
V _{SE}	Single-ended receiver threshold		0.8		2.0	V
	Receiver hysteresis			200		mV
V _{OL}	Output low (driven)		0		0.3	V
V _{OH}	Output high (driven)		2.8		3.6	V
V _{CRS}	Output signal cross voltage		1.3		2.0	V
R _{PU}	Pull-up resistor		1.425		1.575	kΩ
R _{PD}	Pull-down resistor		14.25		15.75	kΩ
V _{TRM}	Termination Voltage for upstream port pull up (RPU)		3.0		3.6	V
Z _{DRV}	Driver output resistance	Steady state drive*		10		Ω
C _{IN}	Transceiver capacitance	Pin to GND			20	pF

*Driver output resistance doesn't include series resistor resistance.

6.4.5.2 USB全速时电气特性

符号	参数	条件	最小值	典型值	最大值	单位
T _{FR}	Rise Time	C _L =50p	4		20	ns
T _{FF}	Fall Time	C _L =50p	4		20	ns
T _{FRFF}	Rise and fall time matching	T _{FRFF} =T _{FR} /T _{FF}	90		111.11	%

6.4.5.3 USB 功耗

符号	参数	条件	最小值	典型值	最大值	单位
I _{VDDREG} (Full Speed)	V _{DD} and V _{DDREG} Supply Current (Steady State)	Standby		50		μA
		Input mode				μA
		Output mode				μA

6.5 SPI 动态特性

6.5.1 数据输入输出的动态特性

符号	参数	最小值	典型值	最大值	单位
SPI 主机模式 (VDD = 4.5V ~ 5.5V, 30pF 负载电容)					
t_{DS}	数据准备时间	16	10	-	ns
t_{DH}	数据保持时间	0	-	-	ns
t_v	数据输出有效时间	-	5	8	ns
SPI 主机模式 (VDD = 3.0V ~ 3.6V, 30pF 负载电容)					
t_{DS}	数据准备时间	20	13	-	ns
t_{DH}	数据保持时间	0	-	-	ns
t_v	数据输出有效时间	-	7	14	ns
SPI 从机模式 (VDD = 4.5V ~ 5.5V, 30pF 负载电容)					
t_{DS}	数据准备时间	0	-	-	ns
t_{DH}	数据保持时间	$2 \cdot PCLK + 4$	-	-	ns
t_v	数据输出有效时间	-	$2 \cdot PCLK + 11$	$2 \cdot PCLK + 20$	ns
SPI 从机模式 (VDD = 3.0V ~ 3.6V, 30pF 负载电容)					
t_{DS}	数据准备时间	0	-	-	ns
t_{DH}	数据保持时间	$2 \cdot PCLK + 8$	-	-	ns
t_v	数据输出有效时间	-	$2 \cdot PCLK + 20$	$2 \cdot PCLK + 32$	ns

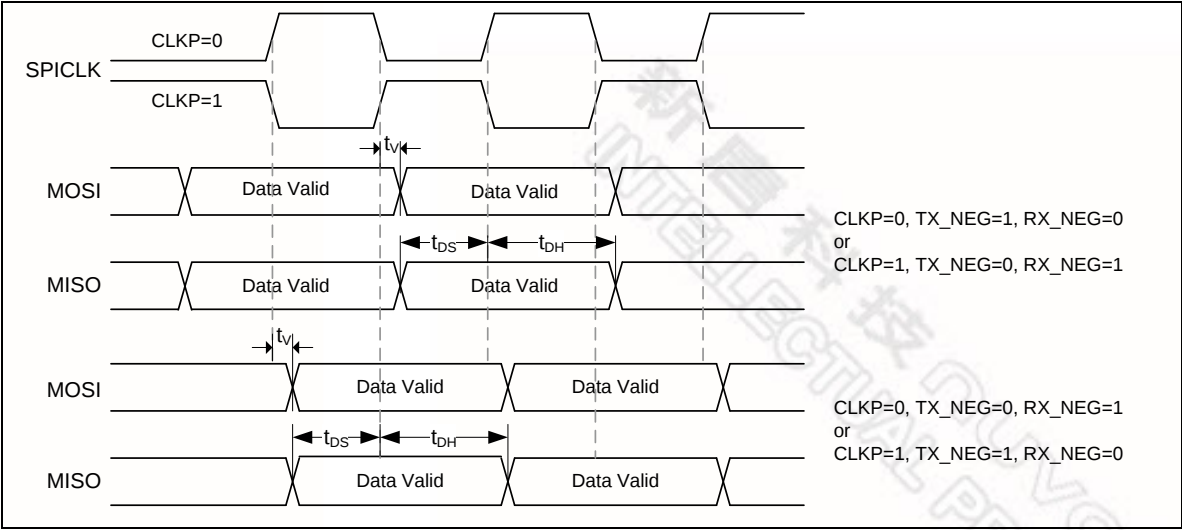


图 6-2 SPI 主模式时序

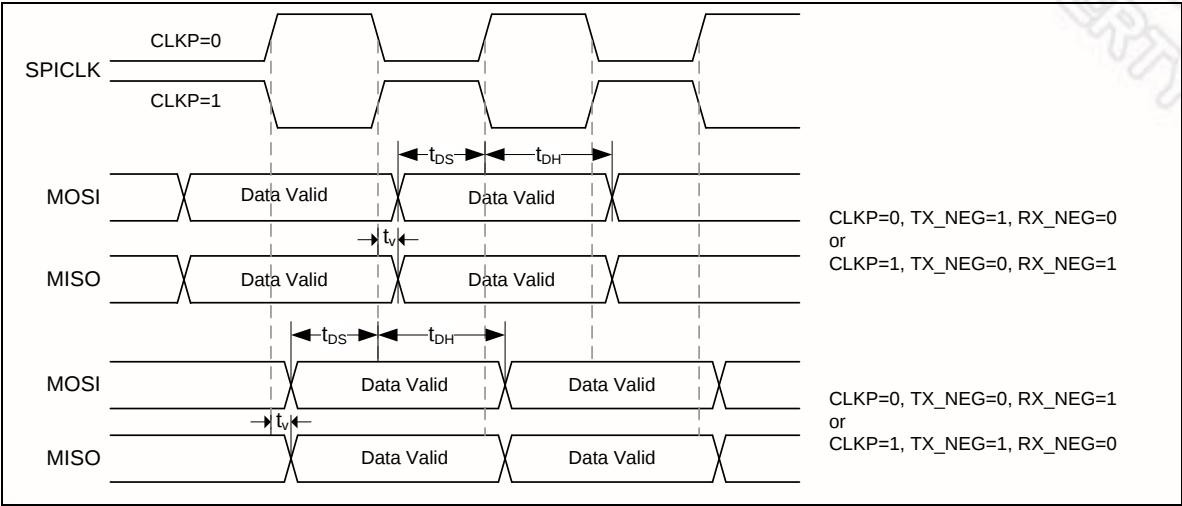
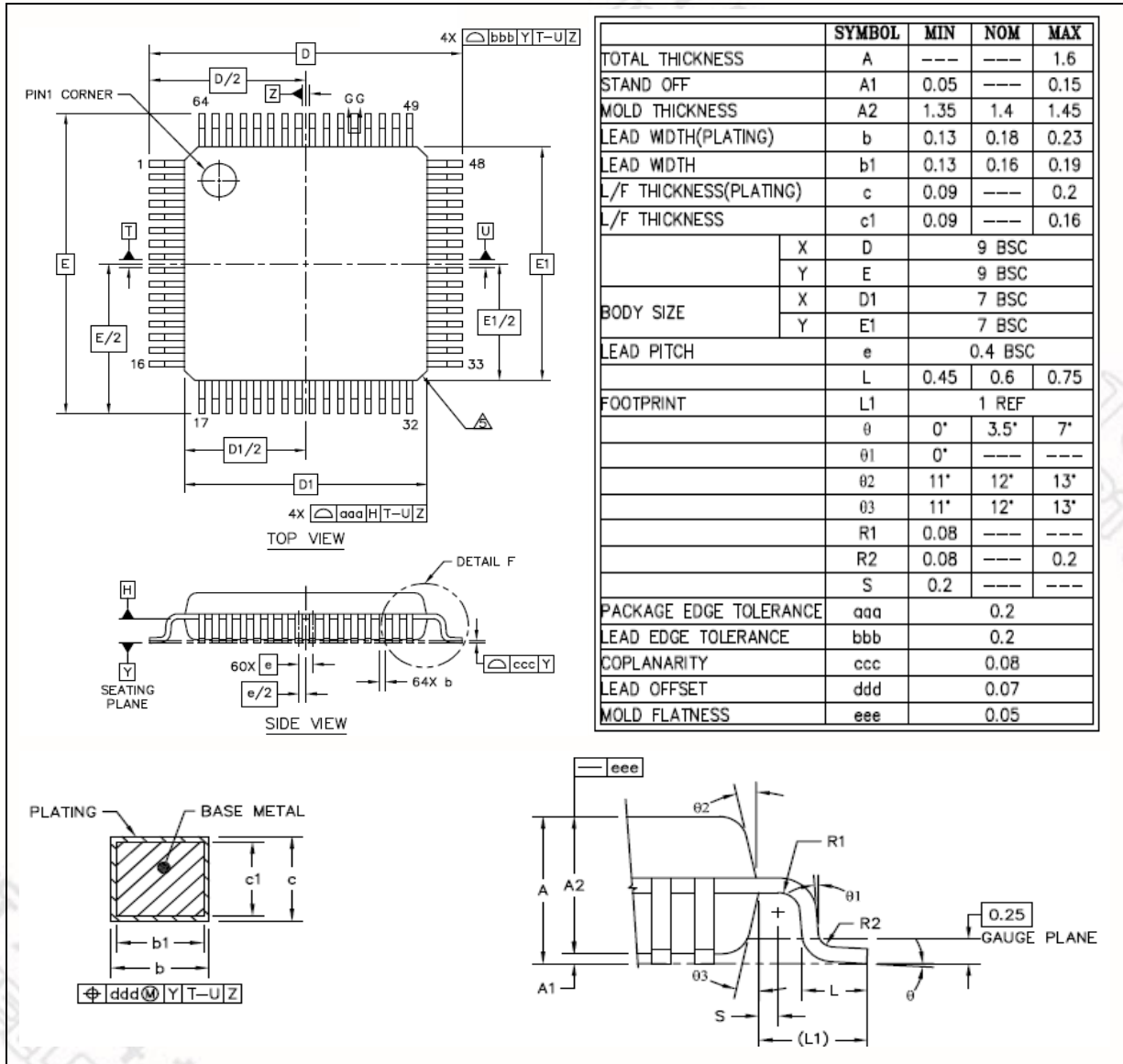


图 6-3 SPI 从模式时序

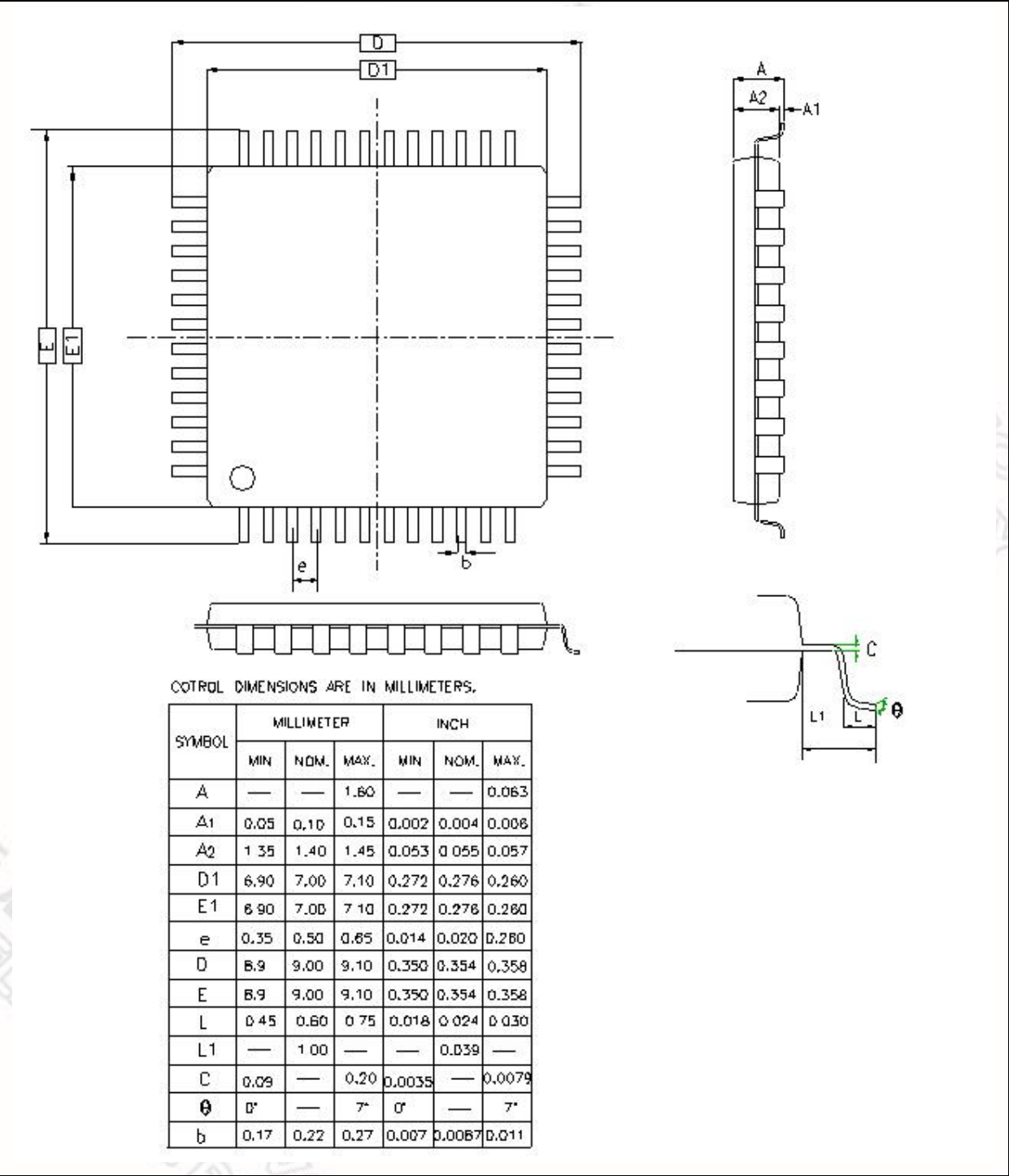
7 封装信息

7.1 64L LQFP (7x7x1.4mm footprint 2.0 mm)

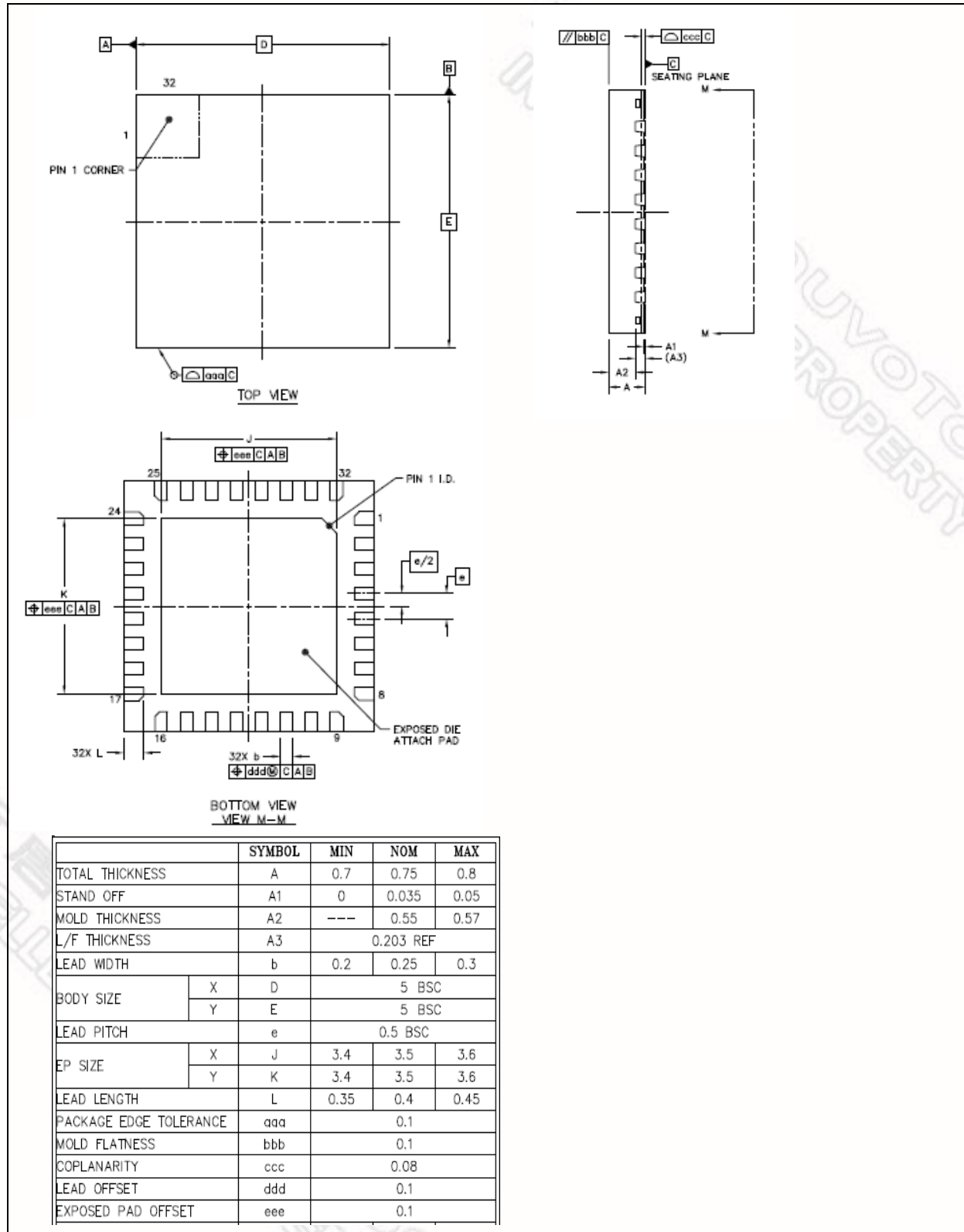




7.2 48L LQFP (7x7x1.4mm footprint 2.0mm)



7.3 33L QFN (5x5x0.8mm)



8 历史版本信息

版本	日期	页码/章节.	描述
V1.00	2010年11月15日	-	初次发行版本
V1.01	2010年12月7日	第3章	改正了 QFN33的选型表.
V1.02	2011-1-13	第5章 第7章	1. 修正了WDT时钟源选择 2. 修正了电气特性.
V1.03	2011-3-14	第3章 第7章 第8章	1. 增加了 LQFP 64-pin 对于 7x7x1.4mm 封装. (NUC122SD2AN, NUC122SC1AN) 2. 修正了 LQFP 64-pin Pin 框图. 3. 更新了直流和交流电气特性和SPI 动态特性. 4. 更新了 LQFN 48封装尺寸.
V1.04	2011-3-31	第2章 第3章 第4章 第5章 第8章	1. 去掉了LQFP 64-pin 对于 10x10x1.4mm封装. 2. 把 “12 MHz” 改成了“4~24 MHz”
V1.05	2011-4-29	第1章 第2章 第3章 第5章 第7章	1. 更新了LDO性能表和电源管理 2. 去掉了UART中的LIN功能 3. 在PWM章节的概述中, 修正 “PWM_CRLx/PWM_CFLx(x=0~3)” 为 “CRLRx/CFLRx(x=0~3)” 4. 在系统时钟和节拍时钟控制框图中, 改“1xx” 为“111”. 5. 增加了时钟发生器的整体框图. 6. 在管脚配置和描述中, 改“RX0/1” 和 “TX0/1”为 “RXD0/1” 和 “TXD0/1”.
V1.06	2011-5-30	所有	1. 修正了LQFP48脚的 PIN17,PIN18引脚描述 2. 和英文版同步更新
V1.07	2011-6-8	第2章 第7章	1. 修正在特性表的 “Clock Control” 一栏, 修改22.1184Mhz 高速振荡器的校正条件 2. 修正内部22.1184MHz高速振荡器的规格说明
V1.08	2011-6-21	第2章	在SPI特性栏修改了SPI通信速率
V1.09	2014-5-16	第3章 第8章	1. 加入了 PF.2 和 PF.3 在 LQFP64 和 LQFP48 引脚框图和引脚功能描述 2. 修正了 QFN33 封装信息

V1.10	2014-12-22	第5章	1. 修正了 5.9.2 SPI 特性 2. 重新排序第五章節順序
V1.11	2015-1-09	第2章 第5章	1. 修正了 UART FIFO 為 14-byte 2. 去掉了 PF.2 和 PF.3 在 LQFP64 和 LQFP48 引脚框图和引脚功能描述

Important Notice

Nuvoton Products are neither intended nor warranted for usage in systems or equipment, any malfunction or failure of which may cause loss of human life, bodily injury or severe property damage. Such applications are deemed, "Insecure Usage".

Insecure usage includes, but is not limited to: equipment for surgical implementation, atomic energy control instruments, airplane or spaceship instruments, the control or operation of dynamic, brake or safety systems designed for vehicular use, traffic signal instruments, all types of safety devices, and other applications intended to support or sustain life.

All Insecure Usage shall be made at customer's risk, and in the event that third parties lay claims to Nuvoton as a result of customer's Insecure Usage, customer shall indemnify the damages and liabilities thus incurred by Nuvoton.

Please note that all data and specifications are subject to change without notice.

All the trademarks of products and companies mentioned in this datasheet belong to their respective owners.